

КОМПОНЕНТЫ И ТЕХНОЛОГИИ

Components & Technologies

www.kit-e.ru

№ 5 '2018 (май)

ISSN 2079-6811

Импульсные преобразователи напряжения

LT8709, LTM4650, LT8315, LTC3108, LTC3589, LTC3731H, LTC3871, LTC3895,
LTC7821, LTC7820, LTC3122, LTC3108, LTC3896, ADP2441, ADP2390, LT3748,
LTC3260, ADP2300, ADP1607, ADP1612, ADP5071, ADP2504, ADP1074

- Диапазон входных напряжений:
положительных от +0,02 до +560 В
отрицательных от -80 до -1,5 В
- Выходной ток: до 50 А
- КПД: до 99%
- Количество выходов: от 1 до 8
- Рабочие температуры: от -55 до +125 °С

 **ANALOG
DEVICES**

AHEAD OF WHAT'S POSSIBLE™



• Техническая поддержка • Сопровождение проектов • Складские программы



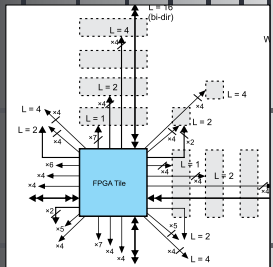
www.teson.ru

ООО «ТЕСОН»
117342 г. Москва,
ул. Профсоюзная, д. 65, корп. 1
+7 (495) 935-71-01
info@teson.com.ru

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР НА ТЕРРИТОРИИ РФ



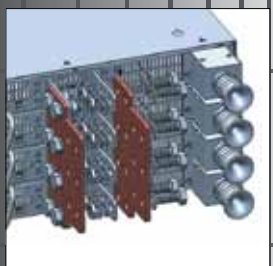
Использование миниатюрных
термодатчиков D6T-44L/D6T-8L



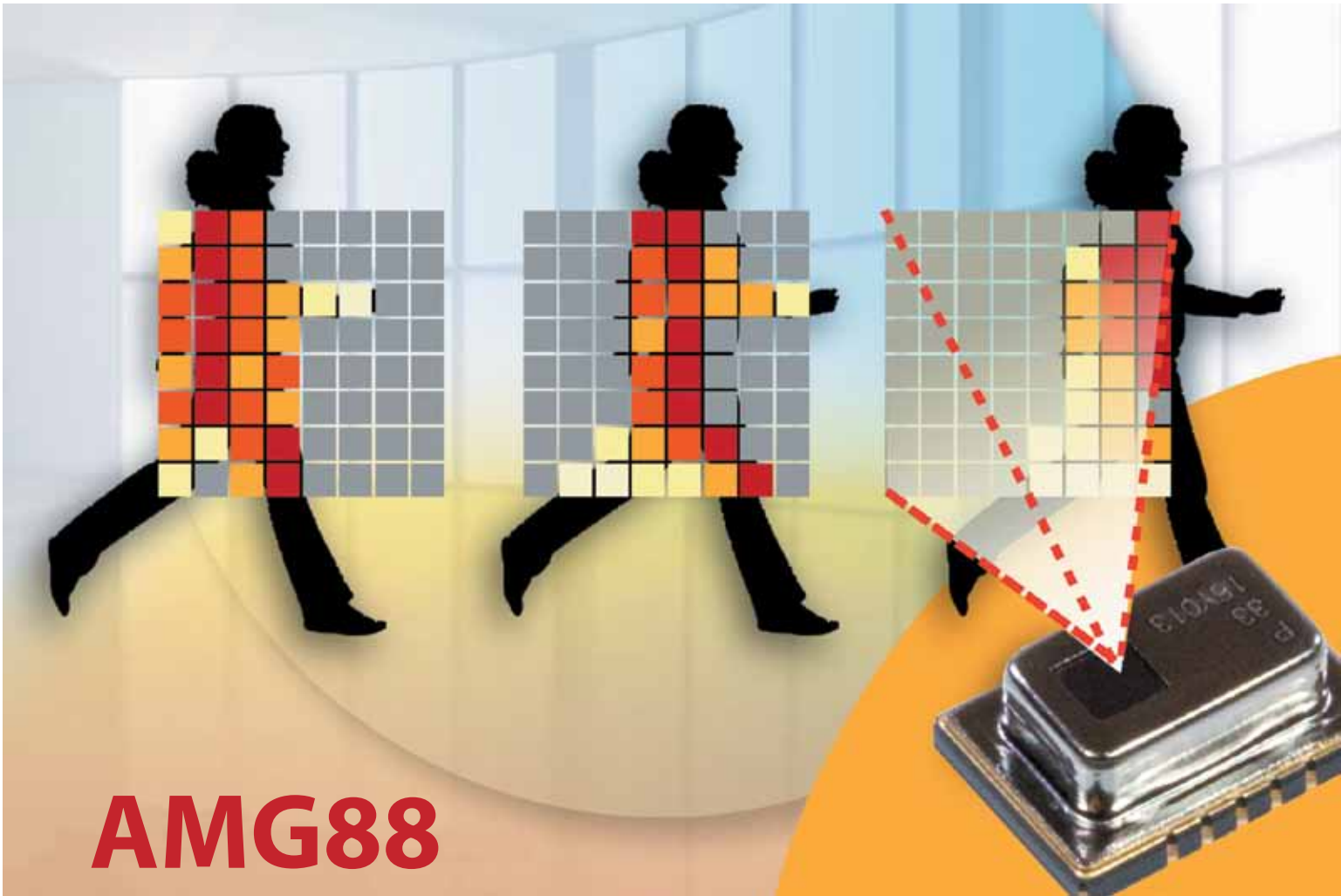
Что академические ПЛИС
унаследовали от промышленных



Зарядка аккумуляторов
с предварительной разрядкой



Новое поколение программируемых
источников питания от TDK-Lambda



AMG88

Panasonic

ИК датчики температуры

- Детектирование объектов на расстоянии 7 метров
- Законченная система теплового зрения:
передача изображения в виде матрицы 8x8
- Датчик-сборка: оптическая линза, керамическое основание,
ИК матрица, ЦАП, термистор
- Точность измерения 2.5 и 3 градуса

 www.platan.ru
ПЛАТАН

Москва
м. Молодежная
(495) 97 000 99
info@platan.ru

Москва
м. Электrozаводская
(495) 744 70 70
platan@platan.ru

Санкт-Петербург
м. Горьковская
(812) 232 88 36
baltika@platan.spb.ru

Honeywell

SICK

VISHAY

BOURNS
Reliable Electronic Solutions

STE
connectivity

Panasonic

MITSUBISHI
ELECTRIC

muRata
INNOVATOR IN ELECTRONICS

Реклама



SSD от GS Nanotech Российские твердотельные накопители

Характеристики:

- Форм-фактор: 2,5" либо другой согласно требованиям заказчика
- Объем: до 2 ТБ
- Интерфейс: SATA 3.0, 6 Гбит/с либо иной под требования заказчика
- Максимальная скорость последовательной записи: 450 Мб/с
- Максимальная скорость последовательного чтения: 550 Мб/с
- Максимальная скорость произвольной записи: 65 000 IOPS
- Максимальная скорость произвольного чтения: 75 000 IOPS
- Коэффициенты резервирования: 1/16, 1/8, 1/4, 1/2
- Ресурс: до 5 циклов перезаписи полного объема накопителя в день
- Тип используемой памяти: MLC NAND
- Диапазон рабочих температур: 0–70°C / -40–85°C
- Срок службы: 3 года

Поддерживаемые функции:

- Встроенный код коррекции ошибок (ECC)
- S.M.A.R.T. технология
- Поддержка команды TRIM
- Реализация функции фоновой сборки мусора (background garbage collection)
- Функция выравнивания износа (wear leveling)
- Автоматический переход в режим сна

Главный редактор

Павел Правосудов | pavel@fsmedia.ru

Заместитель главного редактора

Ольга Дорожкина (Зайцева) | olga_z@fsmedia.ru

Выпускающий редактор

Алина Жилина | alina.zhilina@fsmedia.ru

Редактор

Наталья Новикова | Natalia.Novikova@fsmedia.ru

Редакционная коллегия

Александр Фрунзе,
Иосиф Каршенбойм,
Светлана Муромцева,
Виктор Лиференко, д. т. н., профессор
Владимир Махов, д. т. н.

Дизайн и верстка

Ольга Ворченко | olga@fsmedia.ru

Отдел рекламы

Ирина Миленина | irina@fsmedia.ru

Отдел подписки

Наталья Виноградова | podpiska@fsmedia.ru

Москва

ул. Южнопортовая, д. 7, строение Д, этаж 2
Тел./факс: (495) 987-3720

Санкт-Петербург

197101, Петроградская наб., д. 34, лит. Б
Тел. (812) 438-1538
Факс (812) 346-0665
e-mail: compitech@fsmedia.ru, web: www.kit-e.ru

Республика Беларусь

«ПремьерЭлектрик»
Минск, ул. Маяковского, 115, 7-й этаж
Тел./факс: (10*37517) 297-3350, 297-3362
e-mail: murom@premier-electric.com

Отдел распространения

Санкт-Петербург:
Виктор Золотарев | victor.zolotarev@fsmedia.ru

Подписные индексы

Каталог агентства «Роспечать»	80743
Каталог «Почта России»	
полугодие	60194
год	60195
Агентство KSS	10358
(тел. в Киеве (044) 270-6220, 270-6222)	

Подписано в печать 13.04.18
Тираж 6000 экз.
Свободная цена

Журнал «Компоненты и технологии» зарегистрирован Министерством Российской Федерации по делам печати, телерадиовещания и средств массовых коммуникаций. Свидетельство о регистрации ПИ № ТУ 78-00653 от 22 июля 2010 года.

Учредитель
ООО «Издательство Файнстрит»

Адрес редакции
121351, Москва, ул. Ивана Франко, д. 40, к. 1, стр. 2
Издатель ООО «Издательство Файнстрит»
197101, СПб, Петроградская наб., д. 34, лит. Б

Отпечатано в типографии «Принт24»
192102, Санкт-Петербург,
ул. Самойлова, д. 5, литер В

Редакция не несет ответственности за информацию, приведенную в рекламных материалах. Полное или частичное воспроизведение материалов допускается с разрешения ООО «Медиа Кит».

Журнал включен в Российский индекс научного цитирования (РИНЦ).
На сайте Научной электронной библиотеки eLIBRARY.RU (www.elibrary.ru) доступны полные тексты статей. Статьи из номеров журнала текущего года предоставляются на платной основе.

Содержание

Рынок

Современный рынок электроники глазами Würth Elektronik 6

Компоненты

Лев АЛЕКСЕНКО

Трансформаторы и источники питания фирмы BREVE TUFVASSONS 8

Сергей ДИНГЕС,

Виктор КОЧЕМАСОВ

СВЧ-преобразователи частоты. Часть 2. Классификация преобразователей по принципу функционирования 12

Владимир РЕНТЮК

Использование миниатюрных высокочувствительных термодатчиков D6T-44L/D6T-8L компании Omron 24

Дмитрий РУППЕЛЬ

Низкоуровневые высокочувствительные приборы различных спектральных диапазонов 30

Евгений ПАВЛЮКОВИЧ

IP-контроллеры SRAM от GSI Technology 32

Дмитрий ЛИСИН

Особенности применения микросхем 1645PY3/1645PY4 в системах управления научной аппаратурой при проведении космических экспериментов 36

Андрей СТРОГОНОВ,

Павел ГОРОДКОВ

Какие схемотехнические решения академические ПЛИС унаследовали от индустриальных 40

Илья ТАРАСОВ

Проектирование процессорных ядер. Часть 4. Интеграция процессорного ядра в цифровой проект 46

Валерий ЗОТОВ

Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLX Design Suite. Часть 22 57

Рафаэль А. МЕНА

(Rafael A. MENA),

Тайлер УИТТ (Tyler WITT),

Праджакта ДЕСАИ

(Prajakta DESAI)

Решения для многосенсорных полевых измерительных преобразователей 70

Андрей САМОДЕЛОВ

Межпроцессорное взаимодействие (IPC) в многоядерных микроконтроллерах. Часть 3. СнК i.MX6 и i.MX7.4 Модуль обмена сообщениями 74

Сергей ВЕДЕНИН,

Данила ДЕМИДОВ,

Александр МАКАРОВ,

Александр ОДНОЛЬКО,

Сергей ШУМИЛИН

Радиационно-стойкая элементная база производства АО «ПКК Миландр» 84

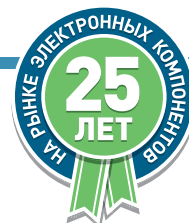
ХИТ

Вячеслав АРУТЮНОВ

Зарядка аккумуляторов с предварительной автоматической разрядкой 90

РЕЛЕ

ДЛЯ ВСЕХ ОТРАСЛЕЙ ПРОМЫШЛЕННОСТИ РОССИИ



ООО «ЭФО» — ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР ARTECHE, TE CONNECTIVITY

С.-ПЕТЕРБУРГ
[812] 327-8654
ZAV@EFO.RU

МОСКВА
[495] 933-0743
MOSCOW@EFO.RU

КАЗАНЬ
[843] 518-7920
KAZAN@EFO.RU

ЕКАТЕРИНБУРГ
[343] 278-7136
URAL@EFO.RU

РОСТОВ-НА-ДОНУ
[863] 220-3679
ROSTOV@EFO.RU

ПЕРМЬ
[342] 220-1944
PERM@EFO.RU

Н. НОВГОРОД
[831] 434-1784
NNOV@EFO.RU

НОВОСИБИРСК
[383] 286-8496
NSIB@EFO.RU



Реклама

Editor-in-chief

Pavel Pravosudov | pavel@fsmedia.ru

Deputy of editor-in-chief

Olga Dorozhkina (Zaytseva) | olga_z@fsmedia.ru

Managing editor

Alina Zhilina | alina.zhilina@fsmedia.ru

Editor

Natalia Novikova | Natalia.Novikova@fsmedia.ru

Editorial staffAlexander Frunze
Svetlana Muromtseva
Victor Liferenko
Joseph Karshenbojm
Vadimir Mahov**Design and layout**

Olga Vorchenko | olga@fsmedia.ru

Advertising department

Irina Milenina | irina@fsmedia.ru

Subscription department

Natalia Vinogradova | podpiska@fsmedia.ru

Moscow7, building D, floor 2, Yuzhnoportovy str.,
Moscow, Russia
Tel. +7 (495) 987-3720**St. Petersburg**b. 34 "B", Petrogradskaya Emb.,
St. Petersburg,
197101, Russia
Tel. (812) 438-1538
Fax (812) 346-0665
e-mail: compitech@fsmedia.ru
web: www.kit-e.ru**Belarus Republic**Minsk, Premier Electric
Tel./fax: (10*37517) 297-3350,
297-3362
e-mail: murom@premier-electric.com**Circulation department**St. Petersburg:
Victor Zolotarev | victor.zolotarev@fsmedia.ru**Subscription index
for Components & Technologies**Rospechat Agency catalogue
subscription index 80743**KSS agency**Tel. in Kiev: 044-270-6220, 270-6222
subscription index 10358

Содержание

Блоки питания

Евгений РАБИНОВИЧ

Новое поколение программируемых источников питания мощностью до 5 кВт от TDK-Lambda

94

Встраиваемые системы

Сергей СТУКАЛО

Одноплатные компьютеры от компании ААЕОН

100

На правах рекламы

Заказные ЖКИ собственного производства

104

Проектирование

Семен ТЮТЮКОВ

Проектирование современных печатных плат. Часть 7. Трассировка сигнальных линий. Дифференциальные пары

106

Олег ФИЛИМОНОВ

Особенности проектирования кварцевых резонаторов с улучшенными спектральными характеристиками

110

Фаруха ФАРУЗАН

(Foroohar FOROOZAN)

Перевод: Михаил РУССКИХ

Алгоритм на основе MUSIC для быстрого измерения пульса

115

Сергей ГАЕВСКИЙ

Голосовой коммутатор на базе микроконтроллера Nuvoton M451LG6

120

Технологии

Мартин КИРХГОФФ (Martin KIRCHHOFF)

Один корпус — несколько вариантов подключения: модульная система корпусов серии ME-IO

124

Бун КЭМБЕЛЛ (Boon CAMPBELL)

Калибровка пробников: как обеспечить достоверность измерений

128

Владимир МАКАРЕНКО

Осциллографы смешанных сигналов серии MSO5 компании Tektronix

132

Владимир РЕНТЮК

Измерение отклика контура регулирования с использованием осциллографов InfiniiVision X-Series компании Keysight на примере стабилизатора напряжения

137

Стивен ДЭЙ (Stephen DAY)

Проблемы оценки надежности герконов и герконовых реле

144

SUCOFLEX® 526

Скручивается и изгибается как угодно



Кабельные сборки SUCOFLEX® 526 благодаря уникальной конструкции кабеля не только чрезвычайно гибкие и удобны в эксплуатации, а также обладают исключительной стабильностью фазовой и амплитудной характеристик при изгибании, скручивании, растяжении и в диапазоне рабочих температур.

Максимальная рабочая частота: 26,5 ГГц
Количество изгибов: не менее 100 000 циклов

Рабочие температуры: -55...+125 °C
Усиленная износостойчивая внешняя оболочка





Ларс ФАРБАХ, руководитель отдела глобальной дистрибуции и новых рынков, Würth Elektronik eiSos

Современный рынок электроники глазами Würth Elektronik

На этот раз мы встретились с Ларсом Фарбахом (Lars Fahrbach), руководителем отдела глобальной дистрибуции и новых рынков, из компании Würth Elektronik eiSos, которая с 1993 г. работает на российском рынке. Напомним читателям, что к настоящему времени численность этой компании составляет 8300 сотрудников, ее объем продаж — 926 миллионов евро (на 2017 год). Компания является экспертом на рынке пассивных и электромеханических компонентов. В интервью речь зашла об особенностях работы Würth Elektronik на современном мировом рынке, о перспективах традиционных моделей дистрибуции и деятельности Würth Elektronik на российском рынке, а также о новых формах взаимодействия с клиентами.

— Как эволюционирует модель дистрибуции электронных компонентов в Европе, США и на других рынках? В чем принципиальные различия в трендах развития с Россией?

— Текущее состояние мирового рынка сбыта меня несколько настораживает. Превращение дистрибьюторов в компании, поглотившие своих конкурентов, ограничивает выбор клиентов. На основных рынках Европы и США работает горстка гигантских дистрибьюторских организаций. С одной стороны, сокращение числа производителей и дистрибьюторов является благом для клиентов. Однако небольшие и средние клиенты недополучают требуемую поддержку и обслуживание.

У клиентов сократился выбор — у них стало меньше возможностей в приобретении компонентов. Кроме того, обеспечить полноценную техническую поддержку заказчику, а также консультации по выбору компонентов стало намного труднее при таком уровне консолидации, когда крупные дистрибьюторы представляют 400–500 разных производителей. Надеюсь, что все-таки производители начнут снова инвестировать в технические службы по продажам и отделы проектирования по условиям заказчика. Российский рынок, на мой взгляд, эта тенденция не затронула, т. к. на нем по-прежнему работает очень большое количество отечественных дистрибьюторов, а глобальные дистрибьюторские компании к нему имеют ограниченный доступ. Наибольшие различия между российским и остальным рынком заключаются в количестве компаний, стоящих на пути между производителем и клиентом. В настоящее время во многих случаях это

три-четыре компании, тогда как в Европе и США отчетливо прослеживается сокращение числа посредников до одной компании.

— В России компания Würth Elektronik работает по классической двухуровневой модели «производитель — дистрибьютор». Сколько у компании дистрибьюторов на российском рынке и по какому принципу вы их отбираете?

— Чем меньше посредников между клиентами и производителем, тем для них лучше. Действительно, мы работаем строго в соответствии с двухуровневой моделью. В России наша компания сотрудничает со своими глобальными партнерами Digi-Key, Distrelec, Farnell, Mouser и RS Components — онлайн-дистрибьюторами, которые работают напрямую с клиентами. У этих компаний, поставляющих наши изделия, есть платформы с технической поддержкой. Кроме того, мы постоянно поддерживаем связь с клиентами напрямую. Правда, в этом отношении имеются некоторые исключения. Нашим основным локальным дистрибьютором является компания «Симметрон», поскольку у нее есть возможность напрямую работать с клиентами и помогать им. На российском рынке имеется немало дистрибьюторов, но за более чем 10 лет нашего партнерства мы призываем клиентов работать только с «Симметроном». Эта компания очень профессионально относится к обслуживанию. Квалификация сотрудников по продажам, техническим и административным вопросам очень высока. Кроме того, «Симметрон» постоянно развивается и адаптируется к рыночным условиям.

Мы довольны такой моделью, поскольку чувствуем, что можем положиться на этого дистрибьютора.

— Ваши клиенты обращаются в компанию для решения проблем или, в основном, им требуется приобрести наиболее подходящие изделия?

— В первую очередь, им требуется решить вопрос о приобретении нужного компонента. В то же время клиенты все чаще обращаются с просьбой о помощи или, например, за консультацией по вопросам подавления электромагнитных помех. Мы рады, что клиенты могут напрямую обратиться к нам с такими просьбами. Мы, как производитель, всегда обладаем актуальной информацией о наличии позиции на складах, знаем, какие компоненты являются наиболее доступными и рекомендованными к новому дизайну. В нашей компании на российском рынке работают пять человек, которые связываются с клиентами напрямую и помогают решать их задачи. В компании мы называем своих менеджеров по продажам проект-менеджерами.

— Сколько ресурсов компания ежегодно тратит на поддержание лояльной партнерской сети дистрибуции в России?

— Уверен, мы не занимаемся такой поддержкой. Надеюсь, все наши партнеры по сбыту согласятся, что мы постоянно развиваем партнерские отношения. Трудно оценить эти усилия в количественном выражении, но мы размещаем информацию об изделиях, проводим технические тренинги и информируем дистрибьюторов о своей деятельности на разных уровнях, предлагаем новые идеи по обслуживанию клиентов и поощряем взаимодействие между отделами продаж.

— Осуществляете ли вы в России прямые продажи?

— Да, помимо поставок продукции через нашего дистрибьютора «Симметрон» мы мо-

жем осуществлять прямые продажи клиентам. Миссия нашей компании заключается в предложении сервиса нашим клиентам, вне зависимости от того, как они размещают заказы — через дистрибьютора или напрямую. У нас есть большой логистический центр в Германии, с которого идут отгрузки по всему миру. Но, как бы то ни было, окончательный выбор — за нашими клиентами. Только они определяют, что для них важнее и какой способ поставок для них предпочтительнее.

— **Как вы считаете, могут ли сегодня производители электронных компонентов работать в России напрямую, не прибегая к услугам дистрибьюторов?**

— В первую очередь, этот вопрос следует адресовать заказчикам. Я считаю, что производитель может заниматься бизнесом напрямую, но, прежде всего, к совместной работе и созданию соответствующих бизнес-моделей должен быть готов клиент. Российский рынок в силу имеющегося таможенного законодательства, ограничений и своей большой территорией сталкивается с определенными проблемами, которые, в конце концов, решаются путем договоренностей.

Прямой бизнес требует увеличения инвестиций со стороны компании — например, нам придется при его расширении увеличить персонал российского представительства, что, в принципе, не представляет особых проблем. В конечном итоге, клиенты должны проявить готовность покупать у международной компании.

— **Долгое время в России была наиболее распространена трехуровневая модель дистрибуции, в рамках которой между производителем и его конечным клиентом помимо дистрибьюторов было звено в лице дилера. К настоящему времени оно исчезло. Как долго, по вашему мнению, продержится двухуровневая модель в России?**

— Трехуровневая модель уже мертва. Поскольку каждый посредник увеличивает цену, возникает закономерный вопрос, появляется ли при этом добавленная стоимость. Понятно, что небольшим компаниям, находящимся в очень отдаленных местах, такой канал необходим для централизованного получения заказов. Но постепенно, думается, эта модель себя исчерпает.

Хорошо, что схема с несколькими посредниками в цепочке поставок прекращает свое существование. Считаю, что дистрибьютор всегда должен вносить добавочную стоимость в продукт, чтобы оправдать свою прибыль. Поскольку российские дистрибьюторы, работающие с клиентами по двухуровневой модели, предоставляют им немало дополнительных услуг, к которым относятся, например, техническая поддержка и склады на местах, эта схема вполне жизнеспособна. Наше сотрудничество с «Симметроном» — яркий тому пример! В то же время локальным дистрибьюторам нет смысла пытаться конкурировать с глобальными компаниями в онлайн-бизнесе или торговать продукцией сотен производителей.

— **Последние годы Интернет развивается бурными темпами. Появились новые сервисы и возможности работы, например видеоконференции, вебинары, техническая онлайн-поддержка, услуги по проверке проектов клиентов, интернет-продажи. Как эти изменения влияют на модели продаж компонентов? Насколько актуальны локальные офисы продаж и склады в разных странах?**

— Появление новых сервисов и новые достижения меняют рынок. В мире электроники происходит очень быстрая смена поколений. Но, как известно, на каждое «да» существует «нет». Приведу пример. Около семи лет назад все известные глобальные дистрибьюторы прекратили выпускать бумажные каталоги, переключившись на электронные сервисы. Спустя два-три года, увидев, что потребность в печатных материалах не исчезла, некоторые дистрибьюторы снова стали выпускать каталоги и брошюры в бумажном формате. Считаю, что в дальнейшем потребность в местных офисах продаж никуда не денется, что наглядно доказывает опыт и нашей компании, и, например, Texas Instruments. В будущем потребность в местных складах с необходимыми компонентами и быстрым оборотом только увеличится, особенно в развивающихся странах с большими территориями.

Нельзя не сказать несколько слов об онлайн-платформах. Все чаще инженерам-проектировщикам приходится работать в условиях острого дефицита времени. Инженерам становится сложнее встретиться

с нами — производителями и дистрибьюторами. В этих условиях на помощь приходят онлайн-платформы с техническим контентом. Например, мы предлагаем разработчикам онлайн-платформу Red Expert. Получив к ней доступ с любого компьютера, можно рассчитать схему, определить параметры катушек индуктивности и т. д. Эта платформа является неоценимым помощником для клиентов, в распоряжении которых — только удаленный доступ.

— **Какую форму общения с клиентами вы считаете наиболее эффективной? Выставки, семинары, интернет или печатные издания?**

— Мы — сторонники разнообразного и прямого общения. В этом году наша компания участвует в выставке «ЭкспоЭлектроника». Наверняка, мы также примем участие с «Симметроном» в других выставках, например в «Силовой электронике». Несколько лет тому назад наша компания начала проводить семинары. В прошлом году у нас состоялся первый большой семинар, на который были приглашены «Симметрон», Infineon, NXP и Rohde & Schwarz. Их клиенты участвовали в технических семинарах. В общей сложности набралось более 300 участников. Мы повторим это мероприятие в сентябре текущего года. В России мы поддерживаем местные медийные издания, предлагая технический контент на русском языке. Мы также проводим вебинары на международном уровне. Таким образом, мы по-разному взаимодействуем с участниками рынка. Наша компания стремится быть как можно более открытой.

— **Нужна ли группа технической поддержки для каждой линейки продукции?**

— Да. В России, например, свою помощь предлагает инженер технической поддержки. В отдельных случаях клиенты могут обратиться за помощью инженеров-технологов или разработчиков из Германии и других стран. Нам очень важно, чтобы техническая поддержка клиента осуществлялась не только по электронной почте или телефону. Без технических отделов мы не смогли бы поддерживать свой рост, составлять рекомендации по применению. Иногда роль технических отделов принижается, но они очень важны. ■

НОВОСТИ | СОФТ

Microsoft Windows Storage Server 2016 — современное решение вопроса хранения данных

Компания Microsoft представляет Microsoft Windows Storage Server 2016 — специальную версию серверной операционной системы, предназначенной для создания выделенных файловых хранилищ данных. В основе Windows Storage Server 2016 лежит самая современная серверная операционная система Microsoft Windows Server 2016.

Windows Storage Server 2016 позволяет платить только за необходимый для хранения данных функционал, что предоставляет возможность сэкономить до 70% от стоимости полной лицензии Windows Server 2016.

Версия Windows Storage Server 2016 доступна производителям устройств в двух редакциях: Workgroup и Standard.

Значимые нововведения в Windows Storage Server 2016:

- Удаление дублирующихся данных — дедупликация файлов.
- Синхронизация рабочих папок с клиентскими устройствами на Windows 10.
- Качество обслуживания QoS-хранилища.

www.komponenta.ru

Трансформаторы и источники питания фирмы BREVE TUFVASSONS

Лев АЛЕКСЕНКО

Трансформаторы как класс устройств широко известны с середины XIX века, со времен первой промышленной революции. С тех самых пор они прочно заняли свое место в электротехнике и электронике любого назначения — от планарных трансформаторов на основе многослойных печатных плат до громадных силовых трансформаторов, установленных на подстанциях. В статье речь пойдет о польском производителе трансформаторов и источников питания Breve Tufvassons, занимающем по этим направлениям одну из ведущих позиций на рынке своей страны.

История компании

Компания Breve Tufvassons возникла в 1989 году в Лодзи — одном из крупнейших

городов Польши, и изначально называлась просто Breve. С самых первых дней работы предприятие специализировалось на изготовлении трансформаторов для местного потре-

бителя. В 90-е годы XX века бизнесу в Польше приходилось нелегко — в стране шел демонтаж социалистической системы, и экономика стремительно переходила с плановой государственной системы на рыночную, руководствуясь «планом Бальцеровича», который в народе прозвали шоковой терапией.

Несмотря на постепенное увеличение объемов производства, в начальном периоде своей истории Breve прошла через ряд реорганизационных мероприятий и несколько раз сменила владельцев, пока в 1994 году контрольный пакет акций не был выкуплен шведской компанией Tufvassons Tesch. Она, в свою очередь, являлась частью группы компаний ADDTECH, в которую входит более 110 компаний со всего Скандинавского полуострова. Изменения в организационной структуре было решено отразить и в названии предприятия — компания получила новое имя Breve Tufvassons.

Используя опыт головной компании в менеджменте и инвестициях в передовые разработки в области ферромагнитных материалов, Breve Tufvassons наладила производство широкой линейки трансформаторов. В течение последующих 25 лет предприятие завоевало одну из лидирующих позиций на польском рынке трансформаторов и вышло на международный уровень, поставляя продукцию в соседние страны, в том числе и в Россию.

Продукция

Основным рыночным преимуществом фирмы Breve Tufvassons ее руководство считает штат высококвалифицированных сотрудников, автоматизацию производства, новаторский подход к обыденным вещам, а также неизменно стабильное качество



Рис. 1. Однофазные трансформаторы производства BREVE TUFVASSONS

продукции. В ассортименте производителя более тысячи моделей трансформаторов на Ш-образном и тороидальном сердечнике мощностью от единиц вольт-ампер до сотен киловольт-ампер.

В рамках данной статьи имеет смысл разделить всю продукцию производителя на несколько крупных условных групп, которые мы опишем подробнее.

Трансформаторы общего промышленного назначения

К данной группе принадлежат однофазные и трехфазные понижающие или разделительные трансформаторы сравнительно невысоких мощностей, рассчитанные на питание сетевым напряжением. Трансформаторы поставляются как в открытом виде с креплениями для установки внутри устройств, так и в защитных корпусах со степенями защиты вплоть до IP54, включая специализированные переносные модели, снабженные ручками. Подавляющее большинство трансформаторов, относящихся к этой категории, имеет класс электрической изоляции I или II, а также класс нагревостойкости B (выдерживают нагрев во время эксплуатации вплоть до +130 °C). Более дорогие модели оснащены дополнительными изолирующими экранами между первичной и вторичной обмотками, а также системами защиты от перегрузки.

Наиболее яркими представителями этой категории можно считать линейки трансформаторов STM, TMM, TUM и UMD для однофазного тока (рис. 1) и широкую линейку T3M для трехфазного тока. Следует отметить, что трехфазные трансформаторы T3M имеют мощность до 250 кВ·А и для защиты от большинства стресс-факторов, с которыми сталкиваются устройства подобных мощностей, имеют сравнительно продвинутые системы защиты — предохранители для защиты от коротких замыканий, схемы защиты от перегрузки и перегрева и т. д.

Отдельную категорию представляют трансформаторы, предназначенные для установки в шкафы на DIN-шину, — в качестве



Рис. 2. Трансформатор на DIN-рейку серии PSS



Рис. 3. Трансформатор на печатную плату серии TEZ

примера можно привести линейку устройств PSS (рис. 2). Данные трансформаторы, выполненные в элегантном защитном корпусе, в первую очередь предназначены для того, чтобы уберечь человека от поражения электрическим током на производственных участках, где существует такой риск, однако использование низковольтного оборудования недопустимо. Несмотря на значительную мощность, до 100 В·А, трансформаторы PSS чрезвычайно компактны и не займут много места в шкафу. Все PSS имеют II класс электрической изоляции.

Трансформаторы на печатные платы

Трансформаторы для печатных плат, такие как наиболее популярная серия TEZ (рис. 3), предназначены для установки в цепях питания электронного оборудования. В числе их задач — первичное преобразование сетевого напряжения до нужного уровня и преобразование уже пониженного напряжения, что обуславливает широкий диапазон входных напряжений 24–500 В. Внутри серии собрано большое количество вариантов мощностей, напряжений первичной и вторичной обмоток, поэтому существует несколько сотен отдельных моделей. Все трансформаторы

серии TEZ имеют защитный пластиковый корпус, а само устройство залито синтетическим компаундом. На затвердевший компаунд наносится клеймо с серийным номером и датой изготовления. Данные трансформаторы не обладают защитой от влаги или пыли (IP00), но имеют класс нагревостойкости B, максимальная рабочая температура окружающей среды составляет +60 °C.

Другие серии трансформаторов на печатные платы (рис. 4) отличаются преимущественно нюансами исполнения, но не назначением. Серия TPZ, в отличие от TEZ, имеет меньший профиль (всего 35 мм для трансформатора мощностью 30 В·А), а также обладает чуть лучшей температурной устойчивостью. Серия TMZ во многом повторяет TEZ, но со всех сторон облачена в пластиковый корпус, имеет альтернативную систему креплений на печатную плату и отличается способом электрического подключения — на выбор доступно несколько модификаций, с различными разъемами или проводами, подключенными к обмоткам. Благодаря этим изменениям класс защиты отдельных моделей может достигать IP54. Из всего семейства только трансформаторы серии TMD лишены внешнего защитного корпуса и, соответственно, не залиты компаундом. Хотя их обмотки все же находятся в простейшей защитной оболочке.



Рис. 4. Другие серии трансформаторов на печатные платы производства Breve Tufvassons



Рис. 5. Разделительный трансформатор серии PFS

Разделительные трансформаторы

Помимо описанной выше продукции, компания Breve Tufvassons производит специализированные разделительные трансформаторы. В качестве примера можно рассмотреть серию устройств PFS (рис. 5) — это довольно компактные изделия мощностью 100–800 В·А, выполненные в формате переносного устройства в корпусе класса защиты IP44. Они оснащены ручкой для переноски, сетевым кабелем, выходным разъемом и встроенным предохранителем для защиты от перегрузки. Подобные устройства хорошо подходят для приборов и установок, которым необходима дополнительная гальваническая изоляция. Их установка не требует использования какого-либо дополнительного оборудования, достаточно включить прибор между розеткой и нагрузкой. Маломощные устройства этой категории довольно компактны и легки, чтобы их можно было взять с собой, например, на удаленный производственный объект.

Импульсные блоки питания

Breve Tufvassons выпускает и импульсные блоки питания различного назначе-



Рис. 6. Импульсный источник питания серии KSE

ния. Номенклатура блоков питания у Breve не слишком широкая, однако постепенно расширяется и дополняется новыми моделями. На данный момент ассортимент производителя представлен блоками питания на DIN-рейку мощностью 36–240 Вт, со стандартными выходными напряжениями 12, 24 и 48 В постоянного тока (рис. 6), а также адаптерами бытового и профессионального назначения и источниками питания для светодиодного освещения. Вся номенклатура импульсных блоков питания соответствует многочисленным нормам МЭК, включая EN 55024, EN 61000-6-2, а также директивам в области электромагнитной совместимости EN 55011 и EN 55022.

Автотрансформаторы и стабилизаторы

Отдельной линейкой представлены регулирующие и лабораторные однофазные автотрансформаторы серий OIEA и KIEA (рис. 7) мощностью до 3 кВ·А, а также трехфазные серии VIT и PA3M мощностью до 126 кВ·А. На их основе завод собирает электромеханические стабилизаторы напряжения, отличающиеся высокой способностью к перегрузкам и отсутствием импульсных помех, свойственных электронным аналогам.



Рис. 7. ЛАТП серии KIEA производства Breve Tufvassons



Рис. 8. Тороидальный трансформатор BREVE в корпусе с заливкой компаундом

Прочая продукция

Нельзя не обратить внимание и на широкую номенклатуру тороидальных трансформаторов (в корпусе с заливкой компаундом и без), в частности на линейку тороидальных трансформаторов для галогенного освещения, выполненных в соответствии с нормой МЭК PN-EN 61558-2-6 (рис. 8), а также на регуляторы оборотов вентиляторов и широкую номенклатуру высококачественных сетевых дросселей, в том числе с классом нагревостойкости F (стойкость к нагреву во время эксплуатации до +155 °С).

Заключение

Продукция фирмы Breve Tufvassons отличается не только хорошим качеством, ничуть не уступающим другим, в том числе немецким производителям трансформаторов, но, что немаловажно, — доступностью для российского потребителя. Заняв весомую позицию на «домашнем» рынке в Польше, в последние годы компания расширяет ассортимент выпускаемых изделий и постепенно выходит на мировой рынок. Компания «Айтекс» является дистрибьютором Breve Tufvassons на территории Российской Федерации. ■

Привлекательные цены, гибкие условия оплаты, система скидок

Наличие на складе в Москве, прямые поставки от производителя

Высокая взаимозаменяемость с продукцией зарубежных или отечественных производителей

Срок производства партии под заказ - до 3 недель

Индивидуальные, комплексные решения по требованию клиента

Производство сертифицировано в соответствии с требованиями Техрегламента ЕАЭС

BREVE ITECS

Трансформаторы Breve от ITECS

- Компактные трансформаторы для печатных плат, широкий набор входных и выходных параметров
- Силовые промышленные трансформаторы мощностью до 250 кВА
- Разделительные трансформаторы на шину DIN и в защитных корпусах, мощностью от 50 до 3200 ВА
- Регулирующие автотрансформаторы для электромеханических стабилизаторов напряжения, ЛАТРы
- Однофазные и трехфазные сетевые дроссели
- Соответствие нормам PN-EN 61558, PN-EN 61558

Официальный представитель в РФ
ООО «Айтекс» Компания, склад: 8 (495) 739-09-95
г. Москва, 1-й Варшавский проезд
дом 2, строение 8, офис 107 www.dipr.ru
info@dipr.ru



**AVIV
GROUP**

PCB / SMT / COMPONENTS

ИЗГОТОВЛЕНИЕ И МОНТАЖ ПЕЧАТНЫХ ПЛАТ

МНОГОСЛОЙНЫЕ / ГИБКО-ЖЕСТКИЕ / КОМБИНИРОВАННЫЕ / ВЫСОКОЧАСТОТНЫЕ / АЛЮМИНИЕВЫЕ

НАШИ ПРЕДСТАВИТЕЛЬСТВА

МОСКВА

Тел./Факс: +7 (495) 666-44-78
E-mail: pcb@aviv-group.ru

САНКТ-ПЕТЕРБУРГ

Тел./Факс: +7 (812) 340-01-42
E-mail: spb@aviv-group.ru

ИЖЕВСК

Тел./Факс: +7 (3412) 95-88-98
E-mail: a.miheev@aviv-group.ru

ЧЕБОКСАРЫ

Тел./Факс: +7 (8352) 65-53-43
E-mail: s.shamakov@aviv-group.ru

ВОРОНЕЖ

Телефон: +7 (473) 228-93-37
E-mail: i.guzeev@aviv-group.ru

www.aviv-group.ru

СВЧ-преобразователи частоты.

Часть 2.

Классификация преобразователей по принципу функционирования

Сергей ДИНГЕС,
к. т. н.
Виктор КОЧЕМАСОВ,
к. т. н.

Во второй статье из цикла, посвященного общему обзору СВЧ-преобразователей частоты, представлено несколько групп преобразователей, которые выделены на основе принципа преобразования сигнала.

В настоящий момент на рынке РЧ-компонентов предлагается значительное количество изделий, позиционируемых производителями как преобразователи частоты. Однако зачастую эти компоненты по своим основным функциональным свойствам целесообразно относить к другим группам изделий. Так, например, прямые квадратурные преобразователи частоты (Direct Frequency Converter) являются, по сути дела, прямыми квадратурными или IQ-модуляторами/демодуляторами (Direct IQ Modulator/Demodulator).

В соответствии с используемым в устройстве принципом преобразования сигнала можно выделить несколько групп преобразователей. Далее в разделе рассматривается несколько таких групп преобразователей, классифицированных в соответствии с реально используемой в настоящее время на рынке РЧ-компонентов классификационной терминологией. Для каждой группы преобразователей частоты дополнительно оговариваются основные функциональные характеристики, определяющие более точ-

ную классификацию преобразователей как РЧ-компонентов. При этом для группы приводятся лишь основные сведения о характеристиках и особенностях использования компонентов именно как преобразователей частоты. При рассмотрении в данной публикации конкретных моделей преобразователей частоты они, в первую очередь, классифицируются в те или иные группы по принципу функционирования, невзирая на их конструктивное выполнение.

Квадратурные преобразователи

Квадратурные преобразователи частоты, называемые также IQ-преобразователями (Quadrature/Inphase-quadrature/IQ Converters), осуществляют перенос сигналов вверх или вниз по частоте с использованием квадратурных смесителей.

Если в квадратурном преобразователе происходит преобразование РЧ/ПЧ-сигнала в область бейсбэнд-частот или обратное преобразование, то такое устройство, по сути

дела, является квадратурным модулятором (IQ Modulator) или демодулятором (IQ Demodulator), в котором осуществляется модуляция/демодуляция бейсбэнд-сигнала с использованием необходимой ПЧ- или даже РЧ-частоты.

Компания Analog Devices выпускает 11 моделей квадратурных преобразователей с повышением, предназначенных для использования в трактах передачи разного назначения.

Наиболее высокочастотная модель квадратурного преобразователя с повышением HMC8118 (рис. 1) может применяться в E-диапазоне на частотах 71–76 ГГц (табл. 1). Это монолитная интегральная схема преобразователя с повышением частоты диапазона E на основе арсенид-галлиевой (GaAs) технологии, имеющая потери при преобразовании в режиме слабого сигнала 11 дБ, обеспечивает подавление побочного канала 33 дБн в диапазоне рабочей частоты. Компонент построен на основе смесителя с подавлением зеркальной составляющей и умножителя частоты гетеродина с коэффициентом 6.

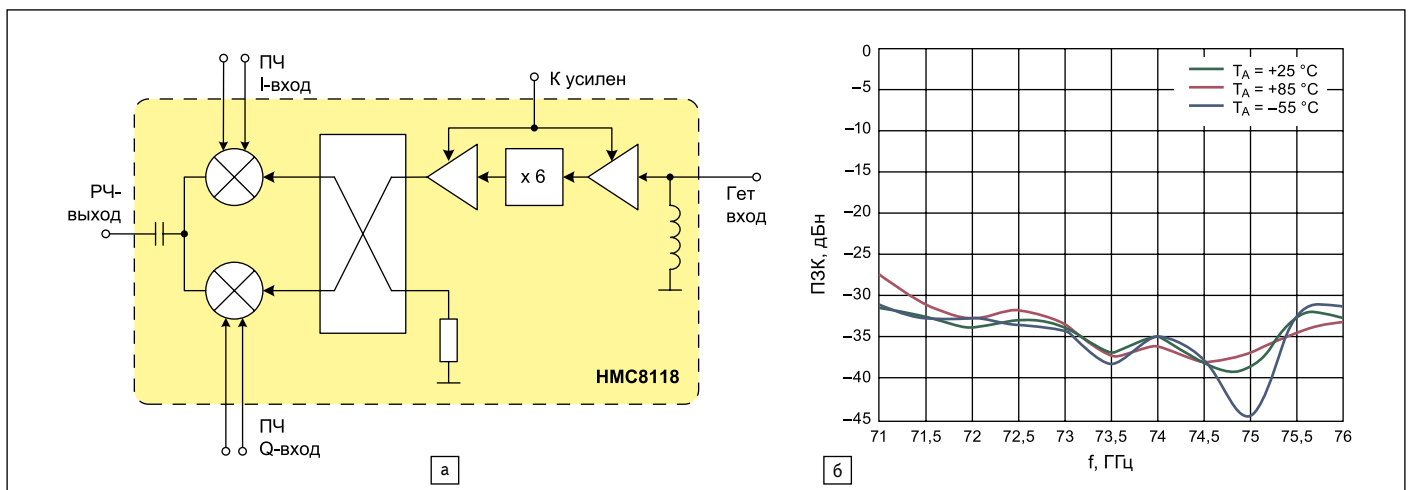


Рис. 1. а) Структура квадратурного преобразователя с повышением HMC8118 от компании Analog Devices; б) частотная зависимость подавления зеркального канала ПЗК при разных температурах ИС

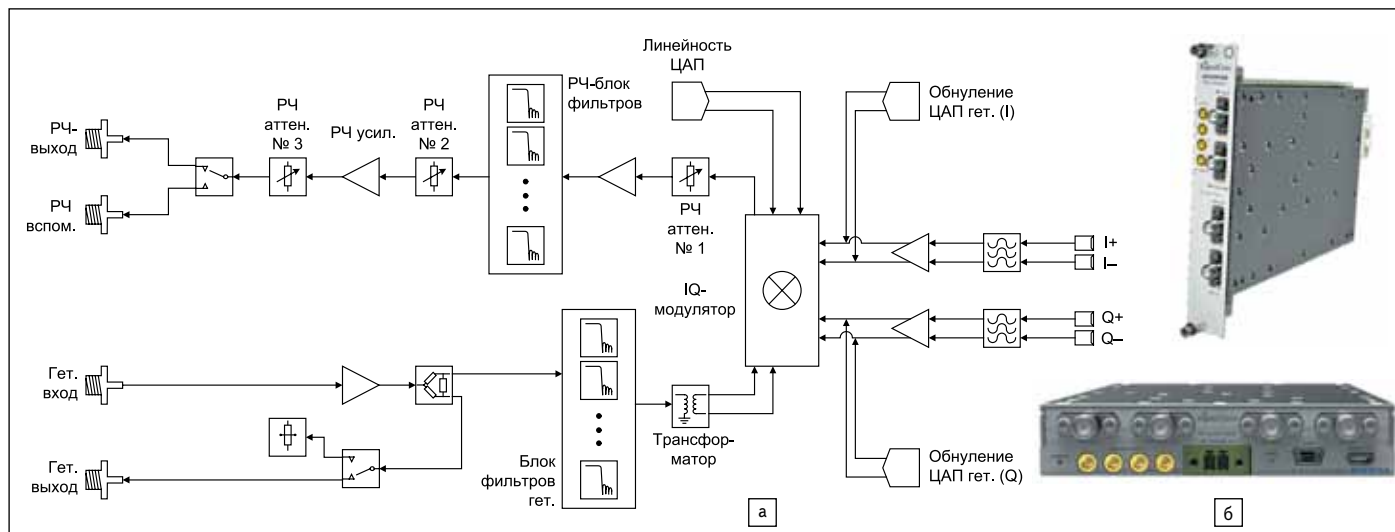


Рис. 2. Повышающий преобразователь SC5413A/SC5412A от компании SignalCore: а) упрощенная схема; б) варианты конструктивного выполнения

Смеситель имеет дифференциальные входы синфазной (I) и квадратурной (Q) составляющих. В схемах передатчиков прямого преобразования на эти входы могут подаваться дифференциальные сигналы полосы модулирующих частот — бейсбэнд-тракта. Преобразователь также поддерживает работу с внешним гибридным фазовращателем на 90° и двумя внешними гибридными фазовращателями на 180° в схемах формирования сигналов с одной боковой полосой.

Преобразователи РЧ-сигналов компании SignalCore отвечают требованиям современных беспроводных приложений. Эти компоненты являются высокоэффективными устройствами, которые можно легко интегрировать во многие системы генерации сигналов. С их помощью можно создавать пары преобразователей с повышением/понижением для реализации РЧ-приемопередатчиков.

На рис. 2 приведена структура SC5413A — прямого квадратурного преобразователя с повышением для работы в диапазоне 6 ГГц (табл. 1). Это устройство управляется с использованием интерфейсов USB/RS-232/SPI. Такую же структуру имеет преобразователь SC5412A, выполненный в формате PXI Express (табл. 1). Похожую «зеркальную» структуру, приведенную на рис. 2, имеет 6-ГГц прямой квадратурный преобразователь с понижением SC5313A (USB/RS-232/SPI, табл. 1) и SC5312A (PXI Express, табл. 1).

Прямые преобразователи частоты

Стремление разработчиков к минимизации количества используемых в РЧ-блоке навесных компонентов и созданию многодиапазонных устройств в интегральном исполнении привело к широкому использованию прямых преобразователей сигнала.

В прямых преобразователях вниз по частоте (Direct Down-Converter) осуществляется однократное преобразование, а по сути дела, демодуляция принимаемого радиочастотного сигнала непосредственно на низкую (нулевую, бейсбэнд) частоту.

Поскольку в современных системах связи используются сложные схемы модуляции, схемотехническая реализация таких преобразователей производится с помощью прямых квадратурных или IQ-модуляторов/демодуляторов. В преобразователе применяется перестраиваемый высокочастотный гетеродин, с помощью которого происходит выбор рабочего канала, и фильтр низких частот с крутыми фронтами, осуществляющий селекцию необходимой рабочей полосы (Channel Select Filter). Для достижения высококачественных характеристик применяется высоколинейный смеситель, а тракт усиления после смесителя должен производить усиление в т. ч. постоянной составляющей сигнала, чтобы не потерять важные компоненты принимаемой информации.

Таблица 1. Квадратурные преобразователи сигнала по частоте

ИС (компания)	Описание	Диапазон РЧ (ПЧ), ГГц	Частоты гетеродина, ГГц	Форм-фактор
HMC8118 (Analog Devices)	Квадратурный преобразователь с повышением частоты диапазона E	71–76	0–10	НК, ИС 3,6×1,6×0,05 мм
ES/SMM5143XZ (Sumitomo Electric)	ПрЧПов	24–30 (0–4)	10–17	ММС
ES/SMM5141XZ (Sumitomo Electric)	ПрЧПов	17,7–23,6 (0–4)	6,5–14	ММС
SC5313A/SC5312A (SignalCore)	КвПрЧПон	0,4–6 (0–0,16)	н/д*	РХИ, коаксиальный модуль
SC5413A/SC5412A (SignalCore)	КвПрЧПов	0,4–6 (0–0,16)	н/д*	РХИ, коаксиальный модуль

Примечание. * н/д — нет данных

В такой структуре отсутствует зеркальный канал приема, и потому нет необходимости в использовании внешнего высокочастотного фильтра для подавления этого сигнала. В целом, применение прямых преобразователей является весьма привлекательным из-за меньших стоимости, потребляемой мощности и массогабаритных показателей. Однако, несмотря на простоту и ряд других достоинств этой архитектуры, необходимо учитывать, что прямое преобразование сигнала влечет за собой возникновение ряда проблем, не существующих или не настолько серьезно проявляющихся в гетеродинном приемнике. Обнаружению и обработке сигнала могут препятствовать проблемы, вызванные утечкой сигнала гетеродина (LO leakage), изменяющимся во времени смещением постоянной составляющей (DC offset), и фликкер-шум (Flicker noise). Эта архитектура также весьма склонна к созданию интермодуляционных искажений второго порядка IM2 (second-order intermodulation distortion product).

В прямых преобразователях вверх по частоте (Direct Up-Converter) модуляция и перенос по частоте низкочастотного информационного (бейсбэнд) сигнала вверх на рабочую (канальную) частоту происходит за один шаг без использования промежуточных частот.

По возможности большинство производителей радиооборудования предпочитает использовать в своих схемотехнических решениях такие преобразователи, поскольку при этом существенно уменьшаются массогабаритные показатели устройства. На практике в настоящее время для прямого преобразования сигналов как вверх, так и вниз по частоте применяются квадратурные модуляторы и демодуляторы. При этом производители могут и не оговаривать это обстоятельство в названии модели РЧ-компонента.

Прямые квадратурные преобразователи

В прямых квадратурных преобразователях (Quadrature Converter for Direct-Conversion), являющихся по своим функциональным свойствам квадратурными модуляторами (Direct-Conversion I-Q Modulator) или демодуляторами (Direct Conversion Quadrature Demodulator), происходит перенос информационных квадратурных компонентов, поступающих с низкочастотного бейбэнд-тракта, вверх на канальную рабочую частоту или, соответственно, обратное преобразование вниз по частоте.

Повышающий прямой квадратурный преобразователь является основой архитектуры прямого преобразования, используемой в тракте передачи. Это устройство получило очень широкое распространение благодаря тому, что оно позволяет создавать многостандартные и многодиапазонные устройства.

Использование прямых квадратурных преобразователей в трактах обработки сигналов позволяет разрабатывать радиооборудование с хорошими характеристиками, но может приводить к возникновению ряда паразитных эффектов. Среди них — затягивание частоты (Frequency pulling) и смещение частоты (Frequency pushing) РЧ-генератора, управляемого напряжением, паразитное просачивание сигнала несущей (carrier feed through) от РЧ ГУН на выход передатчика и вход приемника, а также утечка (Carrier Leakage) сигнала гетеродина.

Преобразователи с подавлением зеркального канала

В преобразователях с подавлением зеркального канала (Image Reject Converter, ППЗК) используются разные методы подавления нежелательного бокового канала, получающегося после процедуры преобразования входного сигнала.

Преобразователь с подавлением зеркального канала и однополосный (Single Sideband, SSB) преобразователь — разные названия одного устройства, используемого как преобразователь сигналов с понижением или повышением частоты. В преобразователях СВЧ-диапазона в качестве ядра компонента (Core Component) используется квадратурный смеситель с дополнительным квадратурным гибридным ответвителем (Quadrature Hybrid Coupler) промежуточной частоты. В ППЗК применяются делители мощности и гибридные компоненты (Quadrature Hybrid), устанавливаемые на необходимых портах для обеспечения требуемых фазовых соотношений обрабатываемых сигналов и подавления ненужной боковой полосы непосредственно в смесителе. В конкретных преобразователях на их портах могут быть установлены усилители, в т. ч. регулируемые, а также умножители частоты на гетеродинном входе. Широко

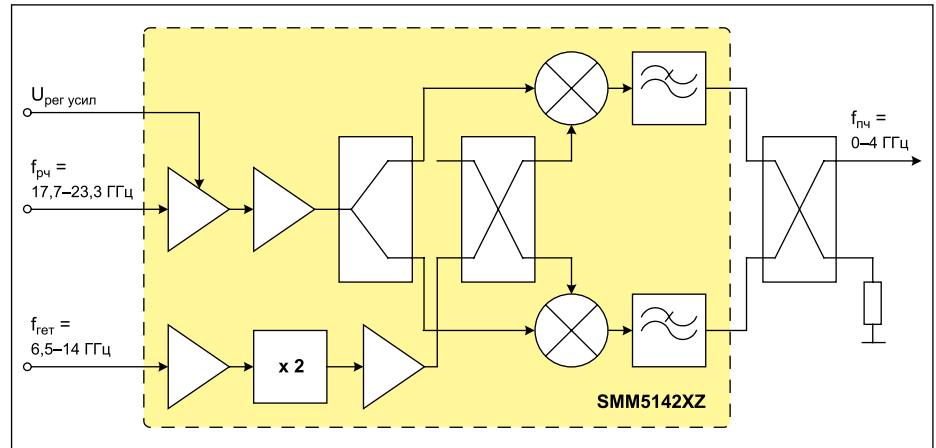


Рис. 3. Структура ИС понижающего преобразователя SMM5142XZ от компании Sumitomo Electric

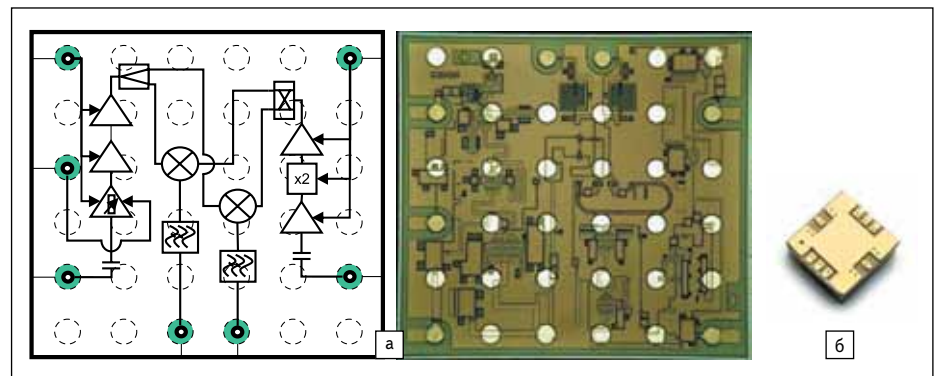


Рис. 4. а) Структура и топология ИС ES/SMM5144XZ компании Sumitomo Electric; б) конструктив ИС AMGP-6552 от компании Avago Technologies

Таблица 2. Преобразователи частоты с подавлением зеркального канала

ИС (компания)	Описание	Уровень подавления ЗК (коэффициент преобразования), дБн	Диапазон РЧ/рет. (ПЧ), ГГц	Форм-фактор
AMGP-6552 (Avago)	ПрЧПон	17–20	37–43,5/37–43,5 (0–4)	ПМ, 5×5 мм
HMC6147ALC5A (Analog Devices)	Квадратурный ПрЧПон	15–25	37–44/16,5–22 (0–4)	SMT-16, 5×5 мм, керамика
ES/SMM5144XZ (Sumitomo Electric)	ПЗК ПрЧПон ММИС	20	24–30/10–17 (0–4)	WLCSOP
RFRX1702 (RFMD/Qorvo)	ПрЧПон	15	17,75–19,7/6,85–11,85 (0–4)	QFN, 5×5 мм
SMM5142XZ (Sumitomo Electric)	ПЗК ПрЧПон ММИС	16	17,7–23,6/6,5–14 (0–4)	WLCSOP
SMM5146XZ (Sumitomo Electric)	ПЗК ПрЧПон ММИС	20	12,7–15,4/5,3–8,7 (0–2)	WLCSOP
MAX2420/MAX2421/MAX2422/MAX2460/MAX2463 (Maxim)	900 ГГц ПЗК ПрЧПон	35	0,8–1/690–1100 (8,5–135 МГц)	SSOP-28
CHM1080-98F (UMS)	ПрЧПов с ПЗК	15	71–86/34,5–44 (0–12)	н/к (Die)
XU1001 (Mimix Broadband)	GaAs ПрЧПов	12	36–40/15,5–21,5 (0–3) н/к	СВЧ ИС (ММИС), н/к
RFUV1703 (RFMD)	GaAs ММИС IQ ПрЧПов	15	21–26,5/8,6–15,25 (0–4)	ПМ
RFUV1702 (RFMD)	ПрЧПов	> 15	17,7–19,7 (6,85–11,85 (0–4)	QFN, 5×5 мм
TGC4510-SM (TriQuint)	ПрЧПов К-диапазона	15	17,7–26,5/6,85–15,25 (0–4)	28 QFN, 5×5 мм

применяется и субгармонический режим работы с использованием второй гармоники гетеродинного сигнала.

Для СВЧ-компонентов типовые величины подавления зеркального канала в ППЗК находятся в пределах 20–30 дБ, что определяется, в основном, разбалансом квадратурных каналов гибридных узлов и ядра смесителя, входящих в состав ППЗК.

Однополосный преобразователь (SSB converter) выполняет те же функции, что и ППЗК, но используется для преобразования сигнала с повышением частоты. Какая из частот $f_{рч} = f_{пч} + f_{рет}$ или $f_{рч} = f_{пч} - f_{рет}$ пода-

вляется на выходе, зависит от способа включения выходного гибридного ответвителя — фазовращателя. Фактически, если четвертый порт этого фазовращателя не закоорачивается, то на двух выходах подавляются противоположные боковые полосы.

Наиболее распространенная структура понижающего преобразователя с подавлением зеркального канала реализована, например, в серии изделий SMM514x компании Sumitomo Electric (рис. 3–4), отличающихся только параметрами, что отражено в таблице 2. Устройства, выполненные в виде компонента типа «перевернутый кристалл»

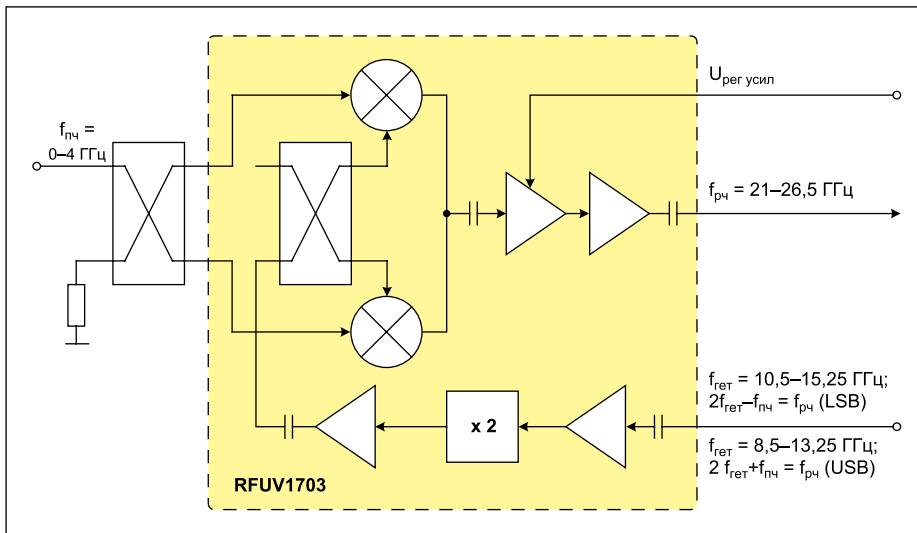


Рис. 5. Функциональная схема повышающего преобразователя RFUV1703

(Flip-Chip), содержат резистивный смеситель с подавлением зеркального канала на РНЕМТ-транзисторах, малошумящий входной усилитель, буферные усилители гетеродина и умножитель частоты гетеродина на два.

Структура повышающего ПрЧ с подавлением зеркального канала показана на рис. 5 на примере ИС RFUV1703, выпускаемой компанией RFMD. Для функционирования устройства требуется установка на входе гибридных ответвителей.

Основные параметры рассматриваемых преобразователей приведены в таблице 2.

Следует заметить, метод подавления зеркального канала может использоваться в преобразователях с разным принципом функционирования, образуя комбинированные топологии.

Так, ИС AMGP-6552 компании Avago представляет собой широкополосный ПрЧ с понижением, содержащий МШУ (рис. 4). Преобразователь работает на частотах 37–43,5 ГГц, при частотах гетеродина 16,75–23,5 ГГц со значением ПЧ 0–4 ГГц. ИС обеспечивает уровень подавления ЗК 17–20 дБ при коэффициенте преобразования 12 дБ.

Преобразователь оснащен корпусом для поверхностного монтажа размером 5×5 мм.

При использовании GaAs СВЧ ИС HMC6147ALC5A компании Analog Devices (Hittite Microwave Corporation) необходимо применять внешний направленный ответвитель для выделения желательного канала. Величина подавления ЗК в этом понижающем ПрЧ составляет 15–25 дБ, коэффициент преобразования — 10–13 дБ. ИС можно использовать на входных частотах 37–44 ГГц, частотах гетеродина 16,5–22 ГГц, частотах ПЧ в диапазоне 0–4 ГГц.

Субгармонические преобразователи

Для переноса сигналов по частоте в преобразователях с использованием гармонических смесителей может использоваться не только основное колебание гетеродина, но и любая его гармоника. Однако наиболее эффективным является применение четных гармоник, в частности второй.

В преобразователях частоты с субгармонической накачкой (Sub-Harmonically Pumped Frequency Converter) или субгармонических

(субгармонических) преобразователях для переноса сигналов по частоте используется четная гармоника колебания гетеродина.

Достоинством таких преобразователей является использование в них более низкой частоты гетеродина, обычно равной половине номинала частоты обрабатываемого сигнала. В таких ПрЧ можно легко реализовать разделение по частоте сигналов гетеродина, РЧ и продуктов их взаимодействия. Кроме того, снижение частоты колебания гетеродина позволяет снизить стоимость устройства, особенно в ММВ-диапазоне. В СВЧ гармонических преобразователях для получения наилучших рабочих характеристик при умеренном уровне накачки гетеродина используются высококачественные GaAs-диоды Шоттки.

Более общий термин «преобразователи (смесители) на гармониках» (Harmonic Converter) чаще всего применяется к устройствам с использованием на РЧ-портах в качестве полезных комбинационных продуктов входного сигнала. В таких схемах достигается необходимое подавление комбинационных компонентов четного порядка за счет балансных конфигураций и оптимальных вольт-амперных характеристик диодов. Однако установившегося правила применения терминов в таких случаях пока нет. В силу этого, особенно в отечественной научной литературе, более общий термин «гармонические преобразователи (смесители)» применяется к преобразователям обеих групп — и при использовании гармоник сигнала, и гетеродина.

Субгармоническим принципом функционирования дополняются преобразователи самой разной топологии и диапазонов, что отражено в таблице 3.

На рис. 6 в качестве примера приведена структура понижающего преобразователя TGC4408-SM компании TriQuint. Устройство содержит переключаемый двухдиапазонный ГУН, субгармонический смеситель с МШУ и буферные усилители сигнала гетеродина. Частота входного РЧ-сигнала ПрЧ находится в диапазоне 18,3–20,2 ГГц, а частота ПЧ — 950–1950 МГц. Коэффициент преобразования составляет 8,5 дБ, коэффициент шума — 6,5 дБ, фазовый шум –73 дБн/Гц при 10-кГц расстройке и –126 дБн/Гц при расстройке 1 МГц.

В преобразователе применяются два ГУН: низкочастотный (8,55–8,76 ГГц) и высокочастотный (10,45–10,66 ГГц). При использовании напряжения настройки ГУН ($U_{упр}$) величиной 1–4 В крутизна (чувствительность) перестройки генераторов находится в диапазоне 125–375 МГц/В. В преобразователе дополнительно формируется дифференциальный сигнал, равный 1/4 частоты ГУН, который можно использовать в схеме фазовой автоподстройки частоты (ФАПЧ) внешнего СЧ.

В процессе реализации преобразователя для изготовления субгармонического смесителя используются технологические про-

Таблица 3. Гармонические преобразователи в интегральном исполнении

Модель (компания)	Описание	Коэффициент преобразования, дБ	Гетеродин, ГГц (гармоника)	РЧ/ПЧ частоты, ГГц	Корпус
AMGP-6551 (Avago Technologies)	Балансный субгармонический ПрЧПов	12	18,5–23,5	40,5–43,5/0–3	SMT, 5×5 мм
AMGP-6552 (Avago Technologies)	Малошумящий ПрЧПон ($U_{пит}$: 3 В)	12	16,75–23,5	37–43,5/0–3	SMT, 5×5 мм
TGC4407-SM (TriQuint)	Ка-диапазон, рНЕМТ субгармонический ПрЧПов	–9	11–16	21,5–32,5 (0–7)	QFN16, 3×3 мм
TGC4408-SM (TriQuint)	Ки-диапазон, двухдиапазонный ГУН, субгармонический ПрЧПон	8,5	7,9–9,1 9,9–11,1	18,3–20,2 (0,95–1,95)	QFN32, 5×6 мм
HMC711LC5 (Hittite)	GaAs МММС субгармонический ПрЧПов	15	9,5–13,6 (2)	17,7–23,6/0–3,5	Керамический корпус, SMT 32, 5×5 мм
HMC264LM3 (Analog Devices / Hittite)	Субгармонический ПрЧПон (×2) МММС с усилителем ПЧ	–9	10–15 (2)	20–30/0–4	ПМ SMT
HMC265 (Analog Devices / Hittite)	СВЧ субгармонический (×2) ПрЧПон (МММС) с внутренним гетеродином и усилителем ПЧ	2	10–16 (2)	20–32/0,7–3	1,32×1,32×0,1 мм
XU1001 (Mimix Broadband)	Содержит два смесителя для реализации ПЗК	8	15,5–21,5	33–40/0–3	Чип для ПМ

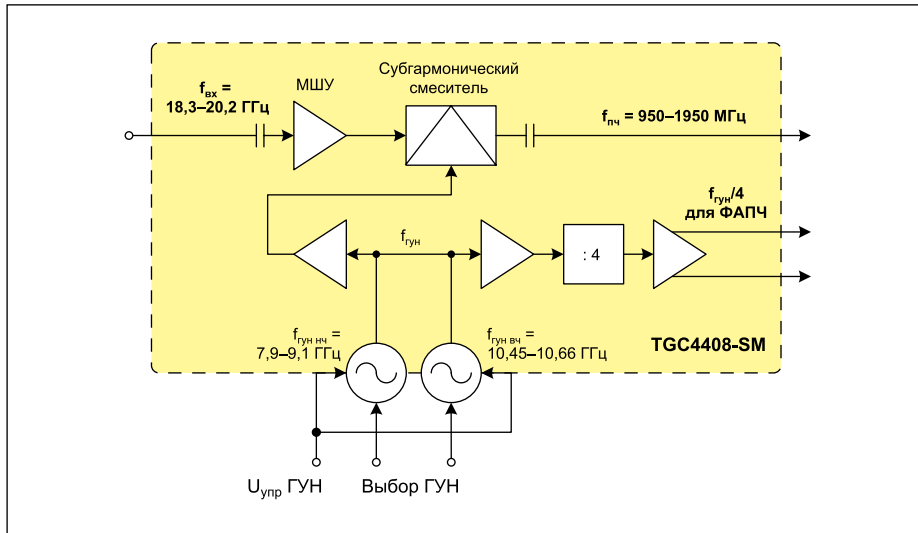


Рис. 6. Функциональная схема ИС TGC4408-SM с использованием субгармонического преобразования компании TriQuint

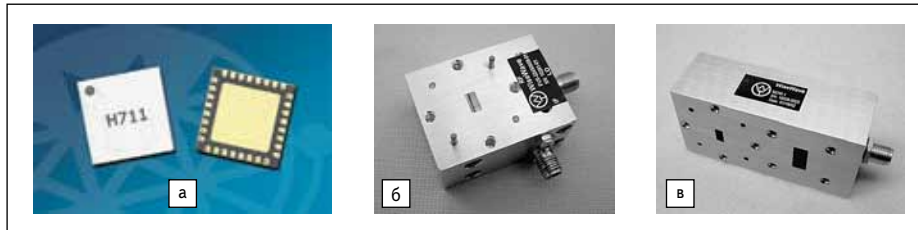


Рис. 7. Преобразователи по частоте с субгармонической накачкой: а) ИС компании Hittite HMC711LC5; б) серии FUS компании Ducommun; в) серии FDS компании Ducommun

Таблица 4. Балансные повышающие преобразователи с субгармонической накачкой серии FUS компании Ducommun Technologies

Волноводный диапазон	K	Ka	Q	U	V	E	W
Волновод	WR-42	WR-28	WR-22	WR-19	WR-15	WR-12	WR-10
Соединитель, порт гетеродина	SMA	SMA или K	WG или K	WG или K	WG или K	WG или K	WG или V
РЧ, ГГц	18–26,5	26,5–40	33–50	40–60	50–75	60–90	75–110
Частота гетеродина, ГГц	9–13,25	13,25–20	16,5–25	20–30	25–37,5	30–45	37,5–55
ПЧ, ГГц	DC–4	DC–6	DC–8	DC–10	DC–12	DC–15	DC–18
Уровень гетеродина, дБм	10–15	10–15	12–15	12–15	12–15	12–15	12–15
Потери, дБ (типичное)	10	11	12	13	14	15	16

цессы биполярных гетеротранзисторов HBT. ГУН и предделитель производятся с использованием транзисторов с высокой подвижностью электронов PHEMT компании TriQuint. Преобразователь, потребляющий 305 мА от источника постоянного тока +5 В, оснащен 32-выводным корпусом QFN размером 5×6 мм для поверхностного монтажа и хорошо подходит для наземных VSAT-терминалов и приемников связи миллиметровых волн.

На рис. 7 приведены варианты конструктивного выполнения преобразователей частоты: ИС HMC711LC5 компании Hittite, волноводных преобразователей вниз с субгармонической накачкой серии FUS компании Ducommun. Компании-производители обычно разрабатывают линейки преобразователей для перекрытия полного диапазона

СВЧ с разными параметрами волноводов и поддержки широкого диапазона значений промежуточной частоты. Лучшие рабочие характеристики можно получить за счет работы отдельных моделей преобразователей в более узких поддиапазонах частот. Для преобразования сигналов вниз по частоте компания предлагает использовать субгармонические смесители в волноводном исполнении серии FDS.

Выпускаемые компанией Ducommun Technologies балансные преобразователи вверх по частоте с субгармонической накачкой серии FUS (табл. 4) предлагаются в семи волноводных диапазонах (waveguide band), чтобы покрыть широкий диапазон входной частоты 18–110 ГГц. Максимальный уровень входного сигнала составляет 18–20 дБм, диапазон рабочей температуры: 0...+50 °С.

Стробоскопические преобразователи

В стробоскопических преобразователях (Sampling Converters) производится выборка мгновенных значений входных сигналов с переносом на частоту ПЧ или преобразование выборок в цифровой код. Для обозначения таких преобразователей используются термины «преобразователи с выборками сигнала» или «стробопреобразователи» (СП).

Возможный вариант схемотехнической реализации стробоскопического узла (sampler component), являющегося ядром устройства и, собственно, преобразователем частоты, приведен на рис. 8а. Он содержит строб-генератор (Strobe Generator), узел выборки (Sampling), схему запоминания (хранения) отсчетов и узел усиления выборки (Charge Amplification Circuitry). С приходом на вход устройства от блока управления сигнала запуска генератор стробирующих импульсов формирует короткие импульсы, под действием которых кратковременно открываются быстродействующие ключевые схемы стробоскопических смесителей. На емкости хранения (Hold Capacitor) происходит запоминание мгновенных значений величины напряжения обрабатываемого сигнала. В качестве собственно узла выборки чаще всего используются диоды Шоттки (sampling diodes). В схемотехнической реализации узла выборки (Sampling Phase Detector, SPD), показанной на рис. 8б, используется диод с накоплением заряда SRD VD1, конденсаторы связи и пара низкочастотных диодов Шоттки (low barrier Schottky) VD2, VD3. Сигнал с выхода стробоскопического смесителя усиливается и преобразуется в цифровой код с помощью быстродействующего аналого-цифрового преобразователя (АЦП).

Использование в строб-генераторе нелинейной линии передачи NLTL (Non-Linear-Transmission-Line) обеспечивает значительно меньшую апертуру выборки, чем у строб-генераторов на основе SRD-диодов, применяемых в большинстве компонентов. Ведущими производителями таких устройств являются компании Picosecond Pulse Labs и Aeroflex/Metelics.

Достоинством стробоскопического метода преобразования сигналов по сравнению с обычным гетеродинным методом является более высокая линейность амплитудной характеристики и простота реализации опорного генератора. Стробоскопические преобразователи применяются во входных устройствах разного измерительного СВЧ-оборудования: осциллографов, частотомеров, фазометров, анализаторов цепей, измерителей девиации, в качестве фазовых детекторов в системах синхронизации и стабилизации частоты сигналов СВЧ. В последнее время стробоскопический метод начал использоваться в блоках преобразования частоты гармонических высоко-

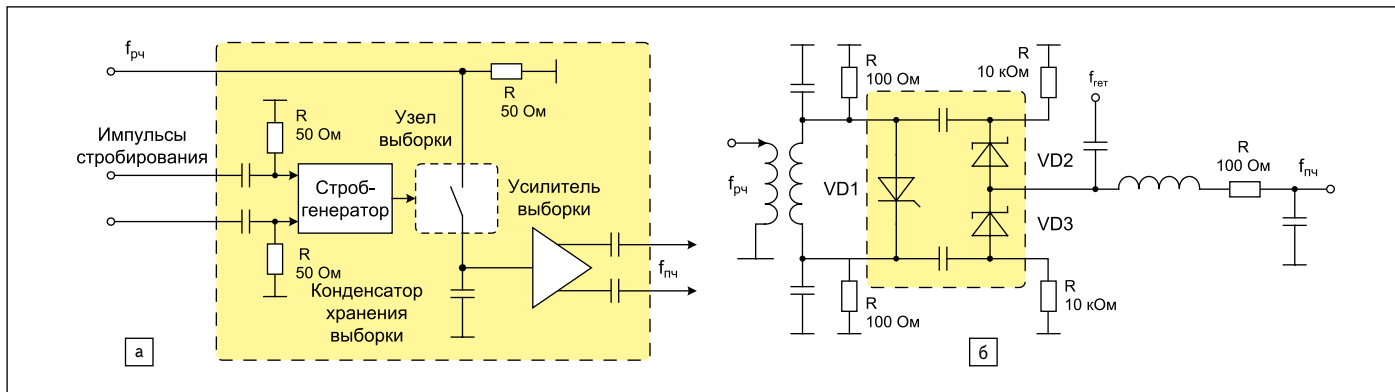


Рис. 8. Принципиальная схема: а) стробоскопического узла; б) узла выборки на диодах

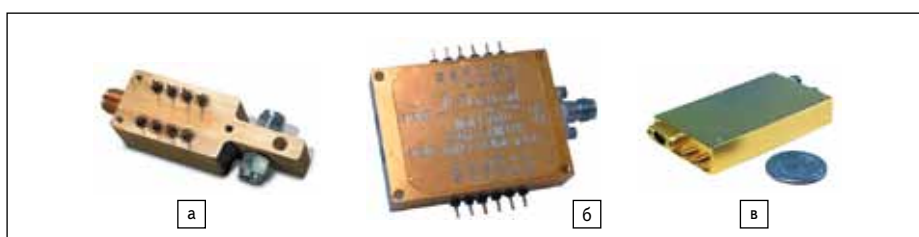


Рис. 9. Модули стробоскопического преобразования сигнала компании Picosecond Pulse Labs: а) компонент на 100 ГГц; б) модуль 7040 (Sampler Module); в) модуль 7600 (Down Conversion Sampler Module)



Рис. 10. Стробоскопические преобразователи частоты, выпускаемые ОАО «ФНПЦ «НИИПИ «Кварц»

частотных и СВЧ-сигналов для прецизионных устройств, устройствах задания и измерения амплитуды и фазы гармонических сигналов, в приемниках глобальных спутниковых навигационных систем.

Лаборатория Picosecond Pulse Labs (PSPL), ставшая сейчас частью компании Tektronix, реализовала модуль стробоскопического преобразования сигнала вниз по частоте (Down Conversion Sampler Module). Разработанный модуль с шириной рабочей полосы радиочастот более 25 ГГц функционирует при скоростях отсчетов до 2,3 млн выб./с. Модуль преобразования оптимизирован для использования в цифровых приемниках, где важна линейность характеристик при работе на высоких частотах дискретизации во всем диапазоне рабочей частоты. На рис. 9 показано конструктивное выполнение модулей стробоскопического преобразования сигнала (High-Speed Sampler Modules), разработанных компанией PSPL. Стробоскопический модуль 7040 (Sampler Module) содержит строб-генератор, усилитель ПЧ и схему коррекции перегрузки.

В таблице 5 приведены сведения о выпускаемых ОАО «ФНПЦ «НИИПИ «Кварц» имени А. П. Горшкова» стробоскопических преобразователях частоты сантиметрового диапазона в коаксиальном исполнении, разработанных для преобразования СВЧ-сигналов диапазона 0–40 ГГц в диапазон относительно низких промежуточных частот 0–1 ГГц (рис. 10).

Стробоскопические волноводные преобразователи миллиметрового диапазона раз-

Таблица 5. Стробоскопические преобразователи частоты в коаксиальном исполнении, выпускаемые ОАО «ФНПЦ «НИИПИ «Кварц» им. А. П. Горшкова»

Модель ПрЧ	Одноканальные			Двухканальные	
	7020	7021	7022	7023	7024
Диапазон СВЧ, ГГц	0–18	0–26	0–40	0–18	0–40
Диапазон частот гетеродина, ГГц	0,1–0,4	0,5–8	1–6	0,06–0,15	1–6
Диапазон ПЧ, МГц	0–50	0–800	0–1000	0–30	0–1000
Потери преобразования $K_{пр}$, дБ	35–40	25–30	35–40	35–40	35–40
Неравномерность потерь $K_{пр}$, дБ	±3	±3	±1,5	±1,5	±1,5
КСВН по СВЧ-входу	3	3	3	3	3
Мощность гармоник гетеродина на СВЧ-входе, дБм	–40	–30	–30	–35	–30
Габариты, мм	44×24×21	28×28×19	38×36×20	74×60×20	85×47×35
Масса, г	60	35	60	300	450

Таблица 6. Основные характеристики стробоскопических волноводных преобразователей миллиметрового диапазона, разработанных НИИПИ «Кварц»

Характеристики	7025	7026	7027	7028	7029	7030
Тип волновода	WR-28	WR-22	WR-19	WR-15	WR-10	WR-6
Диапазон частот СВЧ-сигнала, ГГц	26,5–40	33–50	40–60	50–75	75–110	110–170
Диапазон частот гетеродина, ГГц	1–12			3–12		
Диапазон частот ПЧ, МГц	1–800			1–1000		
Потери преобразования, дБ	30		35	50	–	
10-й гармоники	35	35	35	40	55	55
20-й гармоники	–		–	–	–	60
30-й гармоники	–		–	–	–	–
Уровень мощности гетеродина, мВт	50–200					
Уровень мощности гармоник гетеродина на СВЧ-входе, мВт	10–3					
Типы соединителей гетеродинного входа и выхода ПЧ	SMA(f)					
Габариты, мм	36×29×29			36×19×19		38×34×19,1
Масса, г	50	40		35		50

работаны НИИПИ «Кварц» для преобразования сигналов миллиметрового диапазона 26,5–170 ГГц в диапазон относительно низких промежуточных частот 0–1 ГГц (табл. 6). Преобразователи используются в системах

синхронизации и стабилизации частоты синтетизаторов миллиметрового диапазона в качестве входных устройств широкого класса радиоизмерительного оборудования: амплифазометров, анализаторов цепей, частото-

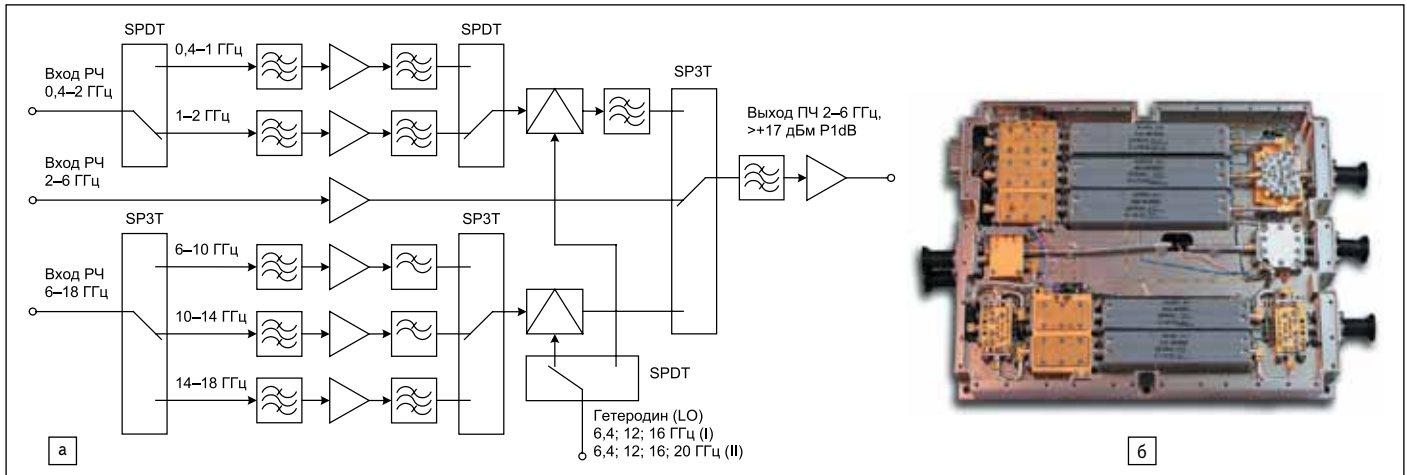


Рис. 11. а) Использование комбинации сверхширокополосных преобразователей с повышением и понижением частоты A20-MX084 от компании AKON; б) конструктивное исполнение шестиполосного тюнера на основе преобразователя A20-MX084

меров и др. Устройства рассчитаны на эксплуатацию в интервале рабочей температуры +5...+40 °С при относительной влажности воздуха до 98%.

Широкополосные многооктавные преобразователи

Широкополосные преобразователи частоты (ШПРЧ) применяются во многих приложениях современных РЧ-систем. Очень востребованными такие устройства стали в комплексах радиоразведки и радиоэлектронной борьбы, где необходимо максимально быстро обнаруживать и обрабатывать сигналы малого уровня в широкой полосе рабочих частот. Следует заметить, что отнесение тех или иных ПрЧ к классу широкополосных осуществляют сами компании-производители, в силу чего почти у всех разработчиков в ассортименте компонентов имеются свои широкополосные преобразователи. Анализ рынка СВЧ широкополосных преобразователей показывает, что наиболее массовыми изделиями являются преобразователи для диапазона частоты 2–18 ГГц.

При построении широкополосных ПрЧ необходимо решить следующий ряд задач:

- реализовать смеситель сигналов, работающий в требуемом частотном интервале с заданными характеристиками, к которым относятся частотная равномерность коэффициента преобразования, малый уровень шума, широкий динамический диапазон;
- выбрать оптимальный частотный план, обеспечивающий минимальный уровень внутриполосных комбинационных составляющих или даже их полное отсутствие.

Решение всего комплекса задач по улучшению рабочих характеристик таких преобразователей наилучшим образом обеспечивается при использовании комплектов полосовых переключаемых фильтров на входах ПрЧ и на выходе смесителя [4]. Однако при таком подходе возникает проблема интегра-

ции этих фильтров в устройство, заключающаяся в их корректном размещении внутри блока для минимизации паразитных связей, изменении КСВН, амплитуды и фазы выходного сигнала ПрЧ при функционировании в полном диапазоне рабочей частоты. Разумеется, уменьшение числа применяемых фильтров улучшает массогабаритные показатели компонента и его стоимость, однако в конечном итоге может привести к увеличению уровня помех в системе и уменьшению ее устойчивости к воздействию преднамеренных помех — глушению системы. Улучшить рабочие характеристики позволяет тщательная разработка частотного плана устройства и выбор его архитектуры. В частности, хорошим решением при реализации широкополосных ПрЧ является использование архитектуры устройств с двойным преобразованием сигнала путем повышения частоты при первом преобразовании и последующего ее понижения при втором преобразовании [5].

В качестве наглядного примера такого подхода можно привести структурную схему шестиполосного преобразователя A20-MX084 компании AKON, используемого в трактах приема. ПрЧ с тремя входами представляет собой комбинацию сверх-широкополосных преобразователей с повышением и понижением частоты (up and down converter) диапазона 0,4–18 ГГц. Как видно из рис. 11, в тракте преобразования вверх по частоте сигналы диапазона 0,4–2 ГГц проходят через два канальных фильтра преселектора и индивидуально преобразуются в диапазон 2–6 ГГц. Сигналы диапазона 2–6 ГГц проходят через блок без преобразования частоты, подвергаясь только усилению. Сигналы диапазона 6–18 ГГц проходят через три канальных фильтра преселектора и индивидуально преобразуются вниз по частоте в диапазон 2–6 ГГц. Входной коэффициент шума NF (Noise Figure) зависит от диапазона и изменяется в пределах 8,5–12 дБ. Типовой коэф-

фициент преобразования равен 21 дБ, а изоляция (развязка) неиспользуемого канала (channel isolation) составляет 60 дБ.

Ключевым показателем качества широкополосных преобразователей является неравномерность коэффициента преобразования Кпр (Gain Flatness) в диапазоне рабочей частоты или неравномерность уровня выходного сигнала. Так, для рассмотренной модели A20-MX084 компании AKON коэффициент преобразования равен 21 дБ; в 85% полосы пропускания отклонение Кпр от номинала составляет 2 дБ, максимальное отклонение в рабочей полосе частот не превышает 3 дБ.

Вариацию коэффициента преобразования не более 3 дБ обеспечивают и производимые компанией FEI-Elcom многодиапазонные повышающие ПрЧ серии SATUC-4000. Устройство работает в диапазоне частоты 3–9 ГГц, имеет высокий динамический диапазон, разрешение настройки составляет 1 кГц. Этот преобразователь отвечает стандартам Интелсат для наземных станций IESS 308/309 SATCOM. В архитектуре ПрЧ с тройным преобразованием, приведенной на рис. 12, используется неинвертирующий частотный план. Из структурной схемы видно, что для обеспечения широкополосной работы преобразователя с заданными характеристиками с помощью соответствующих полосовых фильтров происходит покаскадное разбиение общего диапазона рабочей частоты на отдельные, более узкие, участки. Основой устройства является высококачественный гетеродин, для реализации которого использовалась передовая технология построения синтезаторов компании Elcom с отличными характеристиками по быстрдействию и фазовому шуму, превышающими требования спецификаций IESS на 6 дБ.

Широкополосный понижающий преобразователь CCM9350 компании Teledyne Cougar (рис. 13) работает в диапазоне входной частоты 1,85–9,35 ГГц, преобразуя сигнал на ПЧ от 0,75–1,25 ГГц и используя внешний

сигнал генератора. Коэффициент преобразования составляет 10 дБ, типовой коэффициент шума 7 дБ, точка компрессии по выходу P1dB — минимум 6 дБм.

Выходной фильтр с полосой пропускания 500, центрированный на частоте 1 ГГц и установленный в цепи IF, обеспечивает высокую взаимную изоляцию всех портов преобразователя. CCM9350 использует 5-бит цифровой аттенуатор с шагом 0,5 дБ для обеспечения суммарного диапазона регулирования усиления 15,5 дБ.

Многооктавный РЧ-преобразователь с повышением MORF (Multi-Octave RF Upconverter) компании NuWaves представляет собой компактный широкополосный ПЧ-РЧ повышающий преобразователь с управлением величиной ослабления и выбираемой пользователем полосой ПЧ. В преобразователе, структура которого приведена на рис. 14, поступает входной сигнал ПЧ в программируемом пользователем диапазоне 2–70 МГц, в котором формируется выходной РЧ-сигнал с любой программируемой пользователем частотой в диапазоне 2–3000 МГц. Устройство имеет разрешение настройки по частоте 5 кГц, диапазон управления затуханием в РЧ-тракте равен 50 дБ; два выбираемых варианта полосы ПЧ — 4 и 35 МГц.

Преобразователь легко настраивается с помощью программы последовательного доступа или дополнительного графического пользовательского интерфейса (GUI). В качестве опции при заказе предлагается комплект разработки, который включает в себя графический интерфейс для панели управления с применением ПК, источник постоянного питания +6 В и пользовательский кабель последовательного интерфейса.

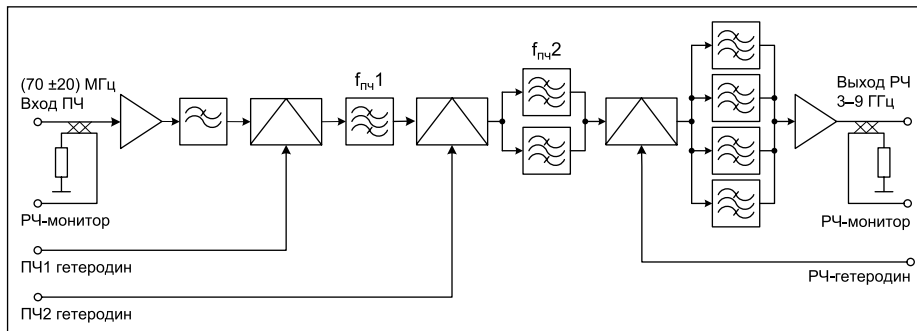


Рис. 12. Многодиапазонный преобразователь частоты с повышением SATUC-4000, выполненный с использованием архитектуры с тройным преобразованием

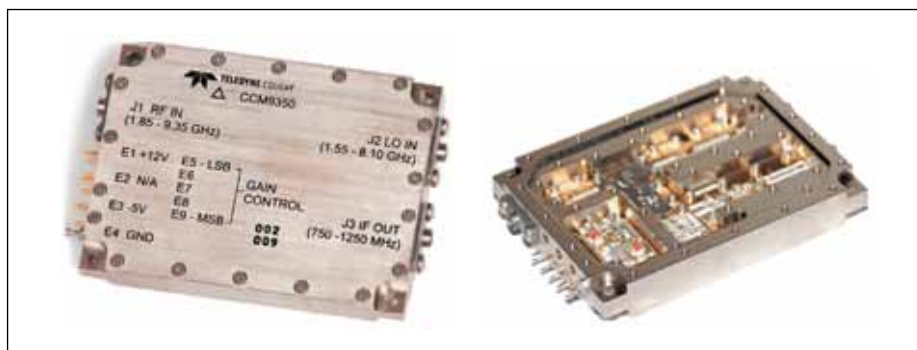


Рис. 13. Широкополосный понижающий преобразователь CCM9350 от компании Teledyne Cougar

Таблица 7. Широкополосные преобразователи частоты

Модель/серия (производитель)	Описание	Диапазон РЧ (гетеродин), ГГц	ПЧ, МГц	Форм-фактор, конструктив
Серия SIDC-6000 (FEI-Elcom Tech)	Широкополосный РЧ с большим ДД. Выход: L-диапазон, 1 или 1,2 ГГц с полосой 500 МГц	0,5–26,5	Выбираемые: 70 / 140 / 160 МГц, полоса: 1–80 МГц	Монтируется в стойку 1U 19"
SATUC-4000 (FEI-Elcom Tech)	Многодиапазонный РЧПов. Большой ДД, архитектура с тройным преобразованием	3–9, шаг перестройки 1 кГц	(70 ± 20) МГц	Монтируется в стойку 1U 19"
Серия QM1002 (11 моделей) (Quonset Microwave)	РЧПов и РЧПон для военных и коммерческих применений	2–18 (полосы до 1 ГГц)	750–1250	Монтируются в стойку 19"
РЧ и РЧ входные блоки (AKON)	РЧПов и РЧПон для военных и коммерческих применений	0,4–18	400–6000	Коаксиальные модули
A25-MH229 (AKON)	Входной РЧПон со встроенным усилителем 0,5–18 ГГц, набором фильтров и Ус средней мощности	18–40	0,5–18	Коаксиальный модуль
DT-4503/C (Comtech EF)	РЧПон С-диапазона	3,4–4,2	52–88 или 104–176	Монтируется в стойку 19"
RF2051 (RF Micro Devices)	Двунаправленный РЧ со встроенным гетеродином	0,03–2,5	0,03–2,5	ИС QFN-32, 5×5 мм
ADRF6658 (Analog Devices)	Широкополосный двухканальный РЧПон с регулируемым УПЧ (DGA) для высококачественных приемников базовых станций	0,69–3,8	10–520	ИС LFCSP-48, 7×7 мм

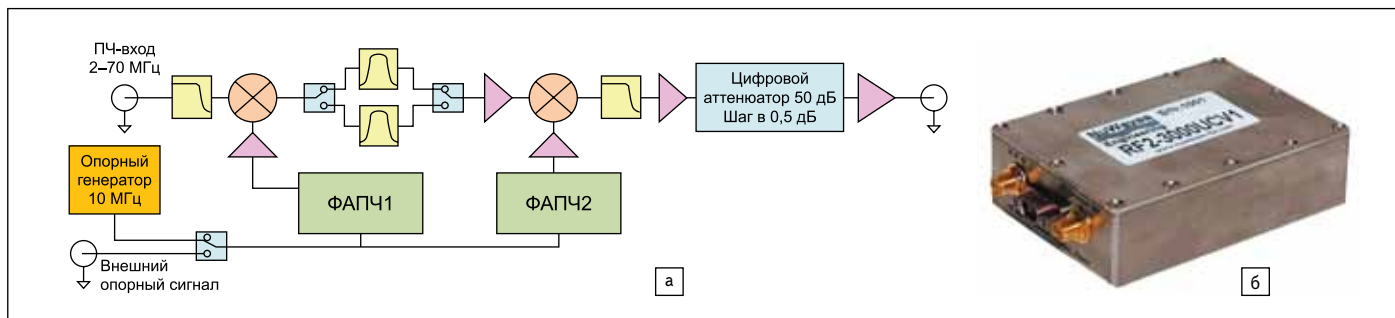


Рис. 14. Многооктавный РЧ-преобразователь с повышением частоты (MORF) модели RF2-3000UCV1 компании NuWaves: а) структура; б) конструктивное выполнение



Рис. 15. а) Конструктивное исполнение многоканальных преобразователей компании L-3 Narda-MITEQ; б) пятиканальная модель серии DSS0818

щего усилителя (LNA) и понижающего частоту смесителя с дифференциальными выходными буферными каскадами. Тракт ВЧ-сигнала гетеродина также содержит интегрированный РЧ-трансформатор — балун. Управление внутренними регистрами осуществляется через простой трехпроводной интерфейс. ADF5904 выпускается в компактном 32-выводном корпусе LFCSP с габаритами 5×5 мм. Эта ИС предназначена для использования в автомобильных и промышленных радарх, радиолокационных датчиках диапазона СВЧ.

Модули преобразователей компании L-3 Narda-MITEQ включают одно-, двух-, трех-, четырех- и пятиканальный преобразователи. Благодаря разнообразным подходам

к проектированию этих систем и подсистем в компонентах реализованы низкий фазовый шум, наличие каналов отслеживания, внутреннего высокостабильного кварцованного источника опорного колебания, возможность удаленного выбора диапазона и характеристик устройства.

К моделям серии DA4, разработанным компанией Miteq, относятся стандартные широкополосные двойные балансные смесители с входными ограничительными защитными диодами и УПЧ. Это позволяет реализовать многоканальные ПрЧ, в частности четырехканальный понижающий преобразователь с интегрированными цепями распределения колебания гетеродина. Данные устройства можно использовать для пеленгования с помощью четырех антенн. Один из каналов таких многоканальных преобразователей может применяться для идентификации сигналов, а остальные — для реализации моноимпульсного приемника.

Компания L-3 Narda-MITEQ предлагает шесть четырехканальных моделей серии DA4 и преобразователь SYS40118C20 (1–18 ГГц). DA40818LC7, наиболее высокочастотная модель этой серии, предназначена для работы с частотами входа и гетеродина на 0,5–18 ГГц при ПЧ, равной 10–250 МГц. Коэффициент преобразования составляет 21 дБ. Пятиканальные ПрЧ с повышением серии DSS0818 (рис. 15) предназначены для использования в широкополосных пеленгационных приемниках DF (Direction Finding Receivers) диапазона 8–18 ГГц.

Кроме того, компания L-3 Narda-MITEQ выпускает четыре трехканальные модели для диапазонов 17,7–18 и 2,2–2,3 ГГц, три трехканальные модели серии UPB3 диапазонов Ka и Ku. Эта компания разработала и 12 моделей

двухканальных преобразователей частот для разных диапазонов и применений.

Шестиканальный понижающий ПрЧ CCM18001 с согласованием по амплитуде и фазе от компании Teledyne Cougar предназначен для работы на частотах 2–18 ГГц. Герметизированный преобразователь обеспечивает усиление РЧ-ПЧ величиной 25 дБ при использовании частоты ПЧ в районе 960 МГц с рабочей полосой до 500 МГц (рис. 16). Для работы преобразователя требуется один общий сигнал гетеродина с уровнем –6 дБм. Каждый идентичный канал содержит переключаемый аттенуатор расширения диапазона на 20 дБ и шесть переключателей 2–18 ГГц, управляемых одним входным сигналом уровня TTL. В состав цепи ПЧ, осуществляющей усиление, регулировку фазы, температурную компенсацию, входит полосовой фильтр с эквалайзером. Коэффициент шума составляет 13,5 дБ, а точка пересечения по выходу IP3 находится на уровне 25 дБм. Согласование амплитуды между каналами составляет 1 дБ, а согласование фазы — менее 20°.

Преобразователи сигналов цифровых потоков

К еще одному классу цифровых преобразователей частоты относятся преобразователи потоков оцифрованных сигналов с понижением или повышением их частоты (digital up/down converters, DUC/DDC). Такие цифровые преобразователи являются ключевыми компонентами современных цифровых систем радиосвязи, связывающими тракт обработки сигнала бейсбэнд-тракта с входным РЧ-блоком.

Цифровые преобразователи сигналов цифровых потоков с понижением и повыше-

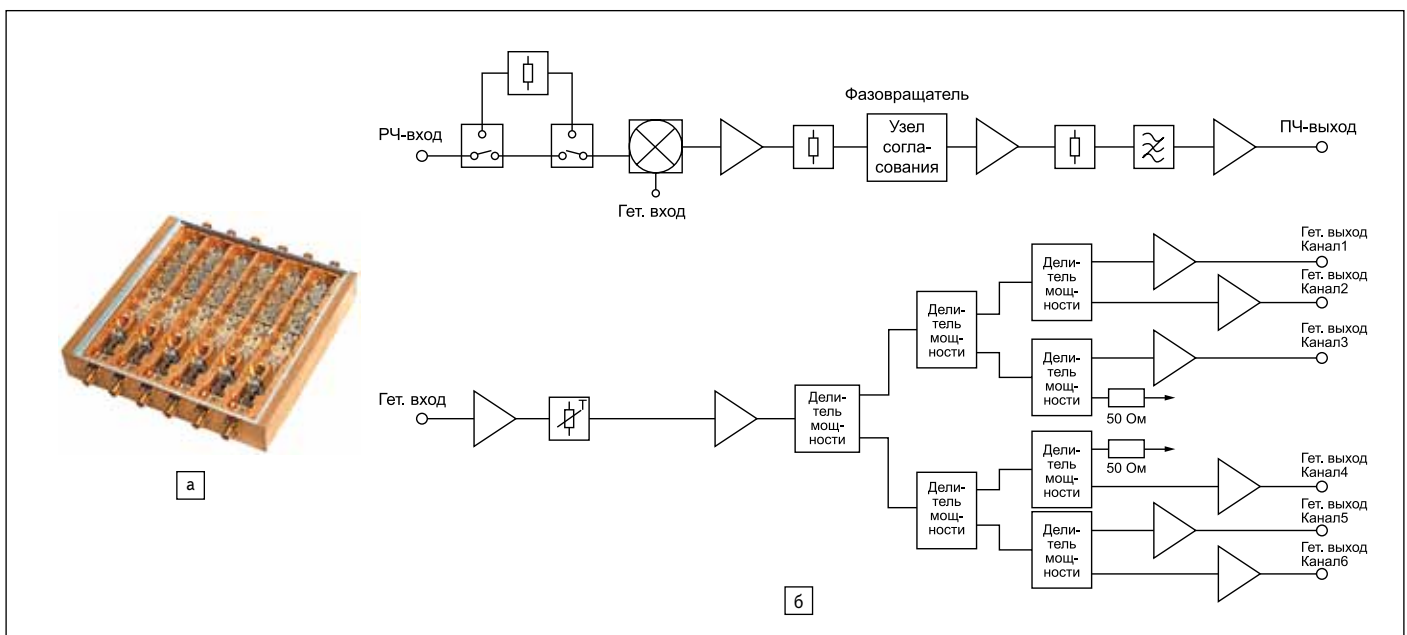


Рис. 16. Шестиканальный понижающий ПрЧ с рабочими частотами 2–18 ГГц CCM18001 от компании Teledyne Cougar: а) конструктивное исполнение; б) структурная схема

Таблица 8. Преобразователи потоков оцифрованных сигналов с понижением и повышением их частоты от разных производителей

Компания-производитель	Модели преобразователей
Analog Devices	Компания производит целый ряд цифровых преобразователей сигналов различного назначения, в частности, цифровые преобразователи частоты/модуляторы семейства VersaCOMM. Повышающий преобразователь частоты сигнала AD6633 — первое изделие компании Analog Devices с технологией снижения пик-фактора сигналов (crest-reduction technology). Цифровой преобразователь сигналов с понижением AD6636, использующий оцифрованные выборки ПЧ или выборки бейсбэнд-тракта.
National Semiconductor	ПрЧПон (DDC) CLC5903 — двухканальный преобразователь цифрового сигнала вниз по частоте.
Texas Instruments	ПрЧПон (DDC) GC5018. Имеет восемь цифровых понижающих каналов преобразования.

нием частоты используются для обработки оцифрованных потоков комплексного многоканального сигнала цифровых систем связи.

Цифровой преобразователь с повышением частоты (Digital Up-Converter, DUC) является частью системы обработки сигналов тракта передачи цифрового РЧ-блока (digital radio front end, DFE). Такой преобразователь выполняет функцию фильтрации и преобразования исходного цифрового бейсбэнд-сигнала в сигнал с более высокой скоростью следования выборок (отсчетов) сигнала, которые затем через цифро-аналоговый преобразователь поступают в аналоговый выходной РЧ-блок. При этом преобразователь может уменьшать пик-фактор сигнала (Crest Factor Reduction, CFR), вводить цифровые предискажения (Digital Pre-Distortion, DPD), корректировать смещение I/Q-координат (I/Q offset correction) сигнала и выполнять другие вспомогательные функции обработки РЧ-сигналов, применяемые в трактах передачи до ЦАП. В состав преобразователя может входить узел смешивания многочастотных сигналов (multi-carrier mixing stage) для объединения нескольких несущих в сложный составной сигнал рабочего диапазона.

Цифровой преобразователь с понижением частоты (Digital Down-Converter, DDC) является частью системы обработки радиосигналов цифрового тракта приема. Преобразователь устанавливается после АЦП, цепи автоматической регулировки усиления (Automatic Gain Control, AGC)

и других вспомогательных узлов обработки РЧ-сигналов. Преобразователь выполняет фильтрацию и преобразование сигнала путем снижения скорости формирования выборок входного РЧ-сигнала. Эту скорость можно изменить до номинала типовой скорости обработки выборок в бейсбэнд-тракте или до целочисленного кратного значения этой скорости, например удвоенного значения, для восстановления тактовой символьной последовательности (symbol timing recovery). Такой преобразователь может также выполнять преобразование частоты, чтобы сдвинуть каждую несущую многочастотной системы в положение, необходимое для демодуляции в бейсбэнд-тракте.

Рассматриваемый класс цифровых преобразователей используется в оборудовании более высоких, по сравнению с традиционными аналоговыми методами преобразования, уровней производительности с возможностью программирования. Преобразователи предназначены для систем интеллектуальных антенн, приемников многоканальных систем связи, устройств спектрального анализа, программно-определяемого радиооборудования (SDR), линейризованных усилителей базовых станций, систем точка-точка, точка-многоточка и спутниковых модемов.

Схемотехническая реализация алгоритмов преобразования DUC/DDC может осуществляться с использованием нескольких вариантов: программируемых пользователем вентильных матриц (Field-Programmable Gate

Array, FPGA), программируемых логических интегральных схем (Complex Programmable Logic Device, CPLD, ПЛИС) или микропроцессоров. Варианты аппаратно-программных средств для этого предлагают крупнейшие производители таких изделий: Xilinx, Altera, Lattice Semiconductor.

В таблице 8 приведены краткие сведения о ряде цифровых ПрЧ разных производителей.

Литература

1. Maas S. A. Microwave Mixers. Norwood, MA: Artech House, 1986.
2. Hassun R. Frequency Converters: Understanding the Benefits of Simple and Complex Architectures // Microwave Journal. 2006. Vol. 49. Iss. 10 (2006-01).
3. Morrissey J., Walsh P. High Performance Integrated 24 GHz FMCW Radar Transceiver Chipset for Auto and Industrial Sensor Applications. www.analog.com/media/en/technical-documentation/technical-articles/High-Performance-Integrated-24-GHz-FMCW-Radar-Transceiver-Chipset.pdf
4. Kapoor A., Toledano A. The Changing Landscape of Frequency Mixing Components. www.analog.com/media/en/technical-documentation/technical-articles/The-Changing-Landscape-of-Frequency-Mixing-Components.pdf
5. Cornwell G., Gupta Ch. Investigate Wideband Frequency Converters // Microwaves & RF. 2016. April.
6. Hindle P. Mil SatCom Capacity Crunch: The BUC Stops Here // Microwave Journal. 2009. August, 1. www.microwavejournal.com/articles/8313-mil-satcom-capacity-crunch-the-buc-stops-here
7. Dunsmore J. P. Testing satellite frequency converters // Microwave Journal. 2007. Vol. 50. Iss. 8.
8. Aycin E. Satcom Transceiver Delivers Linear 13 W. www.nardamiteq.com/product-spec/NARDA_finalePrint.pdf
9. Манасевич В. Синтезаторы частот (Теория и проектирование): пер. с англ. / Под ред. А. С. Галина. М.: Связь, 1979.

ИСПЫТАТЕЛЬНАЯ ЛАБОРАТОРИЯ
ИСО 9001-2008
РАДИОКОМП
ООО «РАДИОКОМП»
www.radiocomp.ru

ИСПЫТАНИЯ ИЗДЕЛИЙ ОТЕЧЕСТВЕННОГО И ИНОСТРАННОГО ПРОИЗВОДСТВА

Интегральные микросхемы СВЧ
Пьезоэлектрические приборы и электромеханические фильтры
Фильтры и электрические цепи
Электронные модули СВЧ

ВТ ВЕКТОР ТЕХНОЛОГИЯ

Проектирование, изготовление, монтаж печатных плат и узлов

Звоните! Сделаем!

197101, г. Санкт-Петербург, ул. Чапаева, д. 17
www.vectort.ru
E-mail: igor@vector.ru, vectorspb@yandex.ru
Тел. / факс: (812) 740-49-17
Тел. 8 (901) 302-60-83

Новое семейство DSA МЭМС-осцилляторов для автомобильной электроники от Microchip

Компания Microchip Technology представила новое семейство DSA МЭМС-осцилляторов для автомобильной электроники. Их надежность в 20 раз выше, устойчивость к одиночным ударам в 500 раз, а вибростойкость в 5 раз лучше, чем у генераторов на основе кварцевых кристаллов. В состав семейства DSA входит первый в отрасли МЭМС-осциллятор с несколькими выходными каналами, способный заменить сразу несколько генераторов.

Схемы тактирования с высокой стабильностью частоты во всем диапазоне рабочей температуры очень важны для современных систем помощи водителю (ADAS), лидаров (LiDAR), автомобильных Ethernet-сетей и автономного вождения. Новые микросхемы DSA1001, DSA11x1, DSA11x5 и DSA2311 от Microchip, выпускаемые в компактных корпусах, работают в диапазоне частоты 2,3–170 МГц, имеют высокую ударо- и вибропрочность, сохраняют стабильность в жестких условиях эксплуатации. Эти микросхемы отвечают требованиям стандарта для автомобильной электроники Q100 (AEC-Q100). Их стабильность по частоте составляет ± 20 ppm в диапазоне рабочей температуры $-40...+125$ °C.

МЭМС-осцилляторы производятся по стандартным полупроводниковым технологическим процессам и потому имеют ту же надежность и стабильность характеристик, что и полупроводниковые микросхемы. Поскольку параметры кварцевых осцилляторов зависят от толщины кристалла, они обладают малой вибростойкостью и низкой временной стабильностью. Еще одно преимущество МЭМС-генераторов — их программируемая частота. Следовательно, в случае доработки не потребуются замена осциллятора — достаточно лишь перепрограммировать уже установленную на плату микросхему. Такая возможность упрощает модификацию и обновление системы.

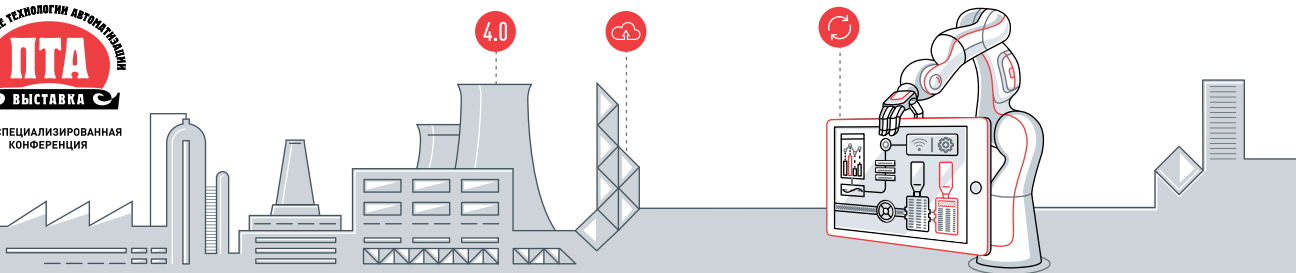
Благодаря тому что первый в отрасли МЭМС-осциллятор DSA2311 с двумя выходами может заменить на плате два осциллятора, он подходит для систем, где важны размеры и стоимость решения. Размер корпуса микросхемы DSA2311 составляет 2,5×2 мм. Этот осциллятор предназначен для



сложных решений с несколькими контроллерами на плате, для применения в информационно-развлекательных системах, модулях управления камерами.

Семейство DSA МЭМС-осцилляторов принадлежит к продуктовой линейке Microchip для автомобильной электроники. К этой же группе изделий относятся микроконтроллеры, аналоговые и коммутационные компоненты, что облегчает логистику и позволяет производителям автомобильных электронных блоков приобретать целую группу компонентов у одной компании. Microchip гарантирует, что все упомянутые компоненты не будут сняты с производства, пока они востребованы клиентами.

www.microchip.com



АПСС-СИБИРЬ 2018

АВТОМАТИЗАЦИЯ: ПРОЕКТЫ. СИСТЕМЫ. СРЕДСТВА

23 МАЯ 2018 / НОВОСИБИРСК, GORSKY CITY HOTEL

ТЕМЫ КОНФЕРЕНЦИИ:



Автоматизация технологических процессов/диспетчеризация



Интеллектуальное управление производственными процессами



Автоматизированное проектирование и управление данными



Планирование ресурсов предприятия

Организатор

ЭкспоПромТех

+7 (495) 234-22-10 / event@pta-expo.ru / www.pta-expo.ru



DC-DC преобразователи

Промышленность • Медицина • Железная дорога • Светодиодный свет



- 0,5–150 Вт Модульный тип
- 5–60 Вт На плате
- 5–45 Вт Печатная плата
- 15–1000 Вт В корпусе
- 300–1500 мА Светодиодный драйвер



Mean Well

Святослав Широков
www.meanwell.com
Тел.: +7 (812) 946-0097

Компэл

www.compel.ru
Тел.: +7 (495) 995-0901

ЭЛТЕХ

www.eltech.spb.ru
Тел.: +7 (812) 327-9090

АВИ Солюшнс

www.avi-solutons.com
Тел.: +7 (812) 702-1001



Использование миниатюрных высокочувствительных термодатчиков D6T-44L / D6T-8L компании Omron

Чувствительные термодатчики широко используются в системах измерения температуры и в целом ряде не менее важных приложений. Как правило, в этих областях применяются инфракрасные и пироэлектрические датчики, но есть и другие решения. Одно из них — отличающиеся малой инерционностью миниатюрные сверхчувствительные бесконтактные датчики температуры серии D6T, серийно выпускаемые компанией Omron по запатентованной МЭМС-технологии. Непосредственно после ее анонсирования журнал «Компоненты и технологии» уже писал о перспективности этой технологии в энергосбережении и автоматизации [1]. Однако время не стоит на месте, линейка датчиков расширилась новыми изделиями, а потому было принято решение еще раз обратиться к данной теме, уделив внимание не столько перспективам, сколько прикладным аспектам применения этой интересной технологии — ведь эти вопросы еще не были освещены на страницах русскоязычных технических журналов.

Владимир РЕНТЮК
Rvk.modul@gmail.com

Датчики серии D6T предназначены для использования в охранных системах как приборы обнаружения присутствия человека или теплокровного животного в зоне контроля и как датчики движения в том числе неживых, излучающих инфракрасные (тепловые) волны объектов, как часть систем противоаварийной и прогнозной противопожарной безопасности, что немаловажно в свете последних событий, а также в системах климат-контроля. Сегодня датчики представлены матричными и одиночными системами, состоящими из фотоприемника (матричные с кремниевыми микролинзами). Непосредственно сами датчики на основе термоэлектрических преобразователей выполнены по МЭМС-технологии, сигнал термоэлектрических преобразовате-

лей усиливается малошумящей специализированной аналоговой микросхемой, после чего происходит преобразование измеренной температуры в ее цифровое значение с передачей по стандартному двухпроводному совместимому I²C-интерфейсу. В настоящее время датчики D6T доступны в четырех вариантах [2] плюс один [7] и выпускаются в виде некорпусированных модулей, реализованных на печатной плате (рис. 1). Плата содержит все необходимые составляющие части — сам датчик, микросхему первичной обработки сигнала термо-ЭДС и контроллер для формирования данных в цифровой форме в виде стандартного бинарного кода. Плата подключается с помощью одного миниатюрного разъема, через который подается напряжение питания и организовано под-

ключение интерфейса (рис. 2). При необходимости вместе с датчиком можно заказать кабель подключения D6T-HARNESS-02 [2].

Главное отличие приборов серии D6T от обычных пироэлектрических датчиков в том, что они (в матричном варианте исполнения) позволяют определить направление движения, грубую геометрическую форму и температуру объекта с приемлемой точностью и высокой скоростью реакции. Еще одно выгодное отличие рассматриваемых датчиков от пироэлектрических сенсоров, сигнал в которых формируется только при движении объекта, заключается в том, что объект может быть полностью статичен и даже не шевелиться, но все равно будет обнаружен (рис. 3) [3].

Это крайне важное преимущество, поскольку применение датчиков серии D6T позволяет распознавать нежелательные изменения среды. Как только какой-либо компонент, например двигатель или привод технологической установки, нагревается выше критического уровня, датчик сразу фиксирует это событие еще до возникновения необратимой ситуации, а программируемый логический контроллер, отвечающий за работу данного оборудования, посылает диспетчеру сигнал аварийного предупреждения о координатах зоны недопустимого, а не общего нагрева или останавливает процесс.

Несмотря на то, что пироэлектрические датчики дешевле, а дальность их действия

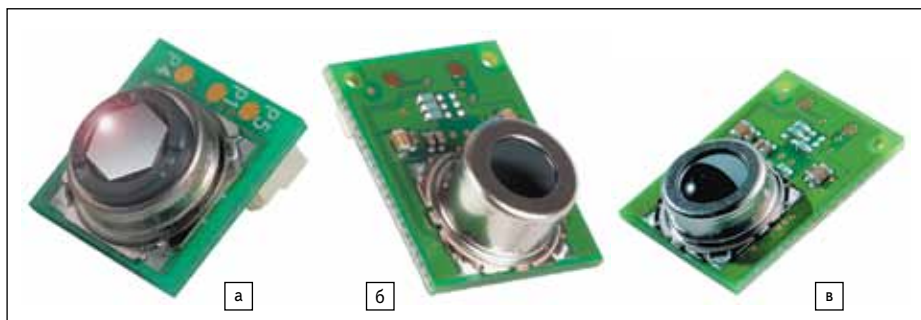


Рис. 1. Миниатюрные бесконтактные температурные МЭМС-датчики серии D6T компании Omron: а) D6T-1A-01/02; б) D6T-8L-06; в) D6T-44L-06

больше, они в отличие от датчиков серии D6T не могут определить количество и координаты объектов в зоне контроля, а перспективная матрица D6T исполнения 8×8 [9] (к ней мы далее вернемся) способна точно определить, скажем, число людей, находящихся под датчиком, и то, где именно они расположены в поле его «зрения». Для этой цели можно также объединять датчики D6T-44L-06 структуры 4×4. Конечно, подобное умеют делать и видекамеры с системами обработки изображений. Но, во-первых, это значительно сложнее, а во-вторых, дорого и не всегда высокое разрешение теплового изображения необходимо, часто важен сам факт с приемлемыми координатами, а не детализация и конкретика объекта.

Сложность бесконтактного измерения температуры объекта, превышающей общий температурный фон, заключается в том, что результат зависит от условий замера. Это, например, очень сильно связано с площадью объекта, и если она ниже площади чувствительности, то измеренное значение будет иметь значительную погрешность. Наиболее восприимчива пиковая точка, или, как мы сказали выше, «поле зрения», — центр области чувствительности. Для ее описания используется такой параметр, как FOV (Field of View — характеристика ограничения видимой зоны обследования для большинства лучевых диагностических методов) — область чувствительности по уровню 50%. Измеренное значение варьируется в зависимости от положения объекта в зоне FOV. Пояснение влияния условий измерения приведено на рис. 4.

Обратите внимание, что область чувствительности датчиков серии D6T более широкая, чем указанная область FOV в их спецификации. Как видно на рис. 5, если размеры измеряемого объекта меньше области чувствительности, то на измерения влияет температура фона. Это естественно — занимаемая область относительно FOV уменьшается с увеличением расстояния, и тогда преобладает фоновая температура. Хотя датчик D6T Omron корректирует значение измерения температуры с помощью эталонного источника тепла (черное тело¹), на величину измерения влияет излучательная способность конкретного материала измеряемого объекта и даже форма поверхности относительно области чувствительности. Что же касается реакции на движения объекта, здесь оценивается его переход между областями FOV в пределах матрицы. Подробно вопросы обнаружения, особенности процесса и сопутствующие ему алгоритмы, связанные с использованием датчиков серии D6T компании Omron, приведены в [3].

При необходимости визуально оценить рассматриваемые решения можно обратиться к видеоматериалам компании [4, 5], которые демонстрируют возможности датчиков с достаточной для этого детализацией.

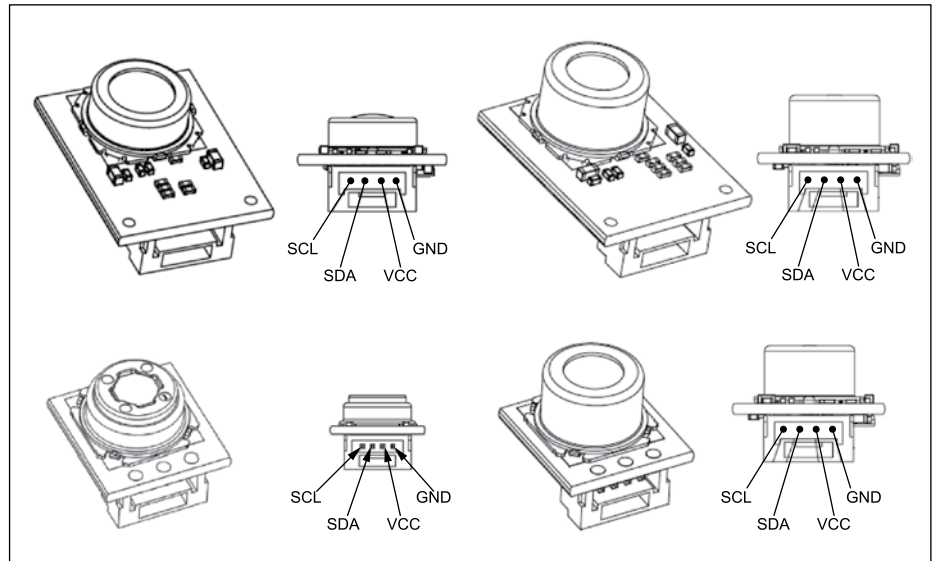


Рис. 2. Подключение миниатюрных бесконтактных температурных МЭМС-датчиков серии D6T компании Omron: VCC — шина питания; SDA — шина данных I²C; SCL — синхронизация; GND — общий

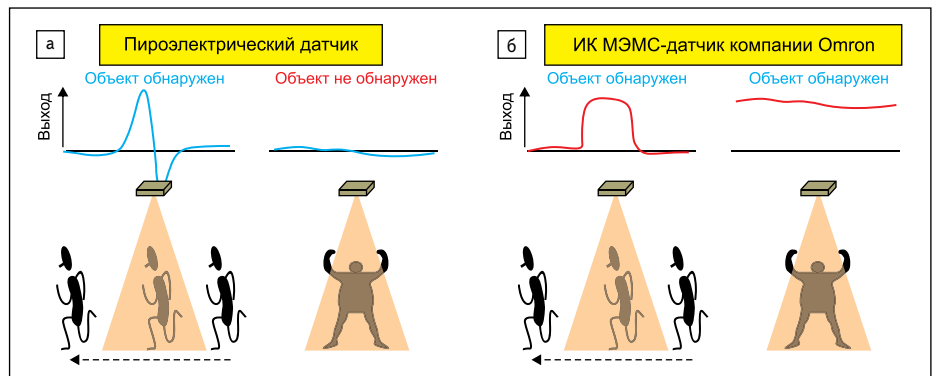


Рис. 3. Разница между пирозлектрическим и бесконтактным датчиком температуры: а) выход пирозлектрического датчика; б) выход бесконтактного датчика температуры D6T

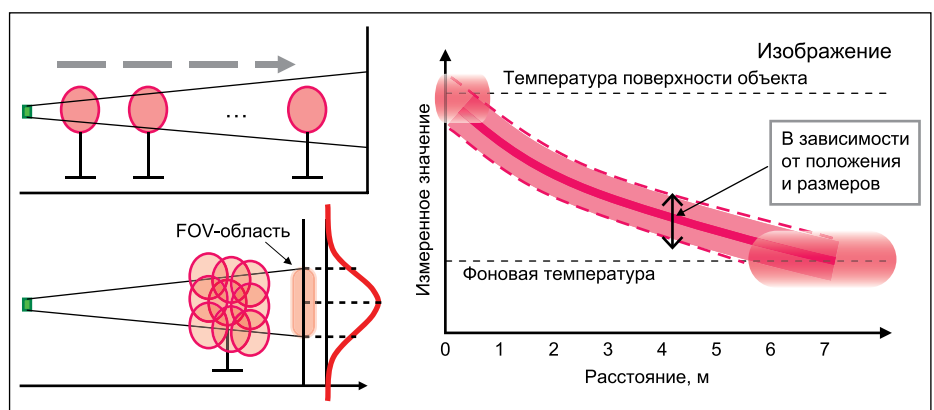


Рис. 4. Влияние условий измерения на полученный результат

Однако возникает законный вопрос, который, хотя и был освещен в [1], требует более детального рассмотрения. Итак, почему мы говорим про эти датчики, что они выполнены по технологии МЭМС? Как вообще

сюда вписываются МЭМС — микроэлектромеханические системы, то есть устройства, по определению объединяющие микроэлектронные и микромеханические компоненты и выходящие за границы обычных микро-

¹ Черное тело — тепловой излучатель, имеющий при заданной температуре для всех длин волн максимальную энергетическую яркость. Он полностью поглощает все падающее на него излучение, независимо от длины волны, направления падения и поляризации излучения. Коэффициент излучения такого излучателя равен единице.

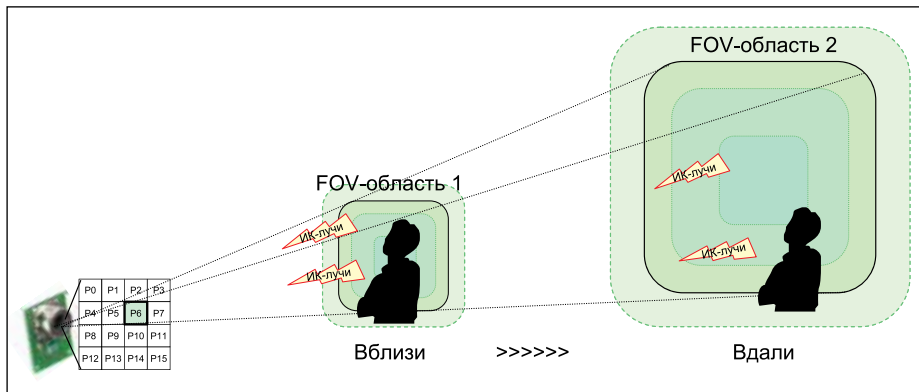


Рис. 5. Влияние расстояния на результаты измерения

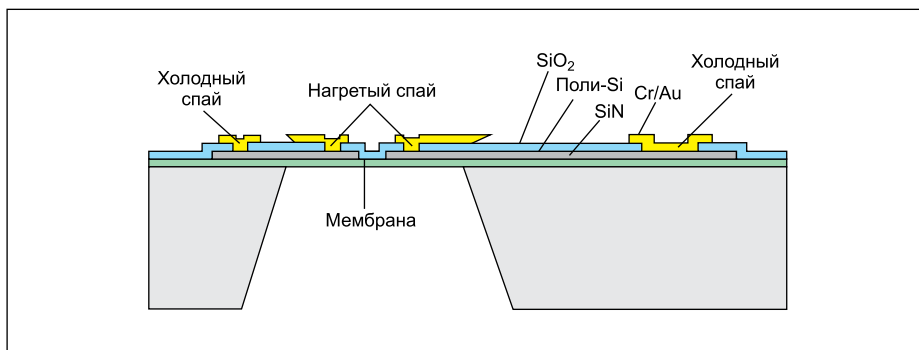


Рис. 6. Поперечное сечение ячейки измерения температуры МЭМС-датчиков серии D6T компании Omron

из N+ поликремния, P+ поликремния и алюминия (рис. 6). Можно сказать, что это обратный вариант элементов Пельтье, хорошо знакомых нам по полупроводниковым термоэлектрическим охладителям. Создавая горячие спаи на диэлектрических мембранах с высоким тепловым сопротивлением и имея холодные спаи на кремнии с его высокой теплопроводностью, можно достичь малой инерционности измерительной системы, которая будет достаточно быстро реагировать на изменения температуры, в сочетании с высокой эффективностью преобразования энергии в системе «инфракрасные лучи – температура (нагрев) – термо-ЭДС».

Как уже было сказано, датчики D6T выпускаются в виде матриц двух видов, отличающихся числом и расположением МЭМС-элементов: один ряд из восьми элементов (по факту доступны два варианта исполнения, отличающиеся габаритами печатной платы) или четыре ряда по четыре элемента в каждом, а также два варианта исполнения с одним МЭМС-элементом [2]. В общем виде вариант датчика D6T в исполнении 1×8 приведен на рис. 7.

Что касается возможности измерения температур в зависимости от температуры окружающей среды, тут мы имеем картину, представленную на рис. 8 [2].

У датчиков серии D6T компании Omron подключение стандартное, как и у большинства устройств с интерфейсом I²C. Однако необходимо учитывать, что датчики выводят только измеренное значение. Для практического использования, например для обнаружения и подсчета людей в зоне контроля, необходимо иметь определенное программное обеспечение, которое находится

схем? Дело в том, что температурные сенсоры серии D6T не обычные устройства, в них используют эффект Зеебека, открытый немецким физиком Томасом Иоганном Зеебеком в 1821 году. Суть эффекта — возникновение электродвижущей силы (ЭДС) в замкнутой электрической цепи, состоящей из последо-

вательно соединенных разнородных проводников, контакты между которыми находятся при различных температурах. Данный эффект часто называют термоэлектрическим эффектом, а его результат — термо-ЭДС. Термоэлемент создается последовательно соединенными термопарами, состоящими

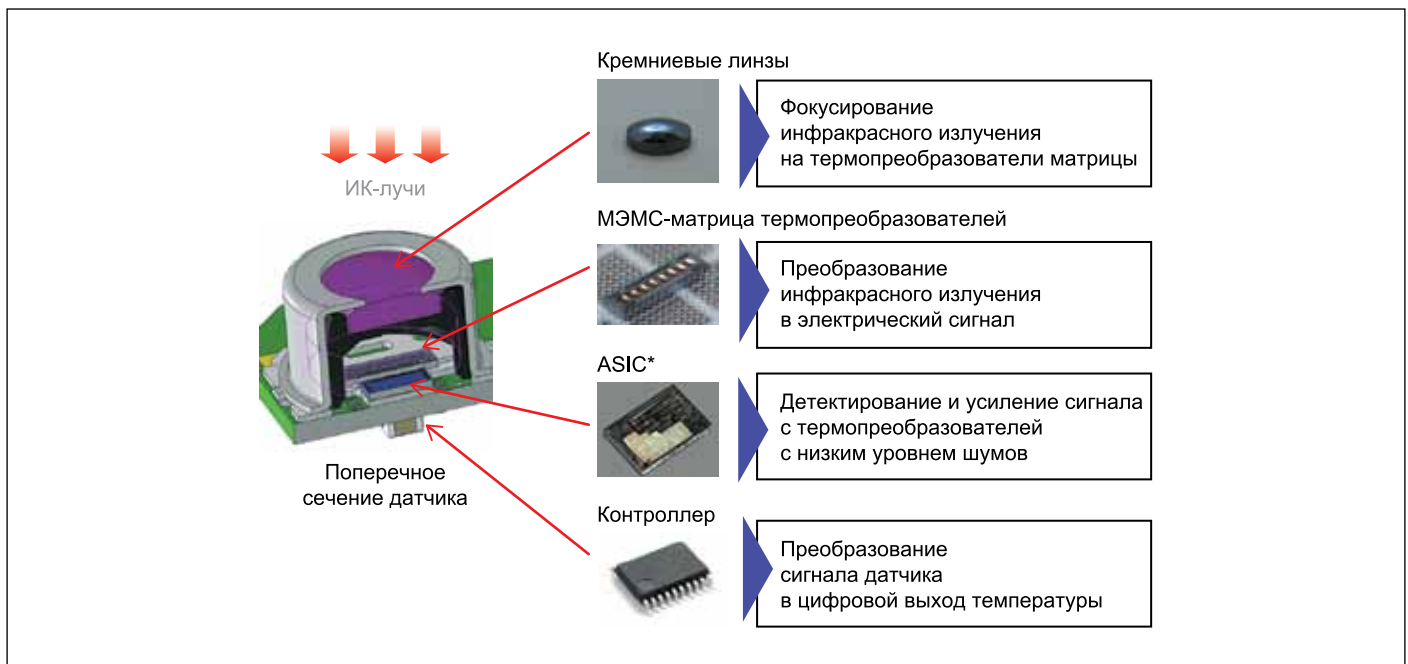


Рис. 7. Основные компоненты датчика серии D6T компании Omron и их назначение

Примечание. *ASIC (application-specific integrated circuit) — интегральная схема специального назначения.

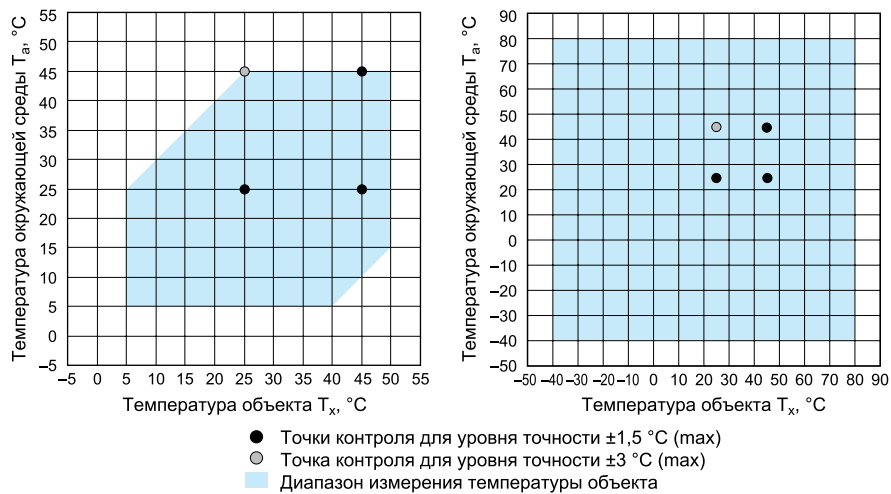


Рис. 8. Диапазон температур, измеряемых датчиком при различных температурах окружающей среды, и точки контроля погрешности

в модуле сопряжения. Модуль имеет микроконтроллер и блоки памяти — постоянной и оперативной. Алгоритм определения должен содержать целевые характеристики и системные ограничения, подробно эти вопросы описаны в [3]. На рис. 9 показано прямое подключение датчика к исполнительному модулю.

Примеры практического применения приведены на рис. 10 и 11. Так, на рис. 10 показана система обнаружения неподвижного человека путем оценки температурного различия между его телом и окружающей средой, выполненная на базе датчика D6T-44L-06 в виде матрицы 4×4. На рис. 11 — вариант использования датчика D6T-1A-02 (одноэлементный, с FOV = 26,5°) в системе кондиционирования воздуха в помещении, здесь узкий

угол обзора позволяет отслеживать только температуру целевого объекта, в данном слу-

чае поверхности пола. Такая организация контроля температуры во многих сферах

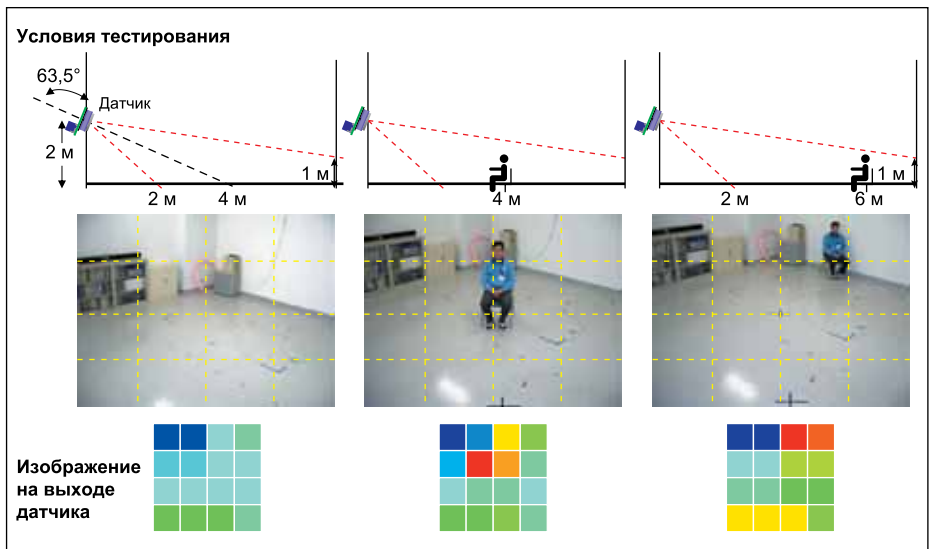


Рис. 10. Обнаружение человека через различие между температурой тела человека и температурой окружающей среды

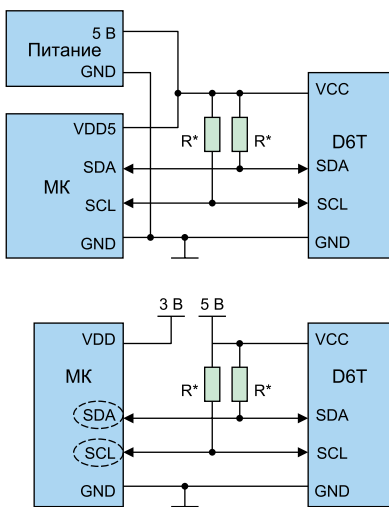


Рис. 9. Прямое подключение микроконтроллера к порту I²C

Примечание. *Номинал резисторов подтяжки R выбирают в пределах 3–10 кОм.

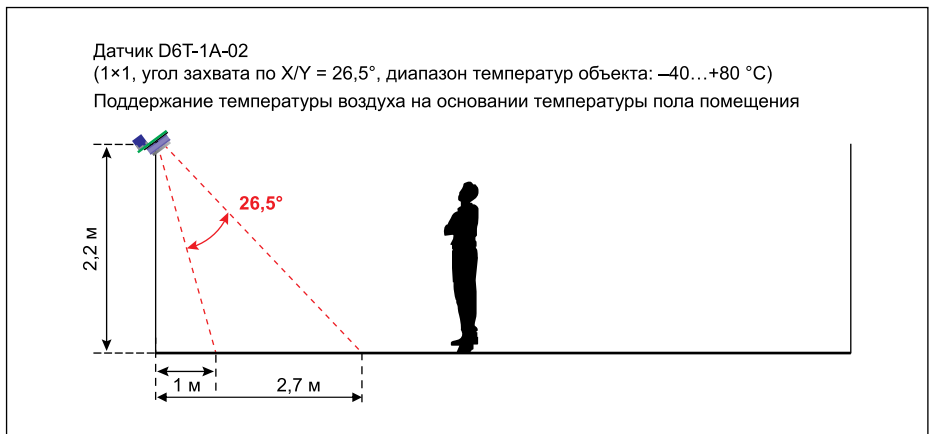


Рис. 11. Пример использования одноэлементного датчика D6T-1A-02 (FOV = 26,5°) для бесконтактного измерения температуры в системе кондиционирования воздуха в помещении

Таблица. Основные технические характеристики температурных датчиков серии D6T компании Omron

Наименование параметра	D6T-44L-06	D6T-8L-09 (D6T-8L-06)	D6T-1A-01	D6T-1A-02	
Организация	4×4	1×8	1×1		
Напряжение питания	(5 ± 0,5) В				
Ток потребления	5 мА (тип.)		3,5 мА (тип.)		
Коммуникационный интерфейс	Цифровой, I ² C				
Выводимые данные	Цифровые значения, соответствующие температуре объекта (T _o) и температуре окружающей среды (T _a) в двоичном коде, десять отсчетов на 1 °C				
Температурное разрешение (NETD) ¹	0,06 °C	0,03 (0,05) °C	0,02 °C	0,06 °C	
Диапазон рабочих температур	0...+50 °C	0...+60 (0...+50) °C	0...+60 °C	-40...+80 °C	
Диапазон температур объекта	+5...+50 °C	+5...+50 °C	+5...+50 °C	-40...+80 °C	
Углы обзора	По X	44,2°	54,5°	58°	
	По Y	45,7°	5,5°	58°	26,5°
Зона обнаружения / расстояние от датчика до объекта					
	1 м	X = 80 см Y = 85 см	X = 105 см Y = 10 см	X = 105 см Y = 105 см	X = 47 см Y = 47 см
	2 м	X = 160 см Y = 170 см	X = 205 см Y = 20 см	X = 210 см Y = 210 см	X = 95 см Y = 95 см
	3 м	X = 245 см Y = 255 см	X = 310 см Y = 30 см	X = 310 см Y = 310 см	X = 140 см Y = 140 см
Погрешность измерения температуры ²	Точность 1	±1,5 °C (max) Точка 1: T _x = +25 °C, T _a = +25 °C Точка 2: T _x = +45 °C, T _a = +25 °C Точка 3: T _x = +45 °C, T _a = +45 °C			
	Точность 2	±3 °C (max) Точка 4: T _x = +25 °C, T _a = +45 °C			
Габаритные размеры (Д×Ш×В), мм	18×14×9,15	12×11,6×9,72 (18×14×10,71)	12×11,6×9,19		

Примечания.

1. NETD (noise-equivalent temperature difference) — шумовой эквивалент разности температур, разность температуры между мишенью и фоном (абсолютно черным телом), необходимой для появления на выходе электрического канала датчика сигнала с отношением сигнал/шум, равным единице.

2. Диапазон температур и точки контроля погрешности показаны на рис. 8.

контроля присутствия людей в зоне слежения и нужд робототехники [8]. Отличием этой версии было широкое поле обзора, не менее 90°, широкий диапазон питающих напряжений 2,7–5,5 В, что обеспечивало совместимость без использования второго источника питания с большинством микроконтроллеров, и последовательный интерфейс SPI. Но главной особенностью стала новая вакуумная технология корпусирования МЭМС-матрицы (рис. 13), что значительно повышало производительность сенсоров. Первые образцы такого датчика были представлены на выставке Nanomicro Biz в Токио. И хотя это решение, по всей видимости, отложено, в силу своей оригинальности оно все же заслуживает упоминания.

Литература

1. Сысоева С. Технологии тепловых датчиков Omron: новый вклад МЭМС в энергосбережение и автоматизацию // Компоненты и технологии. 2013. № 1.
2. MEMS Thermal Sensors D6T, OMRON Corporation. www.omronfs.omron.com/en_US/ecb/products/pdf/en-d6t.pdf
3. Application Note 01. Usage of D6T-44L/-8L/-1A Thermal sensor, OMRON Corporation. Rev 3.0, 21 July, 2015. www.components.omron.com/documents/35730/96733/AN-D6T-01EN_r2.pdf/fb9c9fdd-4d2a-df6a-77b9-234c07be20a8
4. Презентация. www.youtube.com/watch?v=-7EeKNRziw
5. Как датчик движения. www.youtube.com/watch?time_continue=16&v=4UT1GBTdmzQ
6. Future Technology Devices International Ltd UM232H Single Channel USB Hi-Speed FT232H Development Module. Datasheet, Version 1.4, 2017-11-08. www.ftdichip.com/Documents/DataSheets/Modules/DS_UM232H.pdf
7. 4×4 Thermal Sensor Demonstration Kit D6T-DK02. User's Manual, OMRON Corporation
8. www.components.omron.eu/Products-BySubCategory/MEMS--Sensors/Thermal--Sensors
9. www.omron.com/media/press/2013/05/e0529.html

применения более прогрессивна, чем оценка лишь температуры воздуха. Она, в частности, чрезвычайно полезна в рефрижераторных установках, где важно быстро достичь заданной величины и контролировать температуру объекта, а не воздуха, который его охлаждает.

Как уже было сказано, датчики серии D6T компании Omron доступны в четырех вариантах исполнения. Кратко их основные характеристики приведены в таблице [1, 7].

Для быстрой оценки возможностей датчиков серии D6T в конечных приложениях доступен оценочный комплект. В состав комплекта входит модуль с датчиком и платой сопряжения, в качестве которой используется плата UM232H компании FTDI [5] (рис. 12), USB-кабель для подключения к персональному компьютеру и программное обеспечение на SD-карте, в качестве кабеля подключения



Рис. 12. Плата сопряжения UM232H компании FTDI

к плате сопряжения предусмотрен кабель D6T-HARNESS-02 [2].

Системные требования к ПК и необходимое дополнительное программное обеспечение приведены в руководстве [7]. По имеющимся данным, доступны два комплекта: D6T-DK01 (для датчика D6T-8L-06) и D6T-DK02 (для датчика D6T-44L-06). Оба комплекта, в том числе и необходимая документация (в Интернете она недоступна), имеются у официальных дистрибьюторов компании Omron.

В завершение хотелось бы отметить, что еще в мае 2013 года компания Omron анонсировала выпуск датчика с матрицей 16×16 для

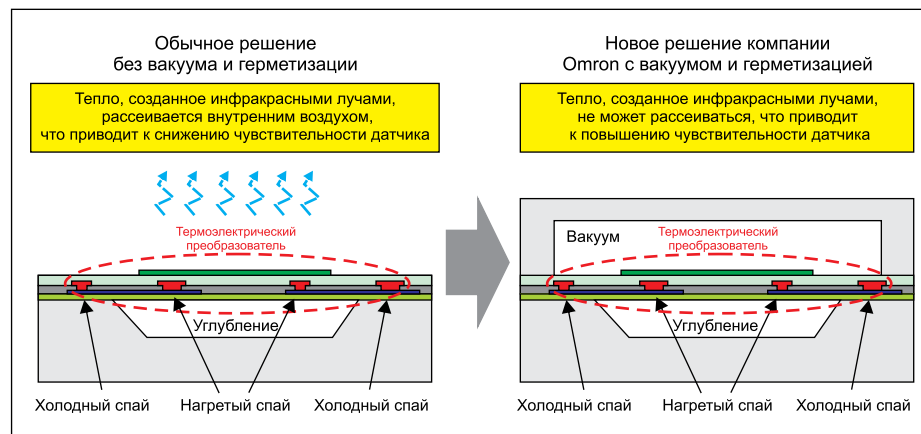


Рис. 13. Перспективный датчик серии D6T с матрицей 16×16, выполненной методом вакуумного корпусирования



Инфракрасный термо-контроль

МЭМС датчики температуры серии D6T
для дистанционного бесконтактного измерения температуры поверхностей.

Управление климатическим оборудованием, освещением, морозильным промышленным оборудованием, контроль перегрева оборудования, детектирование наличия человека в помещении и т. д.



Symmetron

МОСКВА
Ленинградское шоссе, д. 69, к. 1
Тел.: +7 495 961-20-20
moscow@symmetron.ru

САНКТ-ПЕТЕРБУРГ
ул. Таллинская, д. 7
Тел.: +7 812 449-40-00
spb@symmetron.ru

НОВОСИБИРСК
ул. Блюхера, д. 716
Тел. +7 383 361-34-24
sibir@symmetron.ru

МИНСК
ул. В. Хоружей, д. 1а, оф. 403
Тел. +375 17 336-06-06
minsk@symmetron.ru

www.symmetron.ru

Низкоуровневые высокочувствительные приборы различных спектральных диапазонов

Дмитрий РУПЕЛЬ

Большой и отдельной задачей в области телевидения и видеонаблюдения считается разработка камер специального и научного применения, которые способны работать по объектам либо слабой светимости, либо в условиях ограниченной освещенности. Так сложилось, что эталоном низкой освещенности является безлунная звездная ночь, поэтому в статье мы сравним возможности высокочувствительных приборов разных спектральных диапазонов в именно таких условиях.

Сравниваемые приборы:

- Ближний ИК-диапазон. VC249-ЭОП — прибор на основе ЭОП — электронно-оптического преобразователя 3+ поколения, на сегодня лучший из приборов подобного типа. Очень сложно создать условия, при которых прибор ничего не видит. Разрешение ЭОП 68 лин/мм. Максимум спектральной чувствительности — приблизительно 800 нм. ЭОП состыкован с камерой VC249 на базе малошумящего сенсора. Разрешение камеры значительно выше разрешения ЭОП.
- ИК-диапазон. VS320 — камера ближнего ИК-диапазона (SWIR) с чувствительностью в диапазоне спектра 0,9–1,8 мкм. Спектральная чувствительность практически плоская. Разрешение 320×256, размер фоточувствительного элемента 30×30 мкм.
- Видимый диапазон. VC400 — высокочувствительная камера видимого диапазона на базе кремневой структуры. Разрешение 2000×2000, размер фоточувствительного

элемента более 10 мкм. Максимум спектральной характеристики — примерно 550 нм.

Все камеры разработаны и изготовлены в России научно-производственной компанией «Фотоника».

Условия съемки:

1. Дата: ночь с 8 на 9 января 2018 года.
2. Широта около 58°, долгота около 31°.
3. Безлунная звездная ночь.
4. Проницаемость неба до 19 зв. в. (косвенная оценка).
5. Освещенность на уровне земли: 2,5 нВт/см² (или некоторые условные 4 млк).
6. Время экспозиции всех приборов 40 мс, что соответствует частоте кадров 25 Гц.
7. Светосила всех объективов одинаковая (но фокусные чуть разные): 1:1.0.

Отметим, что все приборы работали в видеорежиме с частотой 25 Гц: это соответствует экспозиции 40 мс. Все приборы отлично справляются со своей задачей и различают объекты и фон, отсутствует засветка от неяр-

кого светодиодного фонарика, но есть различия (рис. 1–3). У прибора с ЭОП преобладает фотонный шум и разрешение ниже, чем у прибора видимого диапазона. В то же время у прибора ближнего ИК-диапазона можно отметить явное свечение неба и то, что VS320 видит рассеянное тепловое излучение неостывшей печи (+100...+200 °C).

Отдельно продемонстрируем чувствительность SWIR-камеры на примере чувствительности к ИК-излучению абсолютно черного тела (рис. 4). Предельная чувствительность камеры соответствует регистрируемой температуре +50 °C. Это очень и очень высокая чувствительность для неохлаждаемого прибора ближнего ИК-диапазона (до 2 мкм).

Выполним еще один оригинальный тест для камеры ближнего ИК-диапазона, который проводится обычно только для тепловизионных приборов. Проверим чувствительность по чашке горячим кофе (+80 °C) в видеорежиме (25 Гц) — результат показан на рис. 5.



Рис. 1. Видеокдры (объекты: человек, таблица, светодиодный фонарь): а) VC249-ЭОП; б) VC400; в) VSM320



Рис. 2. Видеокадры (объект: дом с погасшей, но теплой дровяной печкой): а) VC249-ЭОП; б) VC400; в) VSM320



Рис. 3. Видеокадры (звезды): а) VC249-ЭОП; б) VC400; в) VSM320



Рис. 4. Видеокадры камеры ближнего ИК-диапазона VS320 для разной температуры абсолютно черного тела

На текущий момент это представители самых высокочувствительных приборов в своих спектральных диапазонах.

Сфера применения для всех приборов разнообразна: улучшение видимости при управлении разными транспортными средствами, регистрация излучения в соответствующих спектральных диапазонах, а для камеры VC400 — и медицинское применение (рентгенография, ДНК-графия, регистрация слабых химических реакций) и астрономия.

В заключение отметим, что при текущем уровне развития приборы видимого диапазона по чувствительности приблизились, а по разрешению и обогнали электронно-оптические преобразователи последнего 3+ поколения. ■

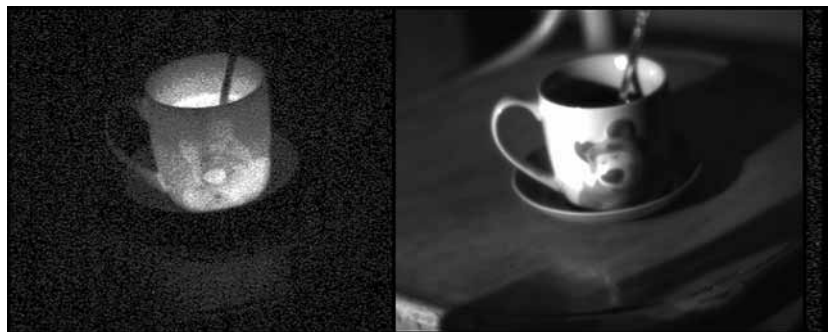


Рис. 5. Видеокадры ближнего ИК-диапазона (до 1,8 мкм) при выключенном и включенном внешнем освещении

IP-контроллеры SRAM от GSI Technology

GSI Technology производит микросхемы SRAM, обладающие самыми высокими характеристиками на рынке. Однако в настоящее время скорость обращений к внешней памяти ограничена возможностями именно ПЛИС, и в частности возможностями IP-контроллера. Для того чтобы конечный пользователь мог получить максимум от микросхем, GSI разрабатывает IP-контроллеры самостоятельно, предоставляя своим клиентам комплексное решение по памяти от одного производителя. В статье речь пойдет о преимуществах IP-контроллеров GSI и о реально достижимой производительности микросхем SRAM.

Евгений ПАВЛЮКОВИЧ

Реализация высокоскоростного интерфейса всегда считалась трудной задачей, поскольку на высоких частотах окно захвата сигналов данных и адреса сильно ограничено. Ситуация усложняется неодинаковой длиной сигнальных линий, индукционной и емкостной наводкой и волновым сопротивлением. Важно максимально эффективно использовать ширину окна, работая с высокоскоростными семействами SigmaQuad-II+, SigmaDDR-II+ или старше. Хорошо отлаженный IP-контроллер помогает оптимально применять имеющееся окно всех сигналов и компенсировать ошибки в трассировке.

Возможности IP-контроллеров GSI Technology

Работа IP-контроллера начинается с определения ширины окна захвата данных для каждого сигнала. Для этого используется пошаговая задержка в сигнале. Во время калибровки компенсируется фазовый сдвиг и другие факторы, приводящие к смещению сигнала прежде, чем он достигнет регистра приемного устройства (рис. 1). Затем необходимое значение задержки конфигурируется для каждого сигнала так, что середина окна выравнивается с соответствующими сигналами тактирования и управления. Таким образом, производительность с точки зрения частоты тактирования считается максимальной.

Каждый блок «Задержка I/O» состоит из двух субблоков для входных и выходных сигналов соответственно. Задержка каждого из субблоков может выставляться независимо.

Некоторые I/O-сигналы микросхем SRAM изменяют свое состояние дважды за один цикл тактирования (DDR), другие — только один раз (SDR). DDR I/O-сигналы считаются высокоскоростными и калибруются IP-контроллером. SDR I/O-сигналы считаются медленными, и их калибровка не про-

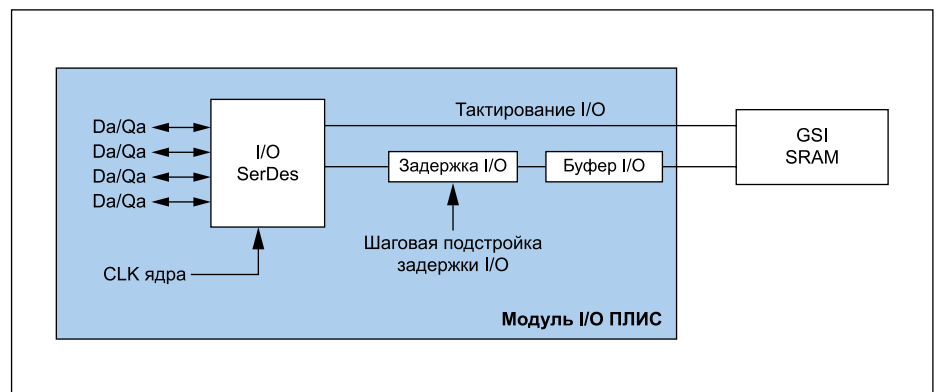


Рис. 1. Калибровка сигналов

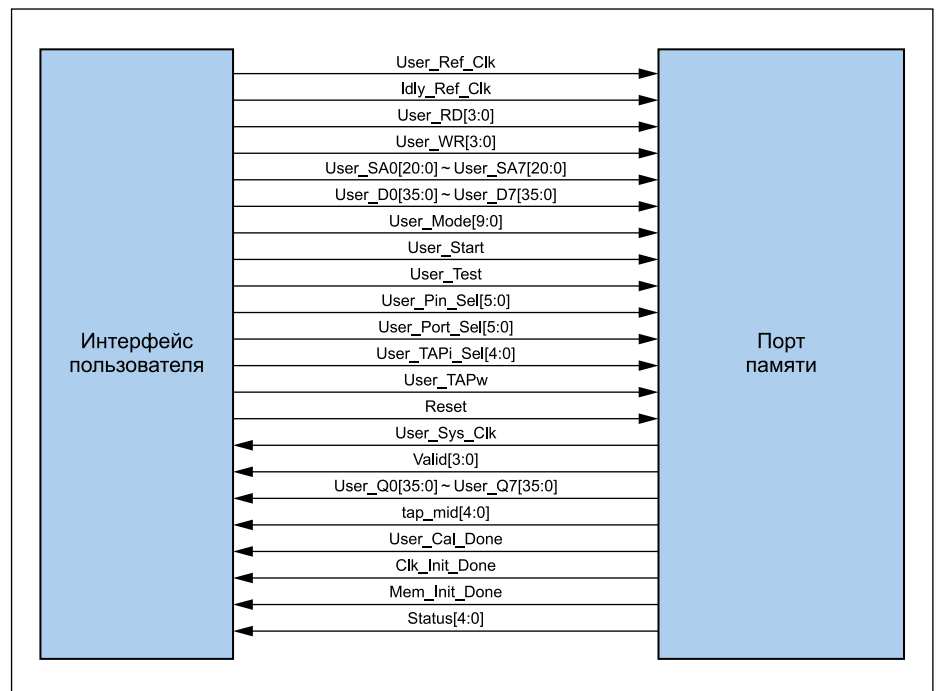


Рис. 2. Регистры интерфейса пользователя

изводится. Таким образом, сигналы данных выхода Q и входа D калибруются во всех IP-контроллерах. Сигналы адреса SA являются DDR только для Quad B2 и калибруются лишь в этих микросхемах. Сигналы QVLD не используются вовсе, так как определение задержки сигналов Q представляет собой часть общего процесса автоматической калибровки.

Калибровка во всех микросхемах начинается с сигналов Q, затем калибруются сигналы SA (только для Quad B2), и сигналы D завершают процесс во всех микросхемах.

Интерфейс пользователя

IP-контроллеры GSI сконфигурированы для максимального упрощения работы с ними. Интерфейс пользователя состоит из набора регистров для всех входов и выходов SRAM. Количество регистров, необходимое для каждого сигнала, зависит от соотношения частоты тактирования ПЛИС к частоте тактирования SRAM (2:1 MUX или 4:1 MUX) и типа сигналов (DDR или SDR). Например, для DDR-сигнала 4:1 MUX необходимо восемь регистров.

На рис. 2 показан пример блок-диаграммы между интерфейсом пользователя и портом памяти ПЛИС.

Каталог IP-контроллеров GSI Technology

В настоящее время компания GSI Technology разработала большое количество IP-контроллеров для ПЛИС производства Xilinx и всего несколько для Intel (Altera).

IP-контроллеры для Intel

GSI Technology предоставляет IP-контроллер SigmaQuad-III и SigmaDDR-III для Intel Stratix-V. IP поддерживает обе архитектуры SRAM — $\times 18$ и $\times 36$, а также две вариации Burst of 2 и Burst of 4. Максимальная производительность для Stratix V и SigmaRAM-III представлена в таблице 1.

Задержка чтения Read Latency для Stratix-V составляет 11–12 тактов ПЛИС при соотношении частот 2:1 MUX.

Таблица 1. Производительность SigmaRAM-III для Intel Stratix-V

	Clock, МГц	Скорость обработки	Полоса пропускания, Гбит/с
SigmaQuad-III Burst of 2			
$\times 36$	700	1,4 ВТ/с*	100
$\times 18$	700	1,4 ВТ/с	50
SigmaQuad-III Burst of 4			
$\times 36$	700	700 МТ/с**	100
$\times 18$	700	700 МТ/с	50
SigmaDDR-III Burst of 2			
$\times 36$	700	700 МТ/с	50
$\times 18$	700	700 МТ/с	25

Примечание. *ВТ/с — млрд транзакций в с.
**МТ/с — млн транзакций в с.

Таблица 2. Каталог IP-контроллеров GSI Technology

Партномер SRAM		ПЛИС, МГц			
		7-я серия (A7 & Z7A)*	7-я серия (K7 & V7 & Z7K)**	UltraScale (KU & VU)***	UltraScale+ (KUP & VUP & ZUP)****
144M SQ4e RL = 6	GS81314LQ18/36	Не выпускается	Не выпускается	1000	В разработке
	GS81314LD18/36	Не выпускается	Не выпускается	1200	В разработке
	GS81314LT18/36	Не выпускается	Не выпускается	В разработке	В разработке
144M SQ4e RL = 5	GS81314LQ19/37	Не выпускается	Не выпускается	933	В разработке
	GS81314LD19/37	Не выпускается	Не выпускается	933	В разработке
	GS81314LT19/37	Не выпускается	Не выпускается	933	В разработке
288M SQ3e RL = 3	GS82583EQ18/36	400	500	500	500
	GS82583ED18/36	400	675	675	675
	GS82583ET18/36	400	675	675	В разработке
144M SQ3e RL = 3	GS81313LQ18/36	400	700	800	В разработке
	GS81313LD18/36	400	700	833	В разработке
	GS81313LT18/36	400	700	833	В разработке
72M SQ3e RL = 3	GS8673EQ18/36-xxxS	400	700	725	725
	GS8673ED18/36-xxxS	400	700	725	725
	GS8673ET18/36-xxxS	400	700	725	В разработке
288M SQ2+ RL = 2,5	GS82582Q(T)20/38	400	500	500	500
	GS82582D(T)20/38	400	550	550	550
	GS82582T(T)20/38	400	550	550	В разработке
144M SQ2+ RL = 2,5	GS81302Q(T)20/38A	400	500	500	500
	GS81302D(T)20/38A	400	633	633	633
	GS81302T(T)20/38A	400	633	633	В разработке
72M SQ2+ RL = 2,5	GS8662D(T)20/38B	400	550	550	550
	GS8662T(T)20/38B	400	550	550	В разработке
	GS8342D(T)20/38B	400	550	550	550
36M SQ2+ RL = 2,5	GS8342T(T)20/38B	400	550	550	В разработке
	GS82582Q(T)19/37	400	400	400	400
	GS82582D(T)19/37	400	450	450	450
288M SQ2+ RL = 2	GS82582T(T)19/37	400	450	450	В разработке
	GS81302Q(T)19/37A	400	450	450	450
	GS81302D(T)19/37A	400	450	450	450
144M SQ2+ RL = 2	GS81302T(T)19/37A	400	450	450	В разработке
	GS8662Q(T)19/37B	357	357	357	357
	GS8662D(T)19/37B	400	450	450	450
72M SQ2+ RL = 2	GS8662T(T)19/37B	400	450	450	В разработке
	GS8342Q(T)19/37B	357	357	357	357
	GS8342D(T)19/37B	400	450	450	450
36M SQ2+ RL = 2	GS8342T(T)19/37B	400	450	450	В разработке
	GS8182D19/37B	400	435	435	435
	GS8182T19/37B	400	435	435	В разработке

Примечания. *A7 = Artix-7, Z7A = Zynq 7000 с ядром Artix.

**K7 = Kintex-7, V7 = Virtex-7, Z7K = Zynq 7000 с ядром Kintex.

***KU = Kintex UltraScale, VU = Virtex UltraScale.

****KUP = Kintex UltraScale+, VUP = Virtex UltraScale+, ZUP = Zynq UltraScale+.

IP-контроллеры для Xilinx

GSI Technology разрабатывает IP-контроллеры для различной градации максимальной частоты SRAM, что увеличивает эффективность использования ПЛИС с выбранной микросхемой SRAM-памяти. В таблице 2 показана максимальная частота SRAM в зависимости от семейства ПЛИС Xilinx. Все значения получены практическим путем на оценочных платах GSI в лабораторных условиях и актуальны на момент публикации статьи.

В настоящее время GSI Technology создала IP-контроллеры для ПЛИС Xilinx 7-й серии, UltraScale и семейств SRAM-памяти SigmaQuad-II+, SigmaQuad-III и SigmaQuad-IV всех вариаций Quad-B2, Quad-B4 и DDR-B2. Разработка IP-контроллеров SigmaQuad-IV для 7-й серии нецелесообразна. IP-контроллеры для UltraScale+ все еще находятся в разработке, также планируется поддержка Zynq UltraScale+.

Максимально достижимая производительность SRAM для различных семейств ПЛИС Xilinx отображена в таблице 3.

Значение в колонке MUX показывает соотношение частоты тактирования ПЛИС к частоте IP-контроллера. Например, 4:1 означает, что при частоте тактирования SRAM 800 МГц частота ПЛИС составит 200 МГц. GSI разрабатывает IP двух соотношений скорости:

- 4:1 MUX — максимальная производительность, длиннее задержка Read Latency, более сложный интерфейс;
- 2:1 MUX — ниже производительность, короче задержка Read Latency, проще интерфейс.

Преимущества IP-контроллеров GSI Technology

1. Задержка чтения (Read Latency) IP-контроллеров GSI Technology значительно меньше, чем у IP, разработанных производителями ПЛИС.

Таблица 3. Производительность SRAM для ПЛИС Xilinx

	Скорость	MUX	SRAM-поколение											
			SRAM типа II+			SRAM типа III			SRAM типа IV					
			Quad-B2	Quad-B4	DDR-B2	Quad-B2	Quad-B4	DDR-B2	Quad-B2	Quad-B4	DDR-B2	Quad-B2	Quad-B4	DDR-B2
SRAM — функциональные вариации			×18/×36			×18/×36			×18/×36			×18/×36		
SRAM — шина данных			2 или 2,5 SRAM Clocks			3 SRAM Clocks			5 SRAM Clocks			6 SRAM Clocks		
SRAM — задержка чтения (Read Latency)			Один банк, нет ограничений по адресу			Один банк, нет ограничений по адресу			Один банк, нет ограничений по адресу			Много банков, есть ограничения по адресу		
Kintex/Virtex 7														
SRAM-частота (макс.), МГц	Любая	4:1	500	633	633	700	700	700						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,63	0,63	1,4	0,7	0,7	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			72	91	46	101	101	50						
Задержка чтения контроллера			11~12 FPGA Clocks			11~12 FPGA Clocks								
SRAM-частота (макс.), МГц	-3	2:1	500	600	600	600	600	600						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,6	0,6	1,2	0,6	0,6	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			72	86	43	86	86	43						
Задержка чтения контроллера			13~14 FPGA Clocks			13~14 FPGA Clocks								
SRAM-частота (макс.), МГц	-2	2:1	500	525	525	525	525	525						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,53	0,53	1,05	0,53	0,53	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			72	76	38	76	76	38						
Задержка чтения контроллера			13~14 FPGA Clocks			13~14 FPGA Clocks								
SRAM-частота (макс.), МГц	-1	2:1	450	450	450	450	450	450						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			0,9	0,45	0,45	0,9	0,45	0,45	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			65	65	32	65	65	32						
Задержка чтения контроллера			13~14 FPGA Clocks			13~14 FPGA Clocks								
Kintex/Virtex UltraScale														
SRAM-частота (макс.), МГц	Любая	4:1	500	633	633	800	833	833	933	933	933	1000	1200	В разработке
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,63	0,63	1,6	0,83	0,83	1,87	0,93	0,93	2	1,2	
Полоса пропускания (×36), Гбит/с			72	91	46	115	120	60	134	134	67	144	173	
Задержка чтения контроллера			13~14 FPGA Clocks			13~14 FPGA Clocks			13~14 FPGA Clocks			13~14 FPGA Clocks		
SRAM-частота (макс.), МГц	-3	2:1	500	633	633	675	675	675						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,63	0,63	1,35	0,68	0,68	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			72	91	46	97	97	49						
Задержка чтения контроллера			14~15 FPGA Clocks			14~15 FPGA Clocks								
SRAM-частота (макс.), МГц	-2	2:1	500	600	600	600	600	600						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,6	0,6	1,2	0,6	0,6	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			72	86	43	86	86	43						
Задержка чтения контроллера			14~15 FPGA Clocks			14~15 FPGA Clocks								
SRAM-частота (макс.), МГц	-1	2:1	450	525	525	450	525	525						
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			0,9	0,53	0,53	0,90	0,53	0,53	Не выпускаются			Не выпускаются		
Полоса пропускания (×36), Гбит/с			65	76	38	65	76	38						
Задержка чтения контроллера			14~15 FPGA Clocks			14~15 FPGA Clocks								
Kintex/Virtex UltraScale+														
SRAM-частота (макс.), МГц	Любая	4:1	500	633	633	В разработке			В разработке			В разработке		
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*			1	0,63	0,63									
Полоса пропускания (×36), Гбит/с			72	91	46									
Задержка чтения контроллера			13~14 FPGA Clocks			13~14 FPGA Clocks			13~15 FPGA Clocks			13~15 FPGA Clocks		
SRAM-частота (макс.), МГц	-3	2:1	В разработке			В разработке			Не выпускаются			Не выпускаются		
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*														
Полоса пропускания (×36), Гбит/с														
Задержка чтения контроллера			14~15 FPGA Clocks			14~15 FPGA Clocks								
SRAM-частота (макс.), МГц	-2	2:1	В разработке			В разработке			Не выпускаются			Не выпускаются		
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*														
Полоса пропускания (×36), Гбит/с														
Задержка чтения контроллера			14~15 FPGA Clocks			14~15 FPGA Clocks								
SRAM-частота (макс.), МГц	-1	2:1	В разработке			В разработке			Не выпускаются			Не выпускаются		
Скорость доступа к рандомной ячейке памяти (RTR), ВТ/с*														
Полоса пропускания (×36), Гбит/с														
Задержка чтения контроллера			14~15 FPGA Clocks			14~15 FPGA Clocks								

Примечание. *ВТ/с — млрд транзакций в с.

- GSI Technology предоставляет IP-контроллеры для каждого семейства SigmaDDR (общие I/O) и SigmaQuad (раздельные I/O), в то время как производители ПЛИС предлагают IP только для SigmaQuad.
- GSI Technology разрабатывает несколько вариантов IP для одной микросхемы в зависимости от частоты тактирования, в то время как производители ПЛИС делают IP только для одной частоты, и не всегда самой высокой.
- IP-контроллеры GSI Technology можно гибко настроить под индивидуальные задачи пользователей. IP-контроллеры производителей ПЛИС сильно ограничены в кастомизации.

Оценочные платы

Все IP-контроллеры GSI Technology прошли проверку на оценочных платах собственного производства. Вместе с IP-контроллерами пользователю предоставляется руководство по его настройке. Также по отдельному запросу клиент GSI может бесплатно получить оценочную плату, на которой разрабатывался IP-контроллер. В комплекте с платой передается руководство пользователя, схема электрическая, гербер-файлы и перечень элементов для возможности изготовления собственной платы. Пример платы изображен на рис. 3.

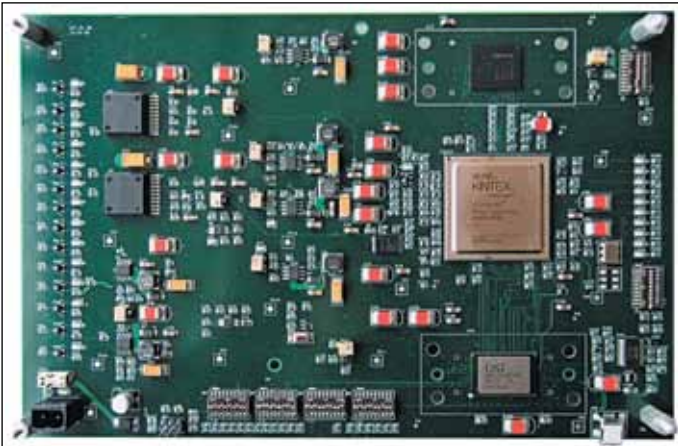


Рис. 3. Оценочная плата SigmaQuad-III для Xilinx Kintex US

IP-контроллеры передаются в исходном коде VHDL или Verilog без шифрования. Инженеры GSI могут помочь в составлении pin-out IP-контроллера. Дополнительно клиентам GSI могут быть предоставлены поведенческая модель SRAM, ModelSim, Test Bench, IBIS, отчеты о надежности микросхем (FIT или MTTF), бесплатные образцы и другие необходимые документы для успешного завершения НИОКР.

Литература

1. Павлюкович Е. Микросхемы высокопроизводительной памяти от GSI Technology // Компоненты и технологии. 2017. № 9.
2. Павлюкович Е. Микросхемы SRAM No Bus Turnaround от GSI Technology // Компоненты и технологии. 2018. № 2.
3. Павлюкович Е. Микросхемы SigmaQuad-II/II+ и SigmaDDR-II/II+ от GSI Technology // Компоненты и технологии. 2018. № 3.
4. Павлюкович Е. Обзор SRAM SigmaQuad-III/IV и SigmaDDR-III/IV от GSI Technology // Компоненты и технологии. 2018. № 3.

НОВОСТИ ВЧ/СВЧ-элементы



Компания Qorvo представила самый мощный в мире транзистор, выполненный по технологии

Самый мощный в мире 1,8-кВт транзистор от Qorvo

HEMT GaN-on-SiC, — QPD1025. Новый транзистор имеет выходную мощность 1,8 кВт при напряжении питания 65 В, работает как в импульсном, так и в непрерывном режиме.

Область применения — системы распознавания «свой-чужой» и другие приемопередающие системы.

Основные характеристики:
• частотный диапазон: 1–1,1 ГГц;

- КПД: 77%;
 - коэффициент усиления в линейном режиме: 22,5 дБ;
 - напряжение питания: 65 В;
 - металлокерамический 4-выводной корпус NI-1230.
- Транзистор QPD1025 имеет экспортную классификацию EAR99 и свободно поставляется в Россию.

www.macrogroupp.ru

АЛТМАШЕР
производство электроники

ПОЛНЫЙ ЦИКЛ ПРОИЗВОДСТВА ЭЛЕКТРОНИКИ В РОССИИ
Контрактная сборка

МАССОВОЕ ПРОИЗВОДСТВО
4 линии Universal Instruments, 300 000 cph

ПРОИЗВОДСТВО ПРОТОТИПОВ

КАБЕЛЬНАЯ ПРОДУКЦИЯ ОТВЕТСТВЕННОГО ПРИМЕНЕНИЯ

СООТВЕТСТВИЕ МИРОВЫМ КРИТЕРИЯМ КАЧЕСТВА

ГОСТ ISO 9001 № РОСС RU.ИТ19.00103

ОПЕРАТИВНО • ОТВЕТСТВЕННО • ПРОФЕССИОНАЛЬНО

Москва, Зеленоград, Квант www.altmast.ru

Компания «ИМТЕХ»* предлагает электрические соединители и разъемы ODU® для:

- медицинской, морской, авиационной, военной техники;
- диагностического, измерительного, телекоммуникационного оборудования;
- промышленной электроники;
- судостроения, транспорта (железнодорожного, водного, автомобильного);
- нефтедобывающего комплекса, ядерных исследований, тяжелой металлургии.

- пластиковый/металлический корпус
- эстетичный внешний вид
- свыше 5000 циклов соединений
- большой ассортимент продукции и аксессуаров
- степень защиты до IP 68
- диапазон температур от -51 до +150 °С
- выбор размеров и конфигураций разъемов

197110, Санкт-Петербург, ул. Б.Зеленина, д. 26Д
Тел./факс: (812) 235-34-16, 235-83-29
e-mail: imteh@imteh.ru сайт: www.odu-rus.ru
*ЗАО «Имтех» является официальным дистрибьютором продукции компании ODU®

Особенности применения микросхем 1645РУ3 / 1645РУ4 в системах управления научной аппаратурой при проведении космических экспериментов

Дмитрий ЛИСИН,
к. ф.-м. н.
lisindv@izmiran.ru

Рассматриваются особенности применения микросхем ОЗУ 1645РУ3 / 1645РУ4 (ПКК «МИЛАНДР», г. Зеленоград), связанные с реализацией метода подачи сигналов адреса. Микросхемы установлены в системе управления аппаратурой ионосферных измерений в условиях космического пространства.

Введение

Использование отечественной электронной компонентной базы (ЭКБ) для реализации проектов различного назначения является достаточно актуальной задачей в условиях различного рода недружественных, антирыночных действий ряда иностранных государств. Особую роль ЭКБ российского производства играет при создании аппаратуры космического назначения, которая должна удовлетворять целому ряду специфических требований. В ходе создания комплексов научной аппаратуры для проведения экспериментов в космосе в ИЗМИРАН накоплен значительный опыт по применению целого ряда современных изделий российской микроэлектроники специального назначения [1–3].

В ходе создания аппаратуры для спутников геофизического мониторинга ионосферы Земли в системе управления проведением эксперимента по исследованию низкочастотных вариаций электромагнитного поля была применена децентрализованная система управления [3], в составе которой присутствовало статическое оперативное запоминающее устройство (СОЗУ) на базе микросхем 1645РУ3У. Микросхема представляет собой СОЗУ с произвольной выборкой с информационной емкостью 4 М и организацией 256 К слов по 16 бит. Микросхема разработана по КМОП-технологии с минимальными проектными нормами 0,18 мкм, с одним уровнем поликремния и четырьмя уровнями металла. В качестве запоминающего элемента использована шеститранзисторная ячейка памяти [4].

В ходе отработки системы были выявлены особенности функционирования данной микросхемы, связанные с методом подачи сигналов адреса от управляющей ПЛИС, рассмотрению которых посвящена данная статья.

Структура и задачи системы управления

Блок-схема системы управления проведением эксперимента на борту космического аппарата (КА) приведена в [3], ее фрагмент воспроизводится на рис. 1. Вычислительная система имеет три функционально специфических ядра: сигнальный процессор (обработка сигналов внешних и внутренних датчиков), телеметрический процессор (поддержка протокола обмена с бортовой телеметрической системой КА) и ряд вспомогательных вычислительных элементов, расположенных в ПЛИС, которая выступает в качестве интегрирующей информационной среды системы.

В реализованных вариантах системы в роли ПЛИС использовалась микросхема FPGA серии A42MX от фирмы, ранее известной как Actel (в настоящий момент входит в корпорацию Microsemi). Данная серия в исполнении Industrial успешно применялась в течение многих лет в ходе реализованных ИЗМИРАН крупных космических проектов, в частности в системе управления комплексом научной аппаратуры орбитальной солнечной обсерватории КОРОНАС-Ф [5]. В настоящий момент существует ряд разработок стран СНГ, например 5577ХС1Т («Интеграл», г. Минск), ряд разработок АО «КТЦ «Электроника» (г. Воронеж) и т. д.

Сигнальный и телеметрический процессоры системы реализованы на базе микро-

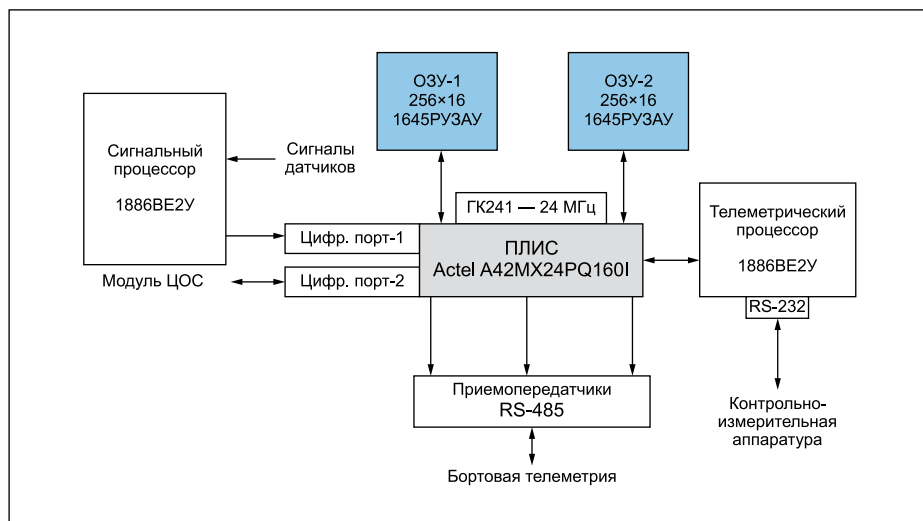


Рис. 1. Структурная схема системы управления проведением эксперимента

схемы 1886ВЕ2У (ПКК «Миландр»). Для организации непрерывной обработки и передачи информации каждый процессор действует со своим ОЗУ, обозначенным на рис. 1 как ОЗУ-1 и ОЗУ-2. Эти ОЗУ полностью симметричны, и доступ к ним коммутируется со стороны ПЛИС, которая вырабатывает все необходимые для функционирования ОЗУ сигналы управления. Цикл заполнения одного банка ОЗУ занимает время порядка 1 с, после чего происходит перекоммутация банков — сигнальный процессор получает доступ к банку ОЗУ телеметрического процессора и наоборот. С точки зрения процессоров каждый из них монополюбно работает со своим индивидуальным банком ОЗУ объемом 256 К слов разрядностью 16 бит.

Схема управления банками ОЗУ

На рис. 2 представлена структурная схема управления одним из банков ОЗУ. К особенностям данной схемы нужно отнести следующее: основной режим адресации памяти со стороны активного процессора или иного вычислительного ядра — автоинкрементный, что вызвано необходимостью обеспечивать предельные скорости обработки информации в системе. Поэтому сигналы шины адреса для ОЗУ поступают не непосредственно с системной шины процессора, а с выходов 18-разрядного счетчика адреса, аппаратно осуществляющего автоинкремент адреса после каждого обращения к ячейке памяти.

Режим автоинкремента используется как при записи, так и при чтении данных из ОЗУ. Для диагностических целей в системе также реализован режим непосредственного задания адреса из выходного порта процессора.

Обнаруженный эффект

В ходе отработки технологического образца системы, при проведении испытаний подсистемы работы с ОЗУ, был обнаружен эффект искажения содержимого памяти в процессе многократных считываний. Испытания проводились следующим образом: в банк ОЗУ записывался тестовый массив, содержащий уникальные 8-, 16- и 32-битовые слова, банк переводился в режим чтения и производилось многократное считывание на предельной скорости всего банка с одновременным контролем правильности последовательности и фиксацией обнаруженных отклонений — разница в данных и соответствующий адрес.

Необходимо отметить, что все требования, изложенные в технических условиях на применяемые микросхемы, были тщательнейшим образом соблюдены и перепроверены — напряжения питания, развязки/пульсации питающих шин, наличие в схеме паразитных «иглоков», времена выборки с трехкратным запасом и т. д. Также был исключен эффект возможной дефективности применяемых микросхем — полученный эффект наблюдался на нескольких образцах разрабатываемой системы с использованием нескольких микросхем ОЗУ из двух разных партий, в том числе несколько различных типов (1645РУ3 и 1645РУ4).

Эффект проявляется следующим образом: в процессе циклического считывания полного содержимого обоих банков в считываемых массивах спорадически возникают искажения отдельных слов (конкретнее — нескольких битов 16-разрядных слов), причем было установлено, что искажения появляются не при считывании данных, а изменяются именно в самой микросхеме ОЗУ, так как однажды возникшее искажение фиксировалось впоследствии в процессе каждого считывания банка без исключений. Период чтения банков ограничивался быстродействием применяемых микро-ЭВМ и составлял порядка 4 Гц, тогда как время выборки по адресу 20 нс, указанное в ТУ на микросхеме ОЗУ, позволяет производить чтение банка на частоте около 38 Гц. Сбои возникают в матрице элементов памяти со случайными интервалами по времени, средняя величина между сбоями достигает нескольких секунд. За один проход, как правило, фиксируется один сбой в одной ячейке. Адреса ячеек при этом не спорадические, а имеют явно выраженную группировку к определенным грани-

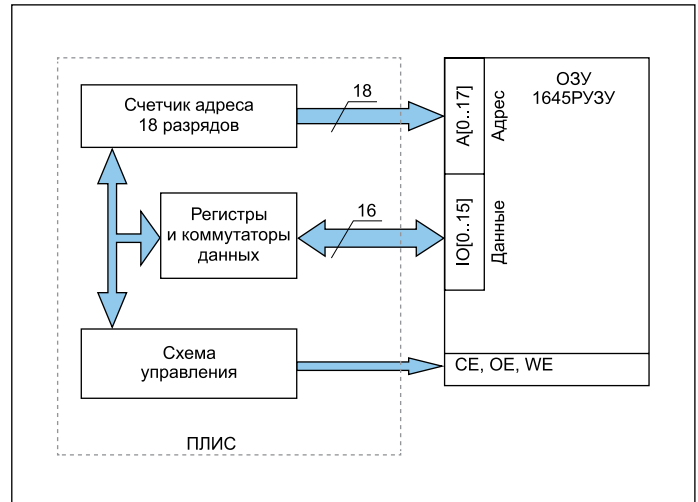


Рис. 2. Структурная схема узла управления банком ОЗУ

ным значениям, закономерности которых установить, к сожалению, не удалось.

Также следует отметить, что тщательным образом была исключена малейшая вероятность возникновения в системе ложных импульсов записи в ОЗУ, в том числе «иглоков», для чего был предпринят ряд мер, вплоть до физического отключения вывода WE микросхемы от ПЛИС после осуществления записи тестового массива с переключением его на подтягивающий резистор шины питания с контролем его состояния быстродействующим цифровым осциллографом, работающим в ждущем режиме. Все шины питания применяемых цифровых микросхем (ОЗУ, процессоров, ПЛИС) при исследовании эффекта были реализованы как врубные (соединение по схеме «звезда» индивидуальными проводниками сечением 0,35 мм² к каждому выводу питания и «земли»).

Отмеченный эффект наблюдался только при адресации ОЗУ от счетчика адреса в режиме автоинкремента, при установке адреса напрямую с выходных регистров порта микро-ЭВМ эффект полностью отсутствует, микросхемы ОЗУ работают безупречно во всем исследованном диапазоне температур +20...+125 °С.

Результаты исследований

В ходе проведения длительной серии исследований данного эффекта было установлено следующее. Эффект искажения содержимого при чтении из матрицы элементов ОЗУ возникает в случае, когда между отдельными битами шины адреса, выходящими с системного счетчика адреса, имеются значительные временные сдвиги, что характерно для выходов счетчиков, построенных на последовательных триггерах (рис. 3). Величина $t_{уст.адр}$ на этом рисунке соответствует задержке распространения сигнала на одном триггере ПЛИС (в применяемых нами ПЛИС она составляла 10–20 нс). Общее время установки адреса в нашей системе не превышало 360 нс, что подтверждалось результатами моделирования и прямыми измерениями. Время выборки при чтении слова данных со стороны микропроцессора составляло величину порядка 1 мкс, моменты установки адреса со счетчика и моменты выборки данных фиксировались осциллографом, поэтому возможность считывания ошибочного слова из-за невыполнения условия по длительности цикла выборки/чтения можно исключить. Да и повторяющийся после однократного сбоя в этой же ячейке тот же самый сбой однозначно свидетельствовал: в процессе чтения данные в ОЗУ были несанкционированно перезаписаны.

Следует отметить, что в руководстве по эксплуатации данной микросхемы регламентируется только время выборки по сигналу адреса 20 нс, а к одновременности поступления значений шины адреса требований не предъявляется [4].

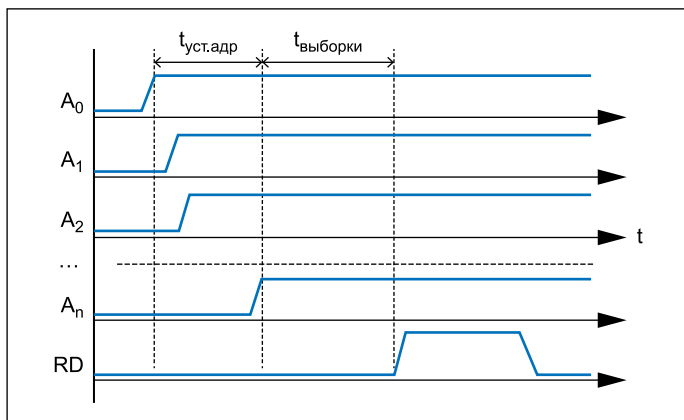


Рис. 3. Временные диаграммы цикла чтения при использовании асинхронного счетчика адреса

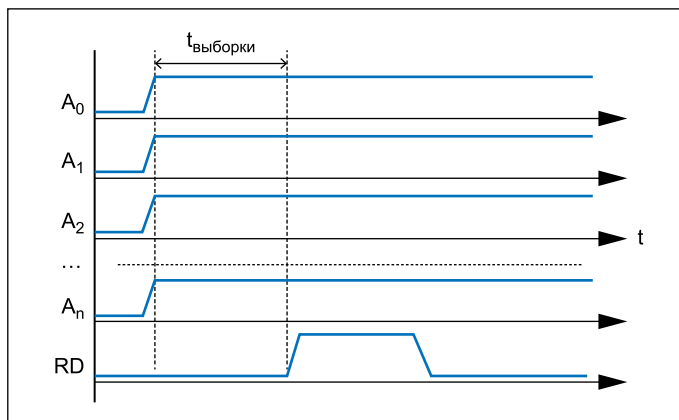


Рис. 4. Временные диаграммы цикла чтения при использовании синхронного счетчика адреса

В процессе исследования данного эффекта было установлено, что применение синхронного счетчика (эквивалентного параллельному регистру с одновременным занесением всех 18 бит адреса) полностью устраняет эффект (рис. 4).

Выводы

При использовании микросхем ОЗУ 1645РУ3/РУ4 следует обеспечивать строго синхронное переключение всех битов шины адреса, в противном случае (например, при применении асинхронных счетчиков адреса) возможно появление эффекта искажения содержимого ОЗУ в процессе чтения. При ис-

пользовании синхронных счетчиков адреса микросхема показывает все заявленные в ТУ характеристики без замечаний.

Литература

1. Лисин Д., Лебедев Н., Смерек В. Применение современных российских СБИС повышенной стойкости в системах управления солнечными космическими экспериментами в дальнем космосе // Компоненты и технологии. 2016. № 5.
2. Лисин Д. В., Лебедев Н. И. К вопросу создания прецизионных ключей разряда интегратора заряда для применения в спектрометрических приборах наблюдений в условиях дальнего кос-

моса // Научное приборостроение. 2016. Т. 26. № 2.

3. Лисин Д. В. Система децентрализованного управления ионосферным космическим экспериментом // Приборы и техника эксперимента. 2017. № 6.
4. АО «ПКК «Миландр». Официальный сайт. www.ic.milandr.ru/products/mikroskhemy_pamyati/1645ru3u
5. Степанов А. И., Лисин Д. В., Кузнецов В. Д., Афанасьев А. Н., Осин А. И., Шварц Й. Бортовой и наземный комплексы управления научной аппаратурой спутника КОРОНАС-Ф. В кн. Солнечно-земная физика: результаты экспериментов на спутнике КОРОНАС-Ф. / Под ред. Кузнецова В. Д. М.: Физматлит, 2009.



+7 (8443) 34-22-48

www.meteor-kurs.ru; kurs@meteor-kurs.ru

404130, Россия, г. Волжский, Волгоградская обл., ул. Горького, 1.

РОССИЙСКИЙ РАЗРАБОТЧИК ПЬЕЗОЭЛЕКТРИЧЕСКИХ ИЗДЕЛИЙ

Преимущества ООО НПП «МЕТЕОР-КУРС»:

- Приемлемая ценовая политика;
- Удобные сроки и объемы поставок;
- Поставка изделий с параметрами, отличающимися от требований ТУ;
- Возможность работы без предоплаты;
- При необходимости проведение разработки нового изделия;
- Изделия с приемкой «5».



Официальный партнер в сфере реализации продукции

ООО «ИМОТЭК»
г. Санкт-Петербург
г. Москва
г. Нижний Новгород

8 800 333 09 30
тел.: +7 (812) 600 33 80
тел.: +7 (495) 640 33 01
тел.: +7 (831) 467 81 98

www.imotech.ru
e-mail: info@imotech.ru
e-mail: msh@imotech.ru
e-mail: nn@imotech.ru

imotech
ЭЛЕКТРОННЫЕ КОМПОНЕНТЫ

НОВОСТИ

Новые SPDT-ключи Analog Devices

Компания Analog Devices представляет новые SPDT-ключи — ADRF5026 и ADRF5027.

Данные сверхширокополосные неотражающие переключатели конфигурации SPDT изготовлены из кремния по новой технологии, позволяющей расширить рабочий диапазон частот кремниевых ключей до 44 ГГц. При этом сохранены все достоинства этого материала: невысокая стоимость, малые утечки, низкие искажения, незначительные потери, хорошая изоляция и высокие характеристики на низких частотах.

Основные характеристики:

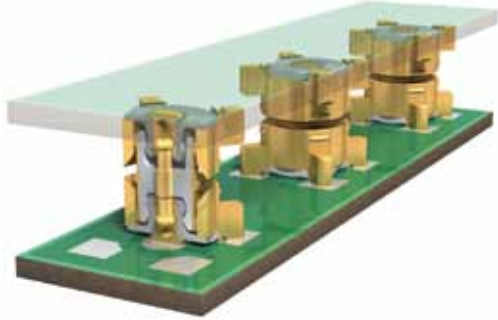
- нижняя рабочая частота: 9 кГц и 100 МГц;
- верхняя рабочая частота: 44 ГГц;
- вносимые потери на 18 ГГц: около 1,1 и 1,7 дБ;
- изоляция на 18 ГГц: до 53 дБ;
- максимальная коммутируемая мощность: 24 дБм.

www.teson.ru

Непосредственное соединение СВЧ-плат и модулей!

ММВХ

микроминиатюрные соединители для компактных конструкций



- мин. расстояние между платами: 6,7 мм
- применение до 12,4–16 ГГц
- широкий ассортимент конструкций
- механически не нагруженное соединение

МВХ

миниатюрные соединители для крупных печатных плат



- мин. расстояние между платами: 13 мм
- применение до 6 ГГц
- широкий ассортимент конструкций
- 100% соединение «вслепую»

ВМА

для соединения герметичных модулей



- применение до 18 ГГц
- герметичные приборные соединители
- приборно-кабельные соединители
- инструмент для пайки и сборки

SMP / SMPM

для широкополосных устройств и систем

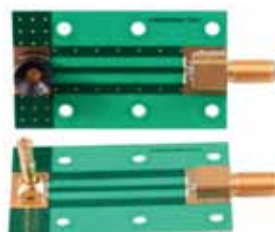


- применение до 40/65 ГГц
- бочонки с подпружиненной конструкцией
- модульные соединители для плат
- герметичные приборные соединители

Конструкции по ТЗ



Расчет топологий



Макетные платы



Какие схемотехнические решения академические ПЛИС унаследовали от промышленных

Андрей СТРОГОНОВ,
д. т. н.
andreistrogonov@mail.ru
Павел ГОРОДКОВ
gorodkoff@gmail.com

Развитие архитектур академических ПЛИС повторяло, а в некоторых случаях даже повлияло на инженерные решения в области развития архитектур промышленных ПЛИС, в частности с помощью САПР VTR было установлено ухудшение производительности современных гетерогенных ПЛИС по 3D-технологиям при использовании кремниевых интерпозеров для соединения кристаллов ИС с логическими ресурсами. Академический САПР VTR является совместной разработкой трех университетов: Торонто (Канада, Торонто), Нью-Брансвик (Канада, UNB) и Калифорнийского университета в Беркли (США, University of California, Berkeley).

В простейшем случае ПЛИС типа программируемых пользователем вентильных матриц (ППВМ) можно представить в виде матрицы конфигурируемых логических блоков (КЛБ), со всех сторон окруженных трассировочными каналами, сегментируемых маршрутизаторами (рис. 1). КЛБ подключаются к трассировочным каналам с помощью соединительных блоков.

Академические ПЛИС целесообразно рассматривать в сравнении с более ранними ПЛИС компании Altera, в частности с сериями FLEX и Stratix II, III, IV, и ПЛИС компании Xilinx серий XC3000, XC4000, Virtex-6.

Коммутаторы (кросс-бары) обеспечиваят бесконфликтную параллельную передачу информации с множества Y-входов на множество Z-выходов, но имеют большую аппаратную избыточность, и применение их ограничено созданием коммутационных систем небольшой размерности. Полный коммутатор является наиболее гибким, однако к его недостаткам следует отнести большое количество конфигурационной памяти, что приводит к потреблению избыточной площади кристалла ПЛИС. В более поздних ПЛИС предпочтение стали отдавать использованию разреженных коммутаторов. На рис. 2 показано использование разрежен-

ных и полных коммутаторов в промышленной ПЛИС Altera серии FLEX 8K.

Подключение кластера (КЛБ или LAB, как принято в ПЛИС Altera) из восьми логических элементов (ЛЭ) с 4-входными LUT с числом входов 24 к горизонтальному трассировочному каналу из 168 межсоединений (FastTrack — длинное непрерывное межсоединение в трассировочном канале) осуществляется с помощью разреженного коммутатора 1/12 (168 входов × 24 выхода). Каждая строка из канала может быть скоммутирована на входы КЛБ. Внутри КЛБ коммутация межсоединений осуществляется с помощью полной коммутации, позволяю-

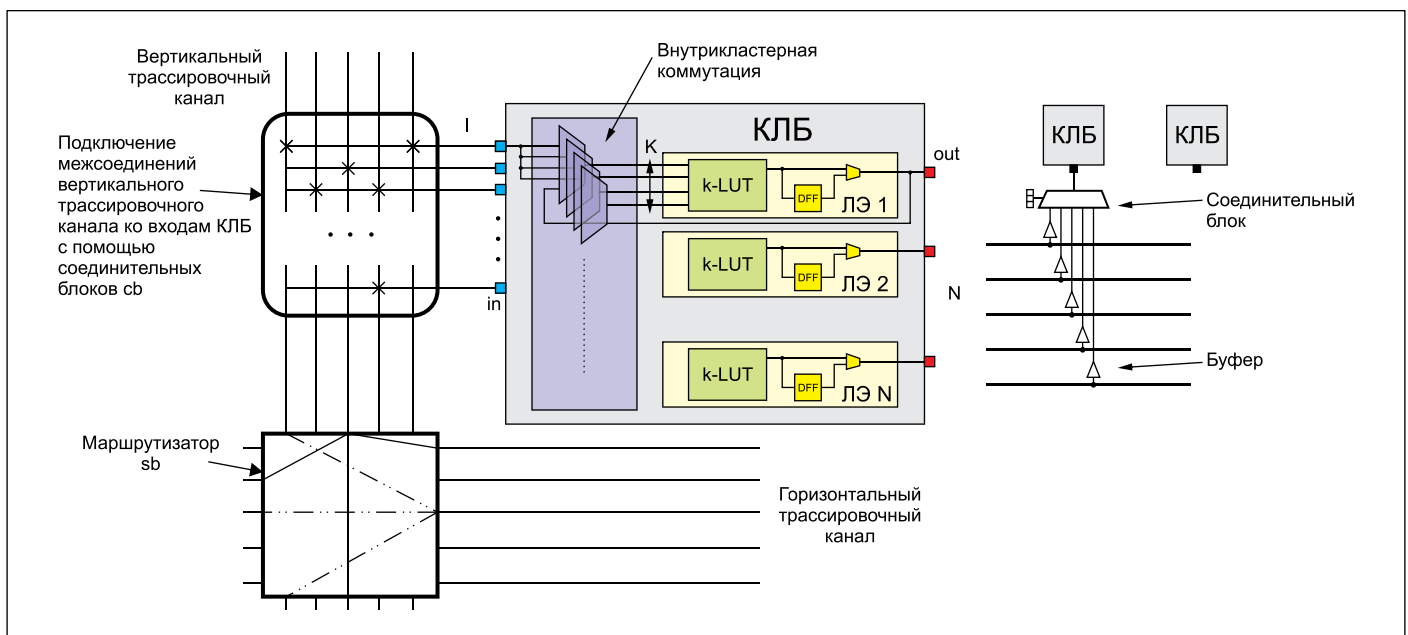


Рис. 1. Архитектура академической ПЛИС, принятая в VTR

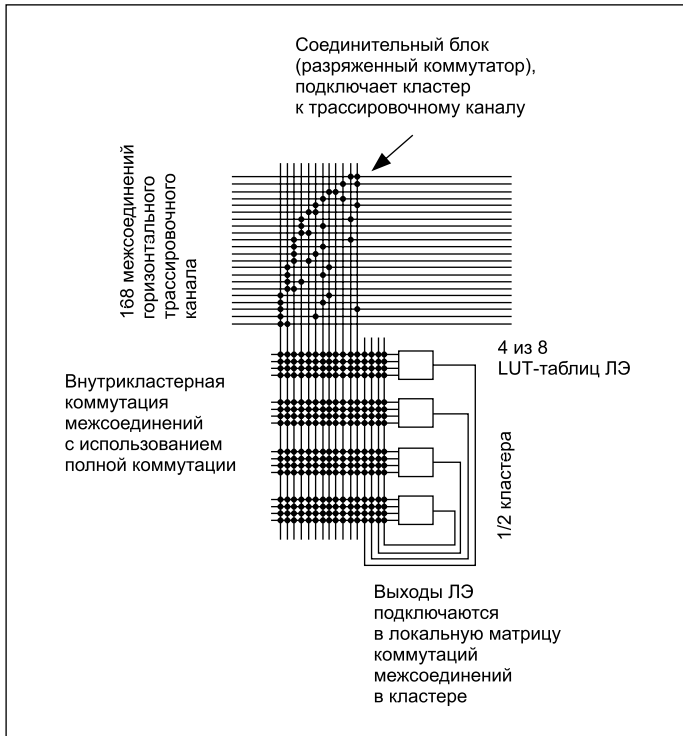


Рис. 2. Разряженный и полный коммутатор в промышленной ПЛИС Altera серии FLEX 8K

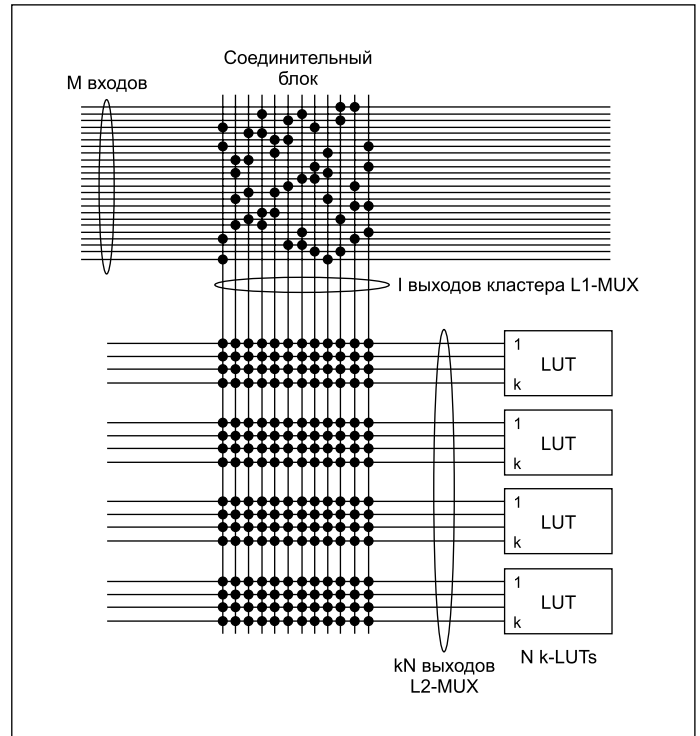


Рис. 3. Двухуровневая коммутация, используемая в академическом САПР VTR для соответствия промышленным ПЛИС Altera

щей любой вход подключить к любому выходу. Например, в ПЛИС EPF10K10 внутрикластерный коммутатор имеет 22 входа и 30 выходов, а в ПЛИС EPF10K100 — 26 входов и 34 выхода. Соединительный блок в промышленных ПЛИС иногда называют «глобальный коммутатор», а внутрикластерный коммутатор — «локальный».

На рис. 3 показана стандартная схема коммутации в академических ПЛИС, принятая в САПР VTR. Предусмотрена двухуровневая схема коммутации: L1-уровень использует разряженный коммутатор, а L2-уровень — полный коммутатор. Для сравнения, СнК ПЛИС серии SmartFusion2 фирмы Microsemi имеют трехуровневую внутрикластерную схему коммутации.

Соединительный блок в простейшем случае можно рассматривать как мультиплексор. Объединяя несколько соединительных блоков с заданным коэффициентом объединения по входу F_{c_in} в группу, можно сконструировать разряженный коммутатор. Например, $F_{c_in} = 0,15$ означает, что на каждый вход кластера с помощью соединительного блока подключается до 15% доступных межсоединений в трассировочном канале шириной W . В архитектурном файле САПР VTR используется тег `<pinlocations pattern="spread"/>`, который позволяет связывать входы/выходы (контакты) КЛБ с трассировочными каналами. Предусмотрены специальные шаблоны для указания, с какой стороны располагаются входы/выходы КЛБ. Шаблон `spread` соответствует равномерному распределению входов/выходов со всех сторон КЛБ круговым способом. Так, если у КЛБ 33 контакта (входов $I = 22$, выходов $O = 10$), то восемь контактов с $F_{c_in} = 0,15$ назначаются по всем сторонам, кроме одной, для которой назначены девять контактов (один из них для подключения синхросигнала).

Все входы и выходы кластера логически эквивалентны (`equivalent="true"`). Логическая эквивалентность входов означает, что подключения к этим входам могут быть заменены без изменения их функциональности.

В современных промышленных ПЛИС с адаптивными логическими модулями (АЛМ), например Stratix IV, предпочтение отдается разряженным коммутаторам. Поэтому академические ПЛИС были доработаны и для подобного случая. На рис. 4 показано подключение кластера из логических элементов (BLE — такое обозначение при-

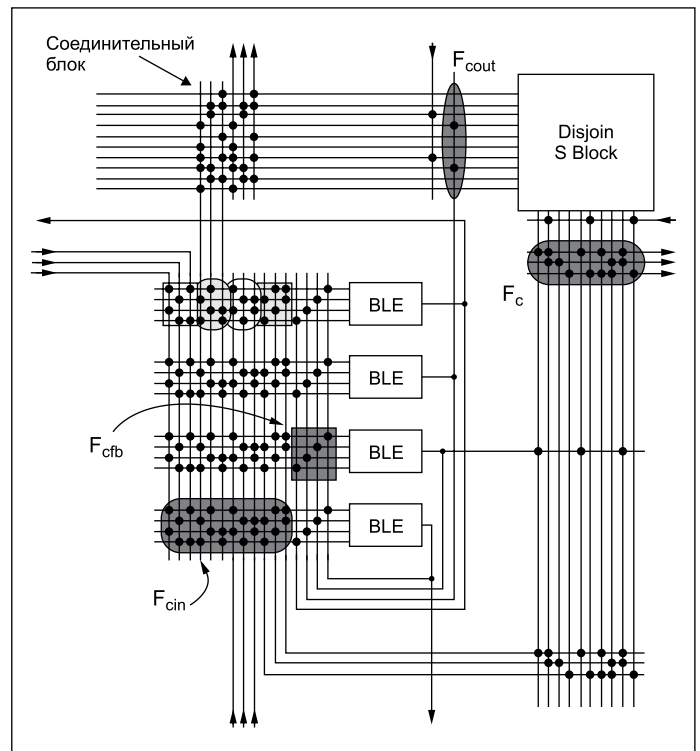


Рис. 4. Применение разряженных коммутаторов для подключения КЛБ к трассировочным каналам и для внутрикластерной коммутации в академической ПЛИС

нято в академических ПЛИС) к горизонтальным и вертикальным трассировочным каналам ($W_x = W_y$) в ПЛИС с помощью разряженных коммутаторов. Внутрикластерная коммутация осуществляется с применением разряженных коммутаторов. Однако такая схема внутрикластерной коммутации не является стандартной для САПР VTR и требует доработки архитектурного файла.

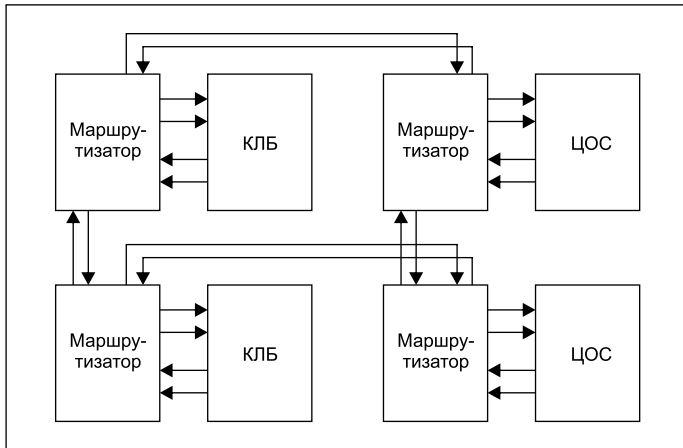


Рис. 5. Подключение КЛБ и ЦОС-блоков к маршрутизаторам трассировочных каналов в промышленных ПЛИС Xilinx

Подключение входов/выходов кластера к трассировочным каналам осуществляется с четырех сторон. Трассировочные каналы сегментируются маршрутизаторами типа Disjoint с коэффициентом разветвления $F_S = 3$. Для сравнения, в ПЛИС Stratix III используется трехсторонняя, а в ПЛИС Virtex — двухсторонняя схема подключения кластера к трассировочным каналам.

В маршрутизаторах типа Disjoint используются n -МОП шеститранзисторные ключи, которые могут быть реализованы с помощью мультиплексоров и буферов с третьим состоянием. VTR позволяет применить три типа маршрутизаторов в трассировочных каналах: Disjoint, Wilton и Universal.

Маршрутизатор, построенный посредством двунаправленных межсоединений и двунаправленных ключей, получил название multi-driver, а с использованием однонаправленных межсоединений и мультиплексорных структур — single-driver switch block.

Методология single-driver широко распространена в сериях ПЛИС серий Stratix и Virtex. В ПЛИС серий Stratix используется патентованная технология DirectDrive, которая гарантирует идентичные соединительные ресурсы для любой реализуемой булевой функции, независимо от ее месторасположения на кристалле, а в ПЛИС Virtex-5 для реализации логических функций и локальных межсоединений предусмотрена технология ExpressFabric.

Методология single-driver также распространяется на соединительные блоки. В случае применения маршрутизаторов Wilton осуществ-

ляется непосредственное подключение выходов КЛБ в мультиплексоры ближайших маршрутизаторов, что позволяет отказаться от выходных демultipлексоров в соединительных блоках.

На рис. 5 показано подключение КЛБ и ЦОС-блоков к маршрутизаторам трассировочных каналов в промышленных ПЛИС Xilinx. Главное отличие логических плиток (tile) Xilinx от плиток академических ПЛИС заключается в том, что внутрикластерные коммутаторы вынесены в глобальные трассировочные структуры (в маршрутизаторы). В ПЛИС Xilinx логическими плитками могут быть как КЛБ, умножители, так и блоки памяти.

Для ПЛИС с числом входов LUT, равным 4 ($K = 4$), и числом ЛЭ, равным 8, число входов КЛБ определяется по формуле $I = K/2(N+1)$. Тогда полный коммутатор имеет 26 ($I = 18$ входов и $N = 8$ выходов обратной связи) входов и 32 выхода ($K \times N$). Полный коммутатор реализуется из двух мультиплексоров по двухступенчатой схеме с разделением управляющих сигналов (рис. 6).

На первой ступени с помощью мультиплексора MUX 18:1 подключаются входы КЛБ к LUT ЛЭ, а с помощью мультиплексора MUX 8:1 второй ступени выходы КЛБ подключаются ко входам LUT (рис. 7). Полный коммутатор 26:32 требует 32×16 управляющих сигналов (SR0–SR15), то есть 512 конфигурационных ячеек памяти (SR). На рис. 8 показана внутрикластерная коммутация с использованием полных коммутаторов в КЛБ академической ПЛИС.

На рис. 9 показана внутрикластерная коммутация в КЛБ академической ПЛИС с помощью коммутатора 60×60 (полная коммутация, 60 входных линий и 60 выходных, 40 внешних входов и 20 линий обратной связи), предусмотренная в VTR 8.0. Для сравнения, локальный коммутатор АЛМ ПЛИС Stratix IV (72×88) использует 52 входные линии и 20 линий обратной связи, имеет 88 выходных линий, является разряженным на 50%, то есть коммутируется не 60 линий на каждый вход ЛЭ, как в академической ПЛИС, а 36 линий в одну.

КЛБ состоит из 10 базовых логических элементов ble ($N = 10$) (рис. 9). ЛЭ имеет 6-входовую перестраиваемую таблицу перекодировки (fracturable 6-входовая LUTs или адаптивный LUT по аналогии с ПЛИС Altera). LUT может быть сконфигурирован как чисто 6-входовой LUT или как два 5-входовых с пятью общими входами. ЛЭ с перестраиваемыми таблицами перекодировки в САПР VTR 8.0 обозначается как fle, который можно рассматривать как адаптивный логический элемент современных промышленных ПЛИС.

Архитектурный файл, позволяющий создавать различные ПЛИС в САПР VTR 8.0, в большей степени ориентирован на промышленные ПЛИС Altera. Но в то же время предпринимаются попытки выполнять модели промышленных ПЛИС Xilinx в САПР VTR 8.0 (рис. 10). Для реализации в базе промышленных ПЛИС Xilinx

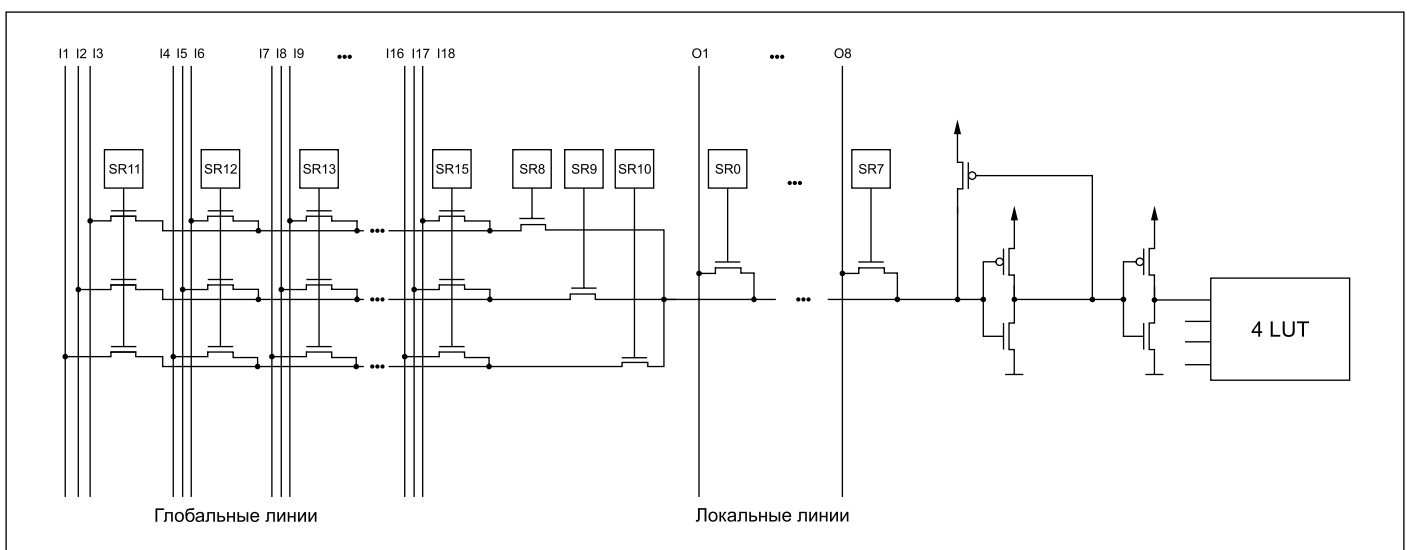


Рис. 6. Структурная схема внутрикластерной коммутации на транзисторном уровне

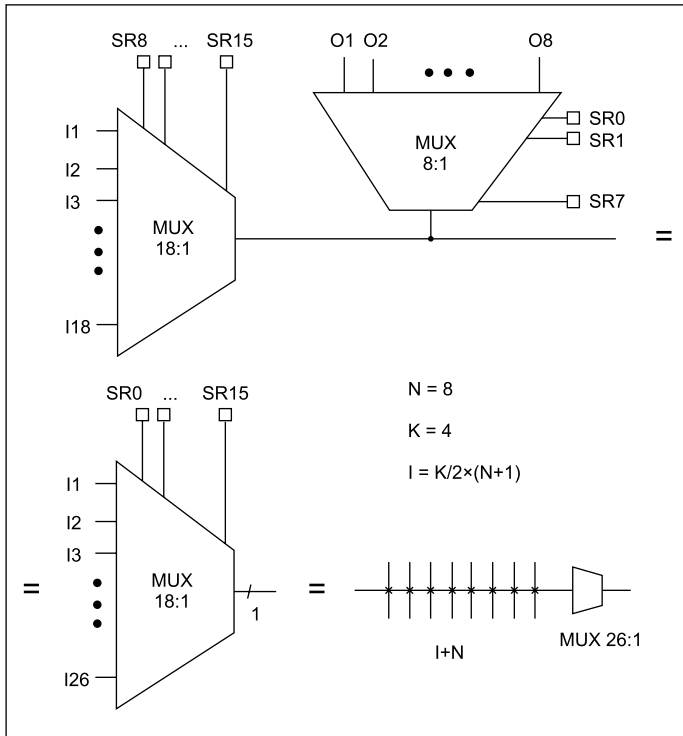


Рис. 7. Структурная схема коммутатора «26 в 1» и его условное обозначение

базовый КЛБ, используемый в САПР VTR 8.0, необходимо изменить, поскольку в нем используется полный коммутатор, а не разреженный (рис. 10).

Однако, как отмечает ряд исследователей, реализация ПЛИС серии Virtex-6 в VTR сопряжена с большими трудностями в связи с тем, что некоторые особенности ЛЭ Virtex-6 не поддерживаются синтезом VTR (алгоритмом упаковки (кластеризации) оптимизированного *blif*-файла в технологически зависимый базис ПЛИС, состоящий из LUT, триггеров, умножителей и блоков памяти) — например, мультиплексоры F7/F8, LUTRAM (LUT в режиме ОЗУ) и SRL (LUT как сдвиговый регистр) в секции SLICEM. В частности, двухтактные триггеры FF в ПЛИС Virtex-6 могут тактироваться нарастающим или спадающим фронтом синхросигнала, но все FF в секции должны тактироваться одинаковыми фронтами. Алгоритм упаковки AAPack в САПР VTR 8.0 не содержит встроенных средств обеспечения этого правила.

В более поздних экспериментах с архитектурами ПЛИС внутрикластерный коммутатор был вынесен из КЛБ (рис. 11а). Также были использованы аппаратные сумматоры на выходах LUT (XADDER) для организации вертикальных цепей переноса для каскадирования сумматоров и доработана модель трассировочных ресурсов с применением однонаправленных и двунаправленных межсоединений (bi-dir) с различной длиной сегментации, проходящих непрерывно

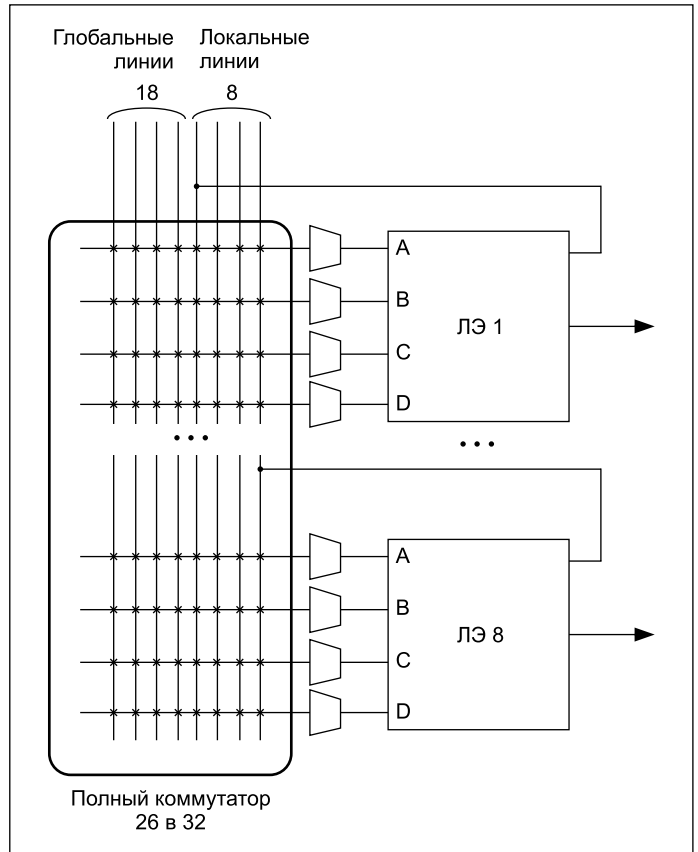


Рис. 8. Внутрикластерная коммутация с использованием полных коммутаторов в КЛБ академической ПЛИС

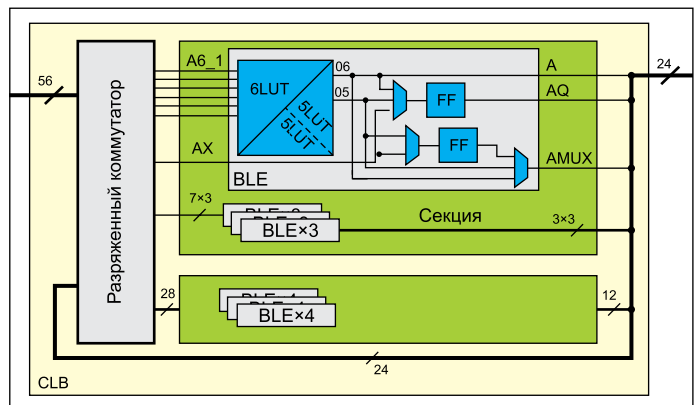


Рис. 10. КЛБ ПЛИС Virtex-6 с разреженным коммутатором для реализации в САПР VTR 8.0

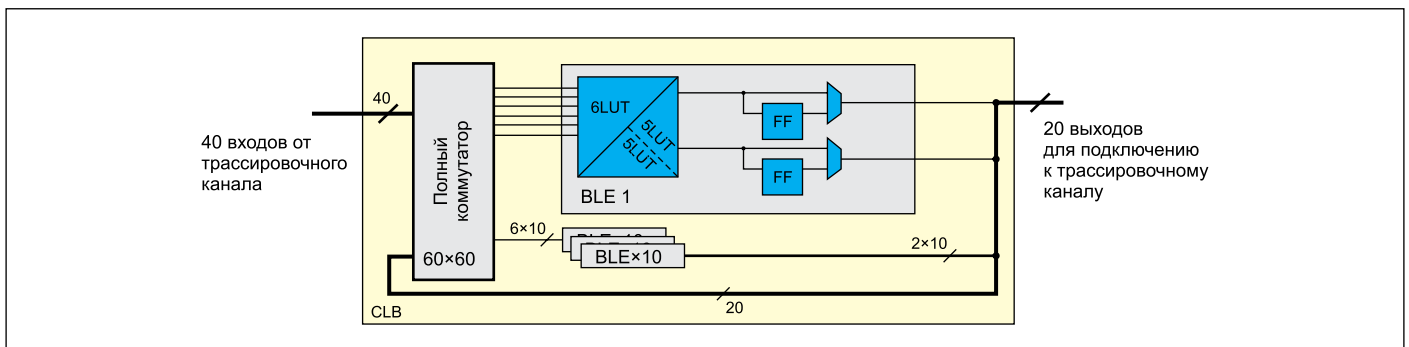


Рис. 9. КЛБ в САПР VTR 8.0. Внутрикластерная коммутация реализуется с использованием полных коммутаторов

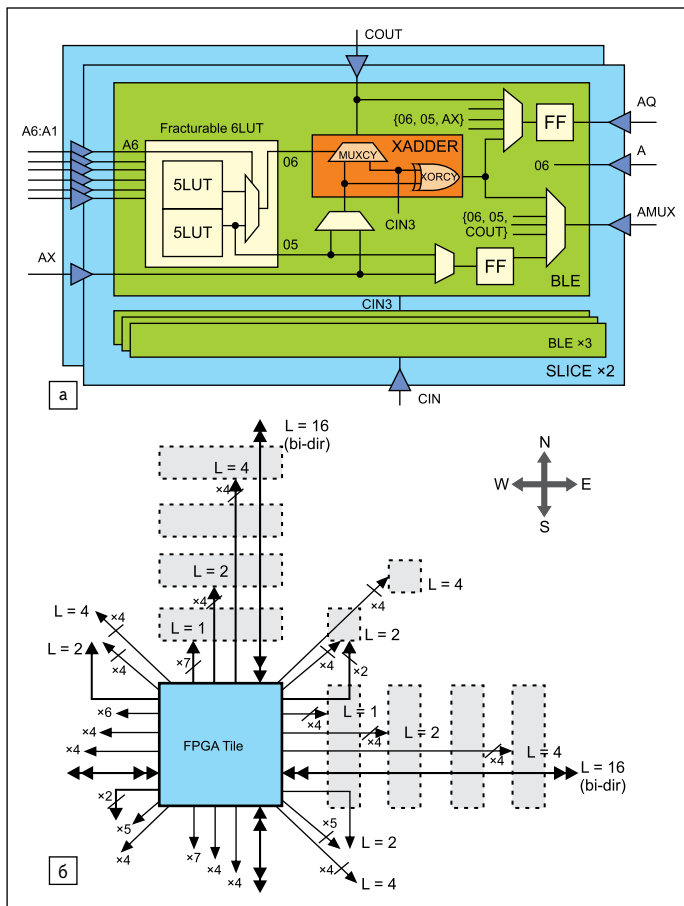


Рис. 11. В архитектурном файле VTR для соответствия ПЛИС серии Virtex-6 используются: а) доработанный КЛБ; б) модель трассировочных ресурсов

через $L = 1, 2, 4$ и 16 кластеров в горизонтальном, вертикальном, диагональном и изогнутых направлениях (рис. 11б).

Выводы

Гипотетические академические архитектуры ПЛИС унаследовали все ключевые решения архитектур промышленных ПЛИС, включая адаптивные логические элементы, внутрикластерные коммутаторы, соединительные блоки, маршрутизаторы, гетерогенные блоки, такие как умножители и блоки памяти.

САПР VTR 8.0 позволяет задавать и исследовать сегментацию межсоединений и топологию маршрутизаторов в трассировочных

каналах, внутрикластерную коммутацию, структуру логических элементов, коммутацию внутри логического элемента, размеры LUT, различные связи, например между блоками памяти и умножителями в ПЛИС, строить планировку кристалла и многое другое. VTR разрешает создавать кросс-бары с полной коммутацией и с шинным мультиплексированием. Ядром VTR является VPR (Versatile Place and Route). Упаковщик AARPack реализует кластеризацию взаимосвязанных логических элементов в структурно-зависимые блоки ПЛИС, основан на «жадном» эвристическом алгоритме упаковки с использованием затравочного механизма роста кластера. Размещение кластеров на кристалле ПЛИС осуществляется с помощью алгоритма «имитации отжига», а процесс трассировки использует модификацию алгоритма PathFinder.

Стандартный VTR не может генерировать битовый поток. VTR не предоставляет никаких средств для создания RTL-моделей архитектур академических ПЛИС, что не позволяет по структурному Verilog-коду синтезировать физическую топологию кристалла для последующего его изготовления.

Литература

1. www.altera.com/content/dam/altera-www/global/en_US/pdfs/literature/wp/wp-01258-achieving-highest-levels-of-integration-in-programmable-logic.pdf
2. Luu J., Anderson J., Rose J. Architecture Description and Packing for Logic Blocks with Hierarchy, Modes and Complex Interconnect. FPGA'11, February 27 – March 1. Monterey, California, USA, 2011.
3. Luu J., Goeders J., Wainberg M., Somerville A., Yu T., Nasartschuk K., Nasr M., Wang S., Liu T., Ahmed N., Kent K. B., Anderson J., Rose J., Betz V. VTR 7.0: Next Generation Architecture and CAD System for FPGAs // ACM Transactions on Reconfigurable Technology and Systems. 2014. Vol. 7. No. 2. Article 6.
4. Verilog-to-Routing Documentation. Release 7.0.7. Aug. 23, 2017.
5. Kim J. H., Anderson J. H. Synthesizable Standard Cell FPGA Fabrics Targetable by the Verilog-to-Routing CAD Flow // ACM Transactions on Reconfigurable Technology and Systems. 2017. Vol. 10. No.2. Article 11. www.dx.doi.org/10.1145/3024063
6. Hung E., Eslami F., Wilton S. J. E. Escaping the Academic Sandbox: Realizing VPR Circuits on Xilinx Devices. Field-Programmable Custom Computing Machines (FCCM), 2013.
7. Hung E. Examining where academic FPGA tools lag behind industry. Field Programmable Logic and Applications (FPL). 2015.
8. Haroldsen T. D. Academic Packing for Commercial FPGA Architectures (2017). All Theses and Dissertations. 6526. www.scholarsarchive.byu.edu/etd/6526
9. Строгонов А., Цыбин С., Городков П. САПР VTR7 для проектирования академических ПЛИС // Компоненты и технологии. 2016. № 3.
10. Строгонов А., Городков П. Реализация Verilog-проектов в базе академических ПЛИС с применением САПР VTR 7.0 // Компоненты и технологии. 2017. № 5.
11. Строгонов А., Городков П. Какие архитектуры ПЛИС можно разрабатывать с использованием САПР VTR 8.0 // Компоненты и технологии. 2018. № 2.

ПЛАТЫ ПЕЧАТНЫЕ
опытное и серийное производство,
проектирование, монтаж

КОНТРАКТНАЯ РАЗРАБОТКА
И ПРОИЗВОДСТВО ЭЛЕКТРОНИКИ

VecTech

ООО «Вектор Технологии»
184044, Санкт-Петербург
Чулынина ул. д. 20
www.vec-tech.ru
E-mail: vec-tech@yandex.ru
8127 33031-11

Реклама

- Вставки плавкие:
- 3x10 мм; 5x20 мм; 6x30 мм
Ток: 0.1 А - 30 А
- Держатели вставок плавких:
- Аналог «ДВП4-2», «Лира»
- Высоковольтные диоды:
- 30 кВ - 20 кВ; 5мА - 300 мА
- Ионизаторы, Умножители
- Бессвинцовые припои:
- Sn99.3/Cu0.7, ...
- Флюсы для пайки:
- ЛТИ-120, ЗИЛ-4, ...
- Термопасты:
- КПТ-8, ...
- Паяльные станции,
Паяльники
- ГОЛОВКИ ДИНАМИЧЕСКИЕ
Импорт и аналоги российских
- 0,5 ГДШ-16, 0,5 ГДШ-2М, 1 ГДШ-6,
1 ГДШ-14, 3 ГДШ-14, 3 ГДШ-7,
3 ГДШ-27, 15 ГДШ-6Д, 15 ГДШ-14
- ВЧ, СЧ, НЧ головки
- multimedia, mylar speaker
- ceiling, wall speaker

СТРОНГ
STRONG **SG**

196070, г. Санкт-Петербург, ул. Победы, д.16
Тел. (812) 309 96 03 факс (812) 388 37 51
www.strong.com.ru E-mail: strong@metropost.ru

Реклама

- ✓ **ПОИСК В 1 КЛИК**
- ✓ **ПРЯМЫЕ ПОСТАВКИ
ОТ ПРОИЗВОДИТЕЛЕЙ**
- ✓ **СРОК ПОСТАВКИ 7-10 ДНЕЙ**
- ✓ **95% ВСЕХ ПРОИЗВОДИМЫХ
В МИРЕ КОМПОНЕНТОВ**

Новый сервис автоматизированной торговли <https://ptfind.ru> — это:

- ✓ **Самостоятельный поиск и подбор интересующих компонентов**
- ✓ **Загрузка и обработка BOM-листов (XLS, XLSX, CSV, ODS)**
- ✓ **Автоматическое формирование online-заказа**
- ✓ **Заказ от 1 шт.**

Зарегистрированным пользователям сервиса (юридическим лицам), подписавшим договоры поставок, в зависимости от статуса партнера также могут быть предоставлены:

- Отсрочка оплаты после отгрузки товара *
- % накопления Cashback*
- Возможность долгосрочного планирования потребности в виде графика предполагаемых отгрузок

* см. подробную информацию на сайте www.ptfind.ru



Проектирование процессорных ядер. Часть 4.

Интеграция процессорного ядра в цифровой проект

Илья ТАРАСОВ,
д. т. н.
ilya_e_tarasov@mail.ru

В данной части цикла статей рассматриваются практические вопросы интеграции софт-процессоров в цифровые проекты на базе ПЛИС. Многообразие задач и известных технических решений заставляет фокусироваться на наиболее значимых и эффективных подходах, которые к тому же имеют приемлемую трудоемкость. Рассмотрены вопросы оптимизации проекта на базе ПЛИС, построение системной шины и использование внешней памяти с целью получения полнофункционального процессорного устройства.

Введение

Нужно признать, что небольшие коллективы или индивидуальные разработчики, скорее всего, не смогут создать процессор, который мог бы стать массовым продуктом на рынке и вытеснить хотя бы часть конкурентов. Разнообразие технических решений и стоящих перед процессорами задач сводит на нет поиски архитектуры, идеальной при любых условиях использования, а необходимость оптимизации схемы и ее топологической реализации приведет к тому, что тактовая частота получаемого прототипа собственного процессора окажется ниже по сравнению с готовыми промышленными решениями. Поэтому перед началом трудоемкого и длительного процесса низкоуровневой оптимизации необходимо разработать и сбалансировать системную архитектуру, учесть требования типовых решаемых задач и оценить перспективы достижения техни-

ческих характеристик. Часто подчеркивается, что решения, принимаемые на уровне системной архитектуры и RTL, оказывают гораздо большее влияние на интегральные характеристики проекта, чем низкоуровневая оптимизация отдельных схмотехнических узлов. Это в полной мере относится и к процессорам, поскольку попытка скопировать известные серийные продукты приведет, вероятнее всего, к получению менее производительного устройства, не обладающего видимыми преимуществами.

Оптимизация характеристик процессора средствами САПР

Схематично соотношение между тактовой частотой и трудоемкостью работ при создании процессора можно проиллюстрировать рис. 1.

Обозначения на рис. 1 являются крайне приближенными и отражают общие соот-

ношения, а не конкретные показатели, которые заметно варьируются от одного проекта к другому. Общая идея рис. 1 заключается в том, что относительно первого варианта проекта, показанного в виде области RTL, обычно возможно провести ряд необходимых мероприятий, улучшающих характеристики проекта.

Первым шагом обычно становится работа с настройками САПР, как в части синтеза, так и в части размещения и трассировки. На этих этапах настройки имеют разное влияние на результаты. В целом можно указать, что поиск оптимальных настроек САПР способен усовершенствовать характеристики практически любого цифрового проекта, но точные показатели улучшения прогнозировать крайне сложно. Можно ожидать до 50% повышения тактовой частоты, однако это не является каким-либо правилом или общей тенденцией.

Методика выбора настроек САПР Xilinx Vivado для получения оптимальных результатов изложена в [1] в разделе Timing Closure. Настройки сгруппированы в так называемые стратегии, предназначенные для оптимизации по какому-либо параметру. Целями оптимизации может быть как повышение тактовой частоты, так и уменьшение размера в логических ячейках или уменьшение суммарной потребляемой мощности. Оптимизация по одному из параметров, скорее всего, произойдет за счет ухудшения других показателей проекта, к тому же рассматривать тактовую частоту как единственный показатель качества проекта не вполне корректно. В итоге же этап подбора стратегии для САПР является ожидаемым шагом.

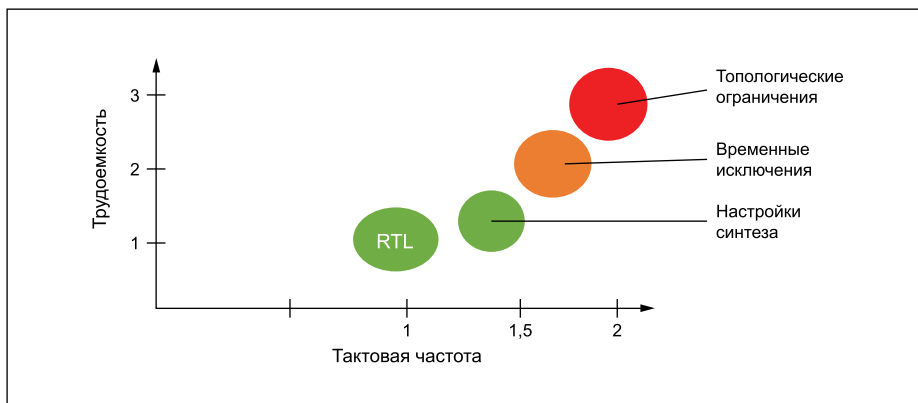


Рис. 1. Соотношение между тактовой частотой и трудоемкостью работ при создании процессора

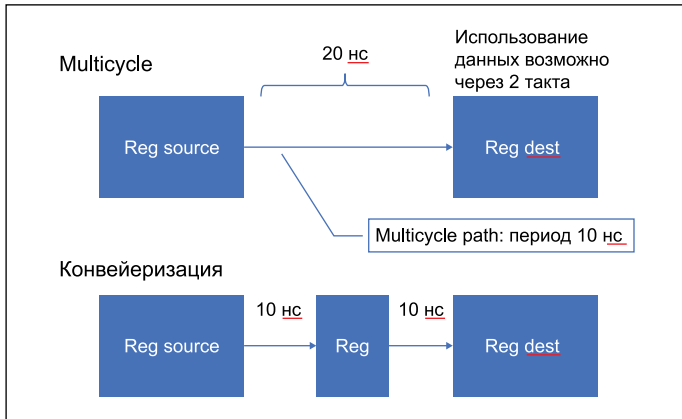


Рис. 2. Сравнение эффектов от проектного ограничения multicycle и конвейеризации

Выбор стратегии САПР не предполагает чрезмерно сложных действий со стороны разработчика и на практике сводится к созданию списка планируемых к опробованию стратегий и их пакетному запуску. В САПР Vivado уже встроено интерфейсы, позволяющий запускать один и тот же проект с разными настройками и сравнивать результаты.

Следующий шаг, уже требующий определенной квалификации разработчика, — введение проектных исключений. Это директивы для САПР, применяемые на стадии оценки характеристик, которые сводятся к заданию специальных ограничений в формате xdc. Важно понимать, что проектные исключения не являются сами по себе способом повышения тактовой частоты, а всего лишь ослабляют строгость контроля, устранив отдельные элементы проверок. Разумеется, для этого необходимы объективные основания для введения исключений, поскольку для рассмотренных ранее модулей процессора оснований для введения проектных исключений в подавляющем большинстве случаев не имеется.

К важнейшим исключениям относятся:

1. Multicycle path. Этот вид исключений разрешает САПР увеличивать допустимую задержку в цепи в multicycle factor. Исключение применимо, если в проекте имеется цепь, в которой передаваемые данные гарантированно не будут использоваться на следующем такте. Такие цепи являются редкими внутри процессорного ядра, и задачу повышения тактовой частоты вместо этого следует решать путем конвейеризации.

На рис. 2 показано сравнение эффектов от проектного ограничения multicycle и конвейеризации. Если некоторая цепь имеет задержку в 20 нс, есть возможность установить multicyclefactor, равный 2. В таком случае трассировка проекта будет считаться успешной для периода тактового сигнала 10 нс (для указанной цепи период будет умножен на multicyclefactor), однако это не означает, что сигнал каким-то образом будет передан регистру назначения за 10 нс. Использование данных будет допустимо не на следующем такте, а через два такта, что следует учесть в программном коде.

Альтернативным решением является введение конвейеризирующего регистра. При его оптимальном размещении длинная цепочка будет поделена приблизительно пополам, так что окажется возможным добиться работы с периодом 10 нс. В такой системе автоматически образуется дополнительная латентность передачи данных, так что доступность значения в регистре-источнике через два такта определяется схемотехникой.

2. Установка значения задержки (max_delay). Данный вид исключения схож по эффекту с multicycle path, поскольку перекрывает проверку по умолчанию. В этом случае речь опять же идет не о каком-либо принудительном повышении тактовой частоты за счет неких «скрытых резервов», а об освобождении САПР от необходимости обеспечить задержку, определяемую периодом тактового сигнала, для всех цепей.

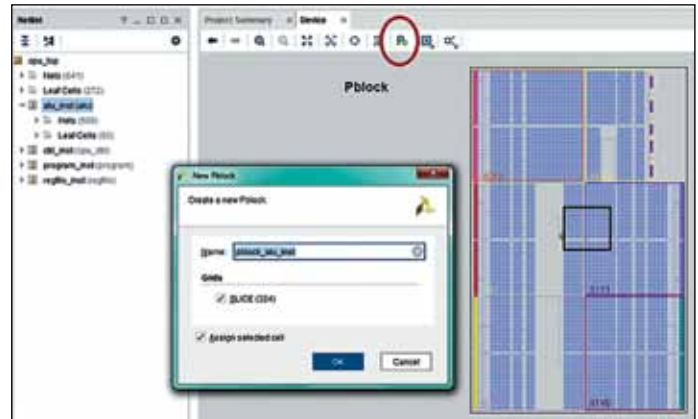


Рис. 3. Интерфейс САПР Vivado в режиме работы с топологическими ограничениями

3. Игнорирование задержки (falsepath). Для такой цепи любая получившаяся задержка распространения сигнала будет считаться приемлемой. На практике установку falsepath допустимо делать, например, для сигналов управления внешними светодиодами. Очевидно, что пользователь не успеет заметить, что светодиод загорелся не через 10, а через 20 или даже 100 нс. Однако не все выходные сигналы допускают установку их выходных цепей в falsepath. Например, если выходной сигнал взаимодействует с внешним устройством, отвечающим на него отправкой данных, увеличение задержки для выходного сигнала приведет к задержке ответа внешней микросхемы. Таким образом, в итоге выигрыш в скорости работы получить не удастся.

САПР Vivado содержит достаточное количество справочных сведений и предлагает удобные графические интерфейсы для работы с исключениями. Однако основная трудность их применения состоит не в сложности описания, а в необходимости глубокого понимания итогового эффекта и поиске цепей, которые действительно повлияют на характеристики проекта.

Следующим, существенно более трудоемким шагом становится работа с топологическими ограничениями. На рис. 3 показан интерфейс САПР Vivado в режиме работы с топологическими ограничениями.

Топологические ограничения означают то, что при размещении компонентов на кристалле САПР начинает руководствоваться явно задаваемыми директивами пользователя. Самая простая разновидность топологических ограничений — привязка сигнала проекта к внешнему выводу ПЛИС.

Аналогичным образом можно осуществить привязку компонентов процессора к определенным ячейкам ПЛИС. На рис. 3 видно, как в окне Device указан прямоугольник, в котором должны быть размещены компоненты модуля АЛУ. Для этого в списке Netlist (в окне слева) выбран модуль АЛУ, и после нажатия на отмеченную кнопку New Pblock можно «нарисовать» на кристалле желаемое расположение выбранного блока. Диалоговое окно служит для подтверждения выбора, где можно указать имя и подтвердить тип ресурсов ПЛИС, подлежащий ограничению. В итоге в файле проектных ограничений появятся строки, аналогичные показанным в листинге 1.

```
create_pblockpblock_alu_inst
add_cells_to_pblock [get_pblockspblock_alu_inst] [get_cells -quiet [list alu_inst]]
resize_pblock [get_pblockspblock_alu_inst] -add {SLICE_X32Y59:SLICE_X51Y79}
```

Листинг 1. Пример топологических ограничений в формате xdc

Выделяемая область не становится принадлежащей блоку АЛУ эксклюзивно. При необходимости в этих координатах могут быть размещены компоненты других модулей, однако все логические ячейки, реализующие функции АЛУ, не должны выходить за пределы отмеченного прямоугольника.

Введение топологических ограничений является трудоемким и неоднозначным процессом. Само по себе введение ограничений не способствует улучшению характеристик проекта, и в конечном итоге некорректные ограничения могут привести к снижению достигаемой тактовой частоты. На практике бессистемное задание ограничений, скорее всего, приведет к серии результатов трассировки, где вряд ли будет наблюдаться последовательный рост тактовой частоты. Такая работа может занять длительное время и создать иллюзию продвижения вперед.

Практическое использование топологических ограничений можно разбить на два этапа. На первом этапе следует указать очевидные правила установки отдельных модулей системы на кристалл ПЛИС. При этом глубина детализации может быть не слишком большой: в частности, если задать размещение АЛУ относительно регистрового файла, а тем более компонентов АЛУ относительно друг друга, это будет выглядеть излишеством. Рекомендации Xilinx сводятся к размещению блоков относительно внешних выводов, а также вокруг аппаратных компонентов. На первом этапе топологические ограничения могут быть нестрогими и захватывать избыточное количество ячеек. Допускается перекрытие топологических регионов, особенно для сильно связанных модулей.

На этапе финальной оптимизации проекта может потребоваться тонкая настройка критических цепей. Подобный инструмент вряд ли способен кардинально улучшить тактовую частоту (явно не следует ожидать частоты 200 вместо 150 МГц только за счет перестановки нескольких компонентов), однако общей рекомендацией к применению индивидуальной топологической настройки является наличие небольшого количества цепей, проваливающих временные проверки менее чем на 1 нс. Разумеется, это нестрогий критерий.

Возвращаясь к рис. 1, можно увидеть, что топологические ограничения характеризуются несущественным влиянием на тактовую частоту при значительном росте трудоемкости. Управление топологией проекта может сильно затянуть сроки его реализации, однако любое изменение проекта на RTL-уровне приведет к изменению схемы, и проведенная ранее тонкая топологическая оптимизация окажется неактуальной. Поэтому в исследовательских проектах достаточно ограничиться подбором настроек САПР, имея в виду, что впоследствии будет выполнена топологическая оптимизация проекта для конкретной аппаратной платформы.

Важный фактор, влияющий на итоговую тактовую частоту, — взаимодействие процессорного ядра с другими компонентами системы. Может оказаться так, что оптимально разработанное процессорное ядро после установки на ПЛИС большого логического объема будет вынуждено работать с перифе-

рийными устройствами, которые размещены по всему кристаллу, и тактовая частота неминуемо ухудшится. Для анализа характеристик системы в целом следует рассмотреть такой важный компонент процессорного проекта, как системная шина.

Проектирование системной шины

Системная шина представляется неотъемлемой частью проекта на базе процессора и служит для соединения процессорного ядра и периферийных устройств. После работ по созданию ядра необходимо обеспечить его подключение к периферийным устройствам, без чего нельзя наглядно продемонстрировать практический эффект от процессора. Может оказаться так, что неэффективное исполнение системной шины сведет на нет усилия по оптимизации процессорного ядра.

Назначение системной шины — объединение отдельных компонентов процессорной системы и обеспечение взаимодействия между ними. Минимальный состав системной шины проиллюстрирован на рис. 4.

В целом системная шина подразделяется на шину адреса (ША), шину данных (ШД) и шину управления (ШУ). Конкретный состав сигналов и правила работы определяются многими факторами, с учетом широкого спектра системных шин и особенностей их назначения. Например, применявшаяся в ранних поколениях PC системная шина ISA использовала сигналы стробирования вместо тактового сигнала, 8-разрядную шину данных (с вариантом в 16 разрядов) и была предназначена для подключения внешних устройств с помощью плат расширения. Соответственно, скорость обмена по этой шине была невысокой.

Следует заранее разделить шины на внешние и на кристалльные. К внешним шинам предъявляются несколько иные требования, выполнение которых в пределах одного кристалла может оказаться нецелесообразным. К примеру, важным вопросом является реализация шины данных. На рис. 4 показано применение двух отдельных шин данных, отличающихся направлением передачи. Вместе с тем для внешних шин данные обычно мультиплексированы, то есть предусмотрена одна двунаправленная шина, переключающая направление передачи в соответствии с сигналами управления (чтение/запись).

Поскольку современные ПЛИС уже не имеют внутри матрицы ячеек двунаправленных буферов, физическая реализация шины данных все равно будет демultipлексированной (с двумя отдельными магистралями данных для записи и чтения). Поэтому не имеет смысла реализовывать на кристалле мультиплексированную шину данных и, следовательно, описывать сигнал данных как двунаправленный.

Кроме того, исходя из современной тенденции к построению синхронных схем, все

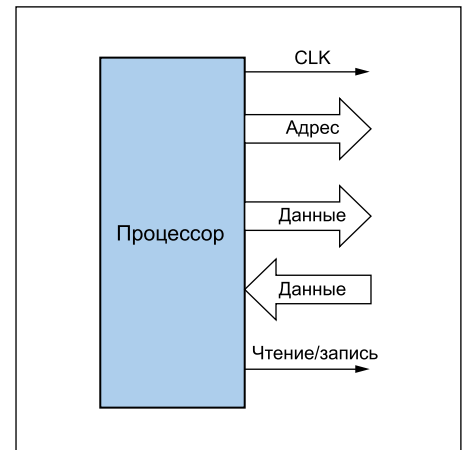


Рис. 4. Простая системная шина

операции по системной шине необходимо производить строго по фронту тактового сигнала. А значит, периферийные устройства для такой шины могут быть реализованы в соответствии с примером, приведенным в листинге 2.

```
process(clk)
begin
  if rising_edge(clk) then
    if addr = 1000 and write_enable = '1' then reg <= data; end if;
  end if;
end process;
```

```
data_out <= reg when addr = 1000 else (others => '0');
```

Листинг 2. Пример периферийного устройства, реализующего запись в регистр

В примере показано использование основных сигналов системной шины. По фронту тактового сигнала проверяется совпадение адреса, выставленного на шине, с адресом регистра (в данном случае это явно заданная константа 1000) и наличие сигнала «разрешение записи». Если указанные условия выполняются, по фронту тактового сигнала во внутренний регистр периферийного модуля записывается текущее состояние шины данных.

При чтении на шину данных помещается содержимое внутреннего регистра. Контроллер системной шины должен быть реализован таким образом, чтобы правильно выбрать один из сигналов, поступающих из внешних периферийных устройств. Если при записи возможно подключение выходных сигналов процессора к нескольким периферийным модулям, что не вызывает электрического конфликта, то при чтении периферийные устройства не могут самостоятельно отключиться от шины, если адрес им не принадлежит. Языки описания аппаратуры допускают использование высокоимпедансного состояния 'Z' для описания сигналов, однако внутри современных ПЛИС нет буферов с высокоимпедансным состоянием, поэтому физическая реализация компонентов, объединяющих данные для чтения, все равно будет выполнена с помощью мультиплексоров.

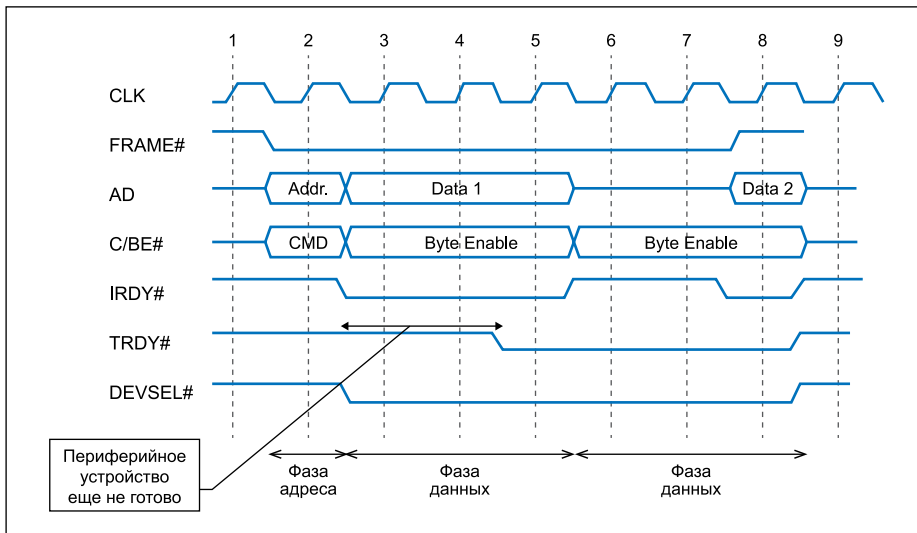


Рис. 5. Диаграмма обмена данными по шине PCI

Дальнейший анализ приведенного простого примера предоставляет множество путей улучшения и оптимизации системной шины. Очевидным способом улучшения приведенного описания является замена явной константы 1000 на параметризуемый адрес. Например, введение в описание компонента generic BASEADDR : integer := 1000 позволит использовать символическую константу BASEADDR, а при установке периферийного модуля в систему оперативно изменять его базовый адрес во избежание конфликтов на системной шине. Однако это не главная проблема, с которой можно столкнуться в крупном проекте.

Приведенное описание системного регистра позволяет выявить простой факт — данный регистр использует тактовый сигнал процессорного ядра, поэтому работает на частоте ядра в том же тактовом домене. С одной стороны, это эффективное решение, поскольку делает поведение периферийного регистра полностью прозрачным, а обмен с ним — максимально быстрым (в пределах одного периода тактового сигнала). С другой — применение подобной системной шины делает частоту проекта зависящей от количества периферийных устройств, подключаемых к шине процессора. Это не создает проблем для небольшой ПЛИС или проекта с исходно умеренной тактовой частотой. Однако для софт-процессоров, предлагаемых для широких кругов разработчиков, было бы желательно избавить пользователей проекта от необходимости самостоятельно поддерживать высокий уровень тактовой частоты и не терять его при подключении множества простых периферийных модулей. Кроме того, если падение частоты произойдет из-за подключения периферийных компонентов с заведомо более низкой интенсивностью обмена данными, такое решение будет выглядеть довольно странным.

Для системных шин существует несколько способов решения подобной проблемы. В каждом случае конкретные детали решения являются специфичными и имеют множество практических реализаций.

В рамках синхронного подхода можно использовать сигналы готовности к обмену. На рис. 5 показаны диаграммы обмена данными по системной шине PCI.

Шина PCI [2] предназначена для применения в качестве внешней шины процессоров x86. С точки зрения информации, рассмотренной выше, она синхронная (так как работа происходит по фронту тактового сигнала), шина данных является не только мультиплексированной, но и объединенной с шиной адреса. На диаграмме это сигнал AD, который на первой фазе («фаза адреса») передает адрес, после чего переключается на передачу данных. Четырехразрядный сигнал управления C/BE# передает тип операции (команду) в фазе адреса и индивидуальные сигналы разрешения доступа к отдельным байтам в фазах данных. Такой подход позволяет сократить количество линий в разьеме PCI.

Можно увидеть, что используемые на практике тактовые частоты для PCI составляют 33 или 66 МГц. Это невысокие значения, которые не показывали пропорционального роста по мере увеличения доступных для процессоров тактовых частот. Более того, спецификация PCI вводит специальный сигнал, с помощью которого карта расширения сообщает о возможности поддержки обмена с частотой 66 МГц. Если хотя бы одно устройство на шине не поддерживает такую частоту, системный контроллер будет работать с частотой 33 МГц. Все это является следствием того, что к шине PCI необходимо подключать множество устройств на внешних картах расширения и длина печатных проводников уже не может игнорироваться. Таким образом, внешние системные шины

имеют очевидное ограничение тактовой частоты, определяемое длиной проводников.

Помимо чисто экстенсивного подхода, связанного с повышением быстродействия всех периферийных устройств, можно применить сигналы подтверждения готовности, которые на рис. 5 представлены в виде пары IRDY/TRDY. Значок # показывает, что активный уровень у этих сигналов низкий, а обозначения расшифровываются как Initiator Ready и Target Ready. На диаграмме видно, что обмен данными произойдет на такте 5, на котором оба сигнала готовности имеют активный уровень. Таким образом, при наличии этих сигналов процессор может задержать операцию на шине, удерживая сигнал IRDY в неактивном состоянии. После формирования адреса медленное периферийное устройство может задержать свой сигнал TRDY, например конвейеризуя проверку (что потребует несколько тактов). Возможность использования конвейеризации способствует повышению тактовой частоты периферийных устройств, что позволяет им работать на относительно высокой тактовой частоте процессора.

Аналогичное решение применено в распределенной шине Wishbone. Эта шина достаточно распространена в накристалльных проектах процессоров и имеет большое количество разработанных для нее периферийных устройств. Интерфейс шины Wishbone показан на рис. 6.

На приведенном рисунке можно видеть элементы уже рассмотренных схематических узлов. Wishbone имеет демультиплексированные шины данных (с отдельными магистралями для записи и чтения данных), операция записи сопровождается сигналом we (write enable) и дополнительно сигналом sel (select) для сопровождения каждого из байтов. Реализован также механизм подтверждения готовности — ведущее устройство сигнализирует о готовности обмена сигналом stb (strobe), а ведомое устройство должно ответить сигналом ack (acknowledge).

Другой вариант подключения медленных устройств — использование так называемых мостов (bridge). Мост представляет собой специальный контроллер, выступающий как периферийное устройство для скоростной шины, однако в свою очередь поддерживающий собственную шину с медленным темпом обмена. Таким образом, сохранение высокой тактовой частоты для всех устройств становится необязательным, достаточно обеспечить работу на этой частоте с мостом, который уже самостоятельно инициирует обмен данными с низкоскоростной периферией. Пример взаимодействия шин показан на рис. 7.

На рисунке видно, что высокоскоростные устройства, такие как накристалльная блочная память, контроллер памяти DDR и Ethernet, подключены к высокоскоростной шине Processor Local Bus. В проектах на ПЛИС она

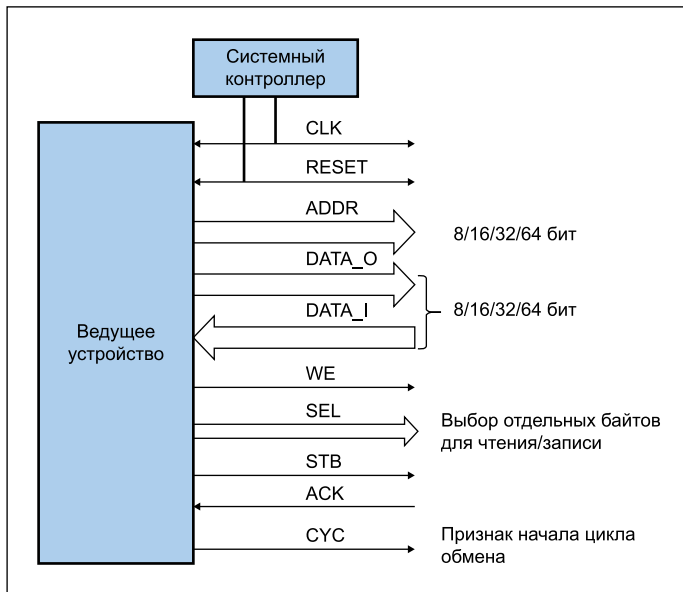


Рис. 6. Интерфейс системной шины Wishbone

использовала тактовые частоты 150–200 МГц. Для подключения низкоскоростных устройств, таких как UART, PC и простые линии ввода/вывода, предназначена шина On-chip Peripheral Bus с типичной тактовой частотой 33–50 МГц. Подобный подход сокращает размер кристалла ПЛИС, для которого требуется трассировка скоростных цепей.

Для системных шин часто рассматриваются некоторые подходы, повышающие их практическую эффективность в процессорных системах. Несмотря на возможно высокие значения тактовых частот, всегда остается вопрос, насколько быстрым может быть обмен пользовательскими данными на практике. Анализ рис. 5 для шины PCI позволяет очертить круг возникающих проблем. Они связаны, прежде всего, с наличием для этой шины отдельных фаз (адреса/команды и данных), а также с тем, что и процессор, и периферийное устройство могут задержать передачу данных. Поэтому последовательная передача данных по такой шине показывает существенно меньшую усредненную скорость по сравнению с 33 млн передач данных в секунду (для частоты 33 МГц).

Одно из известных решений — пакетная передача данных по системной шине. Такой способ часто применяют при реализации прямого доступа к памяти (ПДП, также DMA — Direct Memory Access). Если инициировать этот режим, то после передачи адреса можно передавать последовательные значения данных, которые будут записываться в очередные ячейки памяти. При этом контроллер шины должен самостоятельно обеспечить последовательное увеличение адреса. Пакетный режим действительно удобен именно для доступа к памяти, поскольку имеет практическую значимость — с его помощью легко заполнять память из внешнего источника данных, не зависящего от процессора.

Сценарий, в котором данные передаются не от процессора к периферийному устройству, а между двумя устройствами, требует специального подхода к организации системной шины. Если в рассмотренном выше простом примере сигналы адреса и управления являлись выходами процессора, то при необходимости их формирования каким-то другим устройством на системной шине неминуемо образуется электрический конфликт. И если нужно управлять работой системной шины от нескольких устройств, понадобится специальное устройство управления, которое и станет определять, какое именно устройство будет подключать свои сигналы к системной шине. Для таких систем предусмотрена следующая терминология:

- ведущее устройство (master) — устройство, которое может инициировать обмен данными по системной шине, формируя сигналы адреса и управления и принимая или передавая данные;

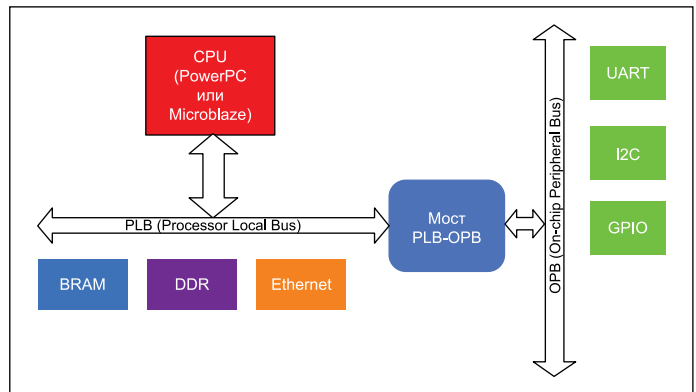


Рис. 7. Использование моста в технологии CoreConnect для процессорных ядер PowerPC и MicroBlaze в ПЛИС Xilinx

- ведомое устройство (slave) — устройство, которое наблюдает за сигналами адреса и управления, передавая или принимая данные по запросу;
- арбитр (arbiter) — устройство, которое определяет, какое именно ведущее устройство является в данный момент активным и может управлять системной шиной.

Пример подключения арбитра и нескольких ведущих устройств показан на рис. 8. Предполагается, что контроллер Ethernet действует в высокоскоростном режиме и способен сформировать поток данных с высокой интенсивностью. Поэтому, чтобы не занимать ресурсы процессора, этот контроллер самостоятельно подключается к системной шине и передает данные непосредственно в память, подключенную к ней.

Проектирование арбитра системной шины также имеет свои особенности. Если ведущие устройства используют пакетную передачу данных, необходимо исключить ситуацию, когда цикл обмена будет неожиданно прерван, а управление шиной передано другому ведущему устройству. Такая же ситуация может возникнуть и в других случаях, когда цикл обмена занимает более одного такта.

Самым распространенным способом управления шиной представляется использование трехступенчатой схемы. При этом реализуется такая последовательность:

1. Ведущее устройство, претендующее на работу с шиной, устанавливает сигнал запроса (обычно он обозначается REQ, от слова request).
2. Арбитр, анализируя состояние шины, выдает устройству сигнал подтверждения (GNT, от grant).
3. Ведущее устройство подтверждает захват шины и устанавливает сигнал LOCK (locked).

Пока ведущее устройство удерживает сигнал LOCK, арбитр не предоставляет доступ к шине другим ведущим устройствам. По завершении работы с шиной ведущее устройство снимает сигнал LOCK и арбитр может предоставить доступ другому ведущему устройству.

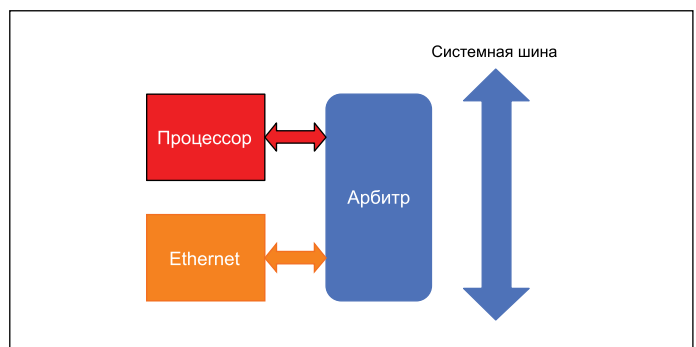


Рис. 8. Использование арбитра для доступа к системной шине

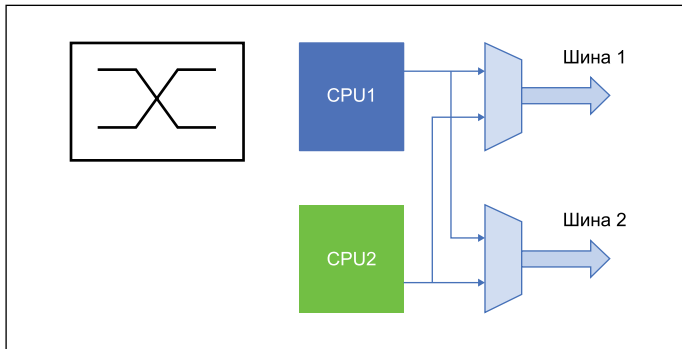


Рис. 9. Коммутатор (crossbar): обозначение и принцип реализации

Порядок выбора ведущих устройств для доступа к шине — это предмет отдельного рассмотрения. Если на шине находятся несколько ведущих устройств, простейшими способами выбора активного устройства являются доступ с фиксированным приоритетом и поочередный доступ.

При доступе с фиксированным приоритетом каждое из ведущих устройств подключается к соответствующему входу арбитра. Арбитр предоставляет доступ «верхнему» из всех устройств, дающих запросы на доступ. Если пронумеровать входы REQ, начиная с 0, то устройство номер 0 будет получать доступ с наивысшим приоритетом, то есть захватывать шину, если она свободна, а устройство номер 1 — только если устройство номер 0 не претендует в этот момент на захват шины. Такой порядок работы чреват ситуациями, когда ведущие устройства с низким приоритетом будут получать доступ к системной шине слишком редко, что приведет к их простоям и снижению общей производительности. С другой стороны, правильный выбор приоритетов доступа будет способствовать своевременной обработке запросов от ведущих устройств, выполняющих наиболее критичные задачи.

Поочередный доступ к шине предусматривает, что ведущее устройство, получившее доступ, при освобождении шины перемещается в конец списка, и при очередном запросе наивысший приоритет будет иметь следующее за ним устройство. Такой подход способствует более равномерному распределению времени между претендентами на системную шину.

Возможны и промежуточные варианты — например, в зависимости от критичности выполняемых задач и интенсивности обмена некоторые устройства могут перемещаться не в конец списка, а в его середину или на фиксированное место (получая таким образом 50% времени доступа). Вопросы проектирования арбитров системной шины нельзя считать до конца изученными, и в этой области остается пространство для дальнейших практических работ.

Для ПЛИС наличие большого числа внутренних трассировочных ресурсов делает удобной реализацию многослойных (layered) системных шин. В наиболее простом случае каждый процессор может иметь собственную системную шину с подключенными к ней периферийными устройствами. При этом, однако, необходимо решить вопрос архитектурного планирования и распределить периферийные устройства по процессорным ядрам. В таком случае придется также реализовать какой-то механизм обмена данными между процессорами, если все же требуется, чтобы разные процессоры могли управлять одним и тем же устройством.

Другой вариант организации нескольких шин — использование коммутатора (crossbar). Он представляет собой мультиплексор, обеспечивающий подключение к каждой из системных шин одного из процессоров. Условное обозначение такого узла на схеме и принцип реализации показаны на рис. 9.

Мультиплексоры, представленные на рис. 9, очевидно требуют управления. Для каждой из системных шин необходимо подключение только одного процессора (хотя и необязательно, чтобы в каждый момент какой-то процессор осуществлял обмен данными по шине).

Эта задача также решается арбитром, который в данном варианте несколько усложняется. Увеличение количества процессорных ядер и системных шин ведет к дальнейшему усложнению коммутаторов и схем предоставления доступа, поэтому такой подход к реализации многоядерных систем имеет свои естественные ограничения.

В настоящее время многослойные системные шины используются в софт-процессорах и аппаратных процессорных подсистемах Xilinx. Подробно с характеристиками ПЛИС с процессорными ядрами на кристалле можно ознакомиться в [4].

По поводу хорошо известной для ПЛИС Xilinx аббревиатуры AXI (Advanced eXtensible Interface) необходимо сделать определенное уточнение. Компания Xilinx отмечает, что AXI в общем виде не является системной шиной или спецификацией интерфейса, а задает общие правила обмена, которые в зависимости от особенностей реализации превращаются в конкретную системную шину. В настоящее время Xilinx предлагает три варианта таких шин:

- AXI4 — полнофункциональная реализация шины, поддерживающая как одиночный, так и пакетный обмен данными;
- AXI4 Lite — упрощенная реализация, не поддерживающая пакетный обмен данными;
- AXI4 Stream — «потокковая» реализация, поддерживающая только пакетный обмен данными, при этом фаза адреса как таковая отсутствует, данный вариант системной шины оптимален для высокоскоростной передачи данных в системе «точка-точка».

Разновидности шины AXI представляют практический интерес ввиду того, что САПР Vivado предоставляет готовые конфигурируемые подмножества интерфейсов. После настройки IP-ядра будет сгенерирован HDL-код на выбранном пользователем языке, который может быть применен в проекте пользователя, без процессора Microblaze или ARM.

При реализации контроллера системной шины со стороны софт-процессора самым простым вариантом становится использование операндов ALU в качестве сигналов адреса и данных. Сигнал разрешения записи может быть сформирован путем простой проверки, как показано в примере:

```
we <= '1' when cmd = <код команды записи> else '0';
```

Это упрощенный пример, поскольку он не учитывает состояние процессора, которое может выражаться как одной переменной состояния (работа/ожидание), так и индивидуальными флагами готовности работы каждой из ступеней конвейера. В конкретной реализации сигнал разрешения записи должен устанавливаться только в том случае, если команда находится на активной стадии конвейера.

Нужно отметить, что подобный подход делает работу с системной шиной практически неотличимой от работы с памятью. Единственным различием будет используемый сигнал «разрешение записи», а временные диаграммы обмена окажутся одинаковыми. В этом случае можно и не реализовывать отдельные команды доступа к периферийным устройствам, а вместо этого «подставлять» регистры вместо соответствующих ячеек памяти данных. Данный подход носит название memory mapped I/O («устройства ввода/вывода, отображенные на память»). Отдельные команды доступа к системной шине подразумевают, что используются дополнительные возможности, такие как фазированный обмен по шине (отдельная передача адреса и данных), обеспечение проверки готовности и т. п.

В целом для софт-процессоров, изначально предназначенных для работы в составе ПЛИС, предпочтительно начинать проектирование с простых вариантов системной шины, пользуясь возможностями ПЛИС по трассировке большого количества проводников. Поскольку при построении полностью автономной, работающей на одном кристалле процессорной системы нет необходимости выводить большое количество сигналов за пределы микросхемы, можно рассматривать варианты системных шин с несколькими слоями, в том числе полностью независимые (чтобы избежать применения сложных коммутаторов, способных оказать негативное влияние на тактовую частоту).

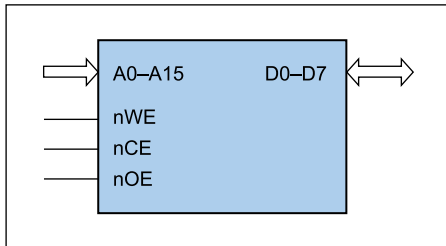


Рис. 10. Флэш-память с параллельным интерфейсом

Память и внешние интерфейсы

В рассмотренных ранее примерах архитектур использовалась блочная память FPGA. Такие модули представляются практически идеальным решением для построения процессорных систем на кристалле, поскольку блочная память не только обеспечивает доступ к данным за один такт (то есть не предполагает дополнительной латентности), но и находится непосредственно на кристалле в окружении логических ячеек, что упрощает трассировку. Кроме того, блочная память является двупортовой (true dual-port), что допускает не только увеличение пропускной способности такой памяти, но и построение надежно работающих схем разделения доступа к данным несколькими процессорами или процессором и устройством загрузки/отладки (что будет рассмотрено далее).

Определенным недостатком блочной памяти считается ее относительно небольшой объем. Несмотря на то, что он для разных микросхем ПЛИС находится в диапазоне от сотен килобит до десятков мегабит, вряд ли целесообразно превращать дорогостоящую ПЛИС в большую микросхему памяти, хранящую данные для процессора, занимающего очень маленькую часть программируемых ресурсов такой ПЛИС. Поэтому в целом ряде проектов необходимо добавлять внешние микросхемы памяти как для обеспечения дополнительного объема, так и для обеспечения новых функций — прежде всего энергонезависимости.

Наиболее распространенным типом энергонезависимой памяти является flash-ПЗУ («постоянное запоминающее устройство»). Английский аналог данной аббревиатуры — ROM (Read-Only Memory), то есть «память только для чтения». Название отражает тот факт, что ранние разновидности ROM были однократно программируемыми (на основе пережигаемых перемычек) или допускали стирание с помощью ультрафиолетового излучения. Это требовало специального оборудования, а потому на практике при работе в составе электронного изделия такие микросхемы не подразумевали запись данных. Современные разновидности энергонезависимой памяти обычно допускают электрическое стирание и перезапись данных в процессе работы, и понятие «только для чтения» стало в некотором роде условным.

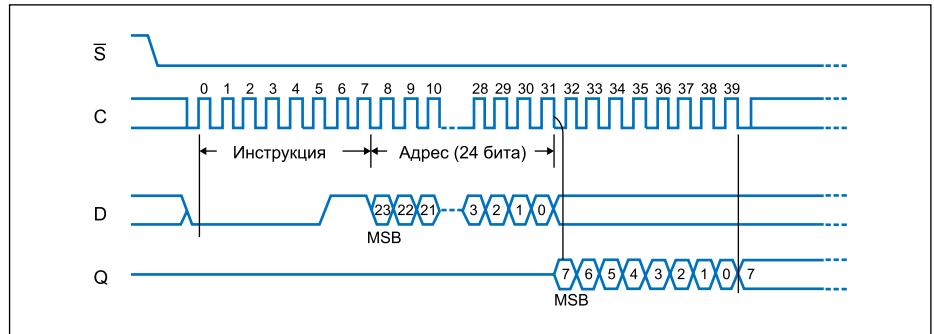


Рис. 11. Временные диаграммы обмена данными с флэш-памятью по SPI-интерфейсу

Наиболее простым для подключения является параллельный интерфейс микросхем памяти. Пример флэш-памяти с параллельным интерфейсом проиллюстрирован на рис. 10.

Показанные сигналы имеют следующее назначение:

- A — адрес ячейки памяти;
- D — данные (двунаправленная шина);
- nWE (write enable) — разрешение записи (обычно имеет активный низкий уровень сигнала);
- nCE (chip enable) — разрешение работы микросхемы (обычно имеет активный низкий уровень сигнала);
- nOE (output enable) — разрешение подключения выхода к шине данных.

Таким образом, если микросхема памяти выбрана (nCE = '0'), запись неактивна (nWE = '1') и выходы подключены к шине данных (nOE = '0'), то после изменения адреса на шине A микросхема через некоторое время выдаст на шину D содержимое соответствующей ячейки. Данный вариант интерфейса не использует тактовый сигнал, специфицируя вместо этого время между изменением адреса и появлением данных.

Для современных микросхем флэш-памяти типичное время задержки составляет 55, 70, 90 и 120 нс. С учетом того, что память является внешней по отношению к ПЛИС микросхемой, необходимо добавить время распространения сигналов по проводникам печатной платы, в итоге цикл чтения из такой микросхемы составит 100–150 нс, что соответствует тактовой частоте 7–10 МГц. Это очень мало по сравнению с типичными тактовыми частотами, получаемыми при работе софт-процессоров с накристалльной блочной памятью (50–200 и даже более МГц). Поэтому использовать внешнюю флэш-память в качестве памяти программ софт-процессора в общем случае нецелесообразно. Ее очевидным преимуществом над блочной памятью ПЛИС является большой объем, составляющий обычно единицы и десятки мегабит.

Кроме параллельного интерфейса, многие микросхемы внешней памяти имеют интерфейс SPI. Временные диаграммы обмена данными с флэш-памятью по интерфейсу SPI представлены на рис. 11.

К достоинствам такого интерфейса следует отнести малое количество линий (4), используемое для обмена. Однако тактовая частота SPI, допускаемая разработчиками подобных микросхем, составляет 20–105 МГц. На рис. 11 видно, что при работе по SPI протокол обмена чуть более сложен, чем «отправка адреса — прием данных». Если речь идет о произвольном (не пакетном, из последовательно расположенных ячеек) чтении, то отправка адреса должна предваряться командой READ. В итоге передача в ПЛИС 8 бит данных занимает около 40 тактов по интерфейсу SPI, если каждый раз цикл чтения производить с нуля. Для тактовой частоты 100 МГц удастся таким образом передать всего 2,5 Мбайт/с, что при 1-байт команде процессора ограничит его рабочую частоту величиной 2,5 МГц.

Исходя из этого, микросхемы флэш-памяти предпочтительно использовать как внешнее устройство хранения данных большого объема, при необходимости копируя часть данных в накристалльную память ПЛИС. Причем память команд и память данных процессора, вовлеченные в основной цикл работы конвейера, представляют собой блоки BRAM.

Интерфейс SPI используют также микросхемы EEPROM («память с электрическим стиранием»), которые отличаются от флэш-памяти меньшим объемом, но большим количеством циклов перезаписи. Вообще, EEPROM-память допускает индивидуальную работу с каждой ячейкой, тогда как флэш-память требует специального цикла стирания содержимого всей памяти или одного блока (обычно 256 или 512 байт). Микросхемы EEPROM удобны для хранения часто изменяющихся данных, таких как результаты регулярных измерений. Кроме EEPROM, SPI используют и некоторые перспективные типы памяти, такие как FRAM и MRAM. Часто разные производители применяют одинаковый электрический интерфейс и расположение выводов, что облегчает установку памяти нового типа в уже разработанные изделия.

Статическая память, или память с произвольным доступом (RAM, Random-Access Memory), является энергонезависимой. Это

означает, что сохранение данных требует наличия питания, однако процесс записи в эту память выполняется без предварительного стирания, и нет ограничения на количество циклов перезаписи.

Статическая память (SRAM, Static RAM) может иметь асинхронный или синхронный интерфейс. Асинхронный интерфейс полностью аналогичен асинхронному интерфейсу флэш-ПЗУ с тем отличием, что типичное время доступа составляет 10 или 12 нс. Существуют и более медленные варианты (они могут быть устаревшими или обеспечивать пониженное энергопотребление), однако величина задержки доступа к данным в 10 нс может использоваться для оценки быстродействия такой памяти при работе совместно с софт-процессором. Величина 10 нс выглядит существенно лучше, чем 55 нс для флэш-ПЗУ. Тем не менее 10 нс в данном случае не означают тактовую частоту 100 МГц, поскольку речь идет о задержке внутри самой микросхемы памяти, к которой также следует добавить задержку распространения сигнала по печатной плате и задержку в блоках ввода/вывода ПЛИС.

Статическая память с синхронным интерфейсом использует тактовый вход. Как и для любого синхронного устройства, все операции с такой памятью происходят по фронту тактового сигнала. Типичные тактовые частоты существующих на рынке микросхем памяти составляют 100–250 МГц, однако некоторые микросхемы могут подразумевать латентность доступа (то есть запрошенные выходные данные появляются после нескольких циклов тактового сигнала). Кроме того, ряд микросхем памяти требовал, чтобы при переключении между операциями чтения и записи вставлялись пустые такты. Микросхемы без подобного требования разными производителями обозначаются как ZBT SRAM (ZBT — Zero Bus Turnaround, нулевое время переключения шины) или NoBL (No Bus Latency). Подключение статической памяти с синхронным интерфейсом предусматривает предварительное изучение временных диаграмм ее работы с целью уточнить необходимое количество тактов на основные операции и имеющуюся латентность.

Более высокая скорость работы статической памяти в принципе допускает ее использование в «основном цикле» работы конвейера. При этом необходимо ожидать заметного снижения тактовой частоты, и основанием для применения внешней памяти может быть в основном ее большой объем. В связи с чем для софт-процессоров становится актуальным повышение компактности программного кода, чтобы основные программные компоненты размещались целиком на кристалле ПЛИС, а обращение к внешней памяти происходило редко и под контролем софт-процессора, явным образом перемещающего требуемые ему блоки данных.

Из сочетания быстрой накристалльной и медленной внешней памяти органично следует подход, активно применяемый в современных высокопроизводительных процессорных системах, — кэш-память (cache). Поскольку затруднительно (и чрезмерно дорого) сделать всю память работающей на частоте процессорного ядра, можно ограничиться помещением в процессор небольшого объема высокоскоростной памяти. Остальную память выбирают таким образом, чтобы обеспечивать нужный большой объем, но скорость ее работы может быть ниже. Однако неминуемо возникает вопрос: какие области памяти необходимо сделать быстрыми? Например, если 32 кбит памяти будут работать на частоте процессорного ядра, а 4 Гбит — на частоте, меньшей в 3–5 раз, вероятность того, что часто используемый программный код окажется именно в блоке 32 кбайт, весьма низка. Выпуская процессор для массового применения, невозможно сказать заранее, к каким адресам памяти чаще всего будут происходить обращения. Вот почему быстрая память используется в качестве временного буфера данных, не имеющего жестко фиксированного адреса. Вместо этого в такую память загружаются данные или программный код, обращение к которому производится в настоящий момент времени. Термин cache соответствует понятию «кошелек», или «карманные деньги», проводя аналогию с деньгами, которые человек берет с собой для немедленного использования, хотя основная часть его средств находится дома или на банковском счете.

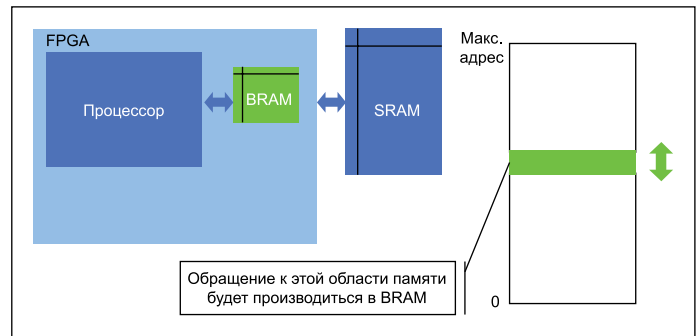


Рис. 12. Принцип использования кэш-памяти в процессоре

Реализация кэш-памяти и порядок ее взаимодействия с основной памятью — сложная тема, предназначенная для обсуждения в большой серии публикаций. Представленная на рис. 12 схема крайне упрощена и служит в основном для формулирования вопросов, подлежащих решению.

Например, показано, что некоторая область основной памяти «перекрывает» кэш-память. Поскольку процессор может работать с внутренней памятью быстрее, запись с кэш может произойти за один такт, поэтому запись в основную память не производится. Однако возникает вопрос: что делать, когда придется изменить диапазон кэшируемых адресов? Внешняя память SRAM не получала копию данных, записанных в кэш, а значит, работа программы рискует оказаться потерянной. Чтобы этого не произошло, при изменении диапазона кэшируемых адресов все сделанные изменения должны быть записаны в основную память.

Реализация механизма записи данных из кэш-памяти в основную память может быть выполнена одним из двух основных способов. «Сквозная запись» (write through) означает, что при каждой записи в кэш-память копия данных записывается и в основную память. «Отложенная запись» (write back) подразумевает, что изменения, сделанные в кэш-памяти, накапливаются, а при необходимости изменить диапазон кэшируемых адресов все изменения записываются в основную память. Первый способ обеспечивает постоянное соответствие кэш-памяти и основной памяти (с учетом того, что контроллер внешней памяти может работать независимо), однако при интенсивной записи внешняя память способна замедлить работу процессора. При реализации алгоритма записи write back характерны длительные циклы обновления основной памяти, инициируемые контроллером при необходимости изменения кэшируемого диапазона.

Можно сформулировать еще несколько вопросов, подлежащих решению. Для программиста несложно представить ситуацию, когда используемые данные расположены в двух отстоящих друг от друга диапазонах адресов (например, копирование одного массива в другой). Если размер кэш-памяти недостаточен, чтобы вместить оба массива, контроллер будет постоянно переключаться между двумя массивами, что вызовет замедление работы. Простым решением является применение нескольких областей кэш-памяти. В таком случае и массив-источник, и массив-приемник окажутся в кэш-памяти, процессор произведет обработку данных только с помощью BRAM, а затем изменения будут однократно записаны в основную память.

Наличие нескольких областей (страниц) кэш-памяти приводит разработчиков на достаточно сложный путь. Прежде всего, теперь при попытке доступа к памяти необходимо проверять все имеющиеся страницы кэша, поскольку запрашиваемый адрес может находиться в любой из них. Такая проверка должна быть произведена с небольшой задержкой, чтобы не снизить тактовую частоту (иначе польза от кэш-памяти резко снижается). Можно представить, что наличие 256 независимых страниц кэш-памяти серьезно усложнит схему проверки адреса, и реализация такой схемы в ПЛИС окажется неэффективной.

Важная алгоритмическая проблема — смена кэшируемых адресов. Например, если обращение к памяти производится таким образом,

что используется не кэш, а внешняя память, необходимо выполнить вытеснение страницы, то есть записать ее содержимое в основную память и переключиться на кэширование другого диапазона. Здесь сразу возникают вопросы, не имеющие однозначного решения. Сколько обращений к внешней памяти должно произойти, чтобы было принято решение о вытеснении? Какую из страниц следует освободить?

В плане выбора страницы для вытеснения известны несколько базовых подходов. Подход LRU (Least Recently Used) вытесняет страницу, к которой не обращались дольше всех. Подход MRU (Most Recently Used), напротив, вытесняет страницу, использованную последней. В первом случае имеется в виду, что давно не применявшаяся страница, скорее всего, уже не нужна. Во втором — что часто используемая страница, вероятно, использована полностью и в будущем обращения к ней маловероятны. Однозначный выбор между этими подходами сделать невозможно.

На практике реализация собственной подсистемы управления кэш-памятью является сложным и неоднозначным процессом, существенно зависящим от использованной элементной базы. Если речь не идет о прототипировании процессора для массового применения, работа над собственным контроллером кэш-памяти способна существенно затормозить проект, тем более что итоговые результаты в немалой степени зависят от множества факторов — архитектуры и организации кэш-памяти (write through/write back, количество страниц, алгоритм вытеснения), ее топологической оптимизации, выбранной микросхемы внешней памяти и т. д.

Кроме того, хотя построение многоядерных систем пока не было рассмотрено, следует упомянуть о такой важной проблеме, как когерентность кэш-памяти (cache coherency). На первый взгляд многоядерный процессор с многоуровневой кэш-памятью представляется высокопроизводительной системой, а большой и сложно организованный кэш создает впечатление высокой производительности. Однако при работе нескольких ядер с одной областью памяти возникает серьезная проблема.

Допустим, два процессора выполнили кэширование одной и той же переменной. Рассматриваем ситуацию, когда ядро 1 записало в эту переменную значение 5, а ядро 2 — значение 10, причем с точки зрения алгоритмов и логики программы ядро 2 приступило к работе строго после ядра 1. В этом случае программист ожидает, что переменная примет значение 10.

Однако при совместном кэшировании (и игнорировании требования когерентности) ситуация может оказаться неопределенной. Так, если ядро 2 вытеснит страницу кэша раньше, чем ядро 1, то сначала в основную память попадет правильное значение 10, а затем ядро 1 запишет в эту же память собственную версию кэшированной страницы, в которой содержится значение 5. Это и соответствует ситуации потери когерентности кэш-памяти.

Очевидным и самым простым решением является отслеживание каждым ядром состояния кэш-памяти других ядер. Если те данные, которые записываются одним ядром, кэшируются другими ядрами, они также должны получить копию записываемых данных. Это дополнительно существенно усложняет проектирование, поскольку вместо повышения производительности можно в итоге получить ее снижение из-за усложнения схем контроллера памяти и снижения тактовой частоты. Немаловажно и отслеживание логических ошибок при проектировании.

Отдельный важный вопрос — применение динамической памяти. Этот тип памяти отличается высокой тактовой частотой, используемой при обмене данными, большим объемом (значительно больше, чем у статической памяти), но большей сложностью работы. Можно посоветовать обратиться к рекомендациям Xilinx по реализации интерфейсов памяти [5] и перечислить основные проблемы работы с ней.

Динамическая память построена на основе массива конденсаторных ячеек, в отличие от триггеров, используемых в статической памяти. Конденсатор имеет гораздо меньший размер, однако быстро теряет электрический заряд. Поэтому требуется выполнять посто-

янное обращение к памяти, что вызывает обновление (регенерацию) заряда. Регенерация должна выполняться регулярно, и современные микросхемы памяти обычно реализуют ее самостоятельно. Однако необходимость выполнения регенерации задает нижний предел тактовой частоты, подаваемой на такую микросхему, поэтому для ее нормальной работы нужны определенные усилия как со стороны ПЛИС, так и со стороны разработчика печатной платы.

Динамическая память не предполагает прямого доступа к ячейкам по принципу «адрес на входе — данные на выходе». Вместо этого применяется доступ к встроенному контроллеру с посылкой команды, адреса и, возможно, пакета данных. Используется синхронный интерфейс, причем для повышения производительности работа выполняется не только по фронту, но и по спаду тактового сигнала. Это отражено в названии современных микросхем динамической памяти — DDR (Double Data Rate). В настоящее время происходит переход от интерфейса DDR3 к DDR4, хотя этим перечень используемых микросхем не ограничивается.

Для простых проектов не рекомендуется выполнять проектирование собственных контроллеров динамической памяти. Обеспечение простого функционирования динамической памяти требует достаточно сложной схемы, как по функциональному наполнению, так и по описанию проектных ограничений. Даже низкоскоростные варианты контроллеров предполагают реализацию целого перечня требований, в том числе и к печатной плате [6].

При необходимости реализации динамической памяти (она имеет очевидную привлекательность из-за большого объема) рекомендуется использовать бесплатно предоставляемое IP-ядро Xilinx Memory Interface Generator. Оно обеспечивает, прежде всего, задание проектных ограничений, поддерживающих работоспособность контроллера памяти в условиях жестких требований к задержкам распространения сигналов.

Заключение

Данная часть статьи скорее описывает предостережения и компромиссы, чем предлагает эффективные решения. В современных процессорных системах предусмотрено множество технологий, которые кажутся привычными и простыми в силу широкого распространения. Однако такие приемы, как кэширование (тем более в многоядерной системе), многослойные системные шины, динамическая память DDR3/4, высокоскоростные интерфейсы, предполагают высокую квалификацию разработчика, требуют большой трудоемкости для реализации, отладки и воспроизведения показателей при серийном производстве (для печатных плат), поэтому оставляют мало пространства для исследовательской деятельности. Более привлекательной для получения практических результатов выглядит разработка специализированных софт-процессоров, действующих преимущественно с накристалльной памятью и предназначенных для решения частных задач в составе комплексных вычислительных систем.

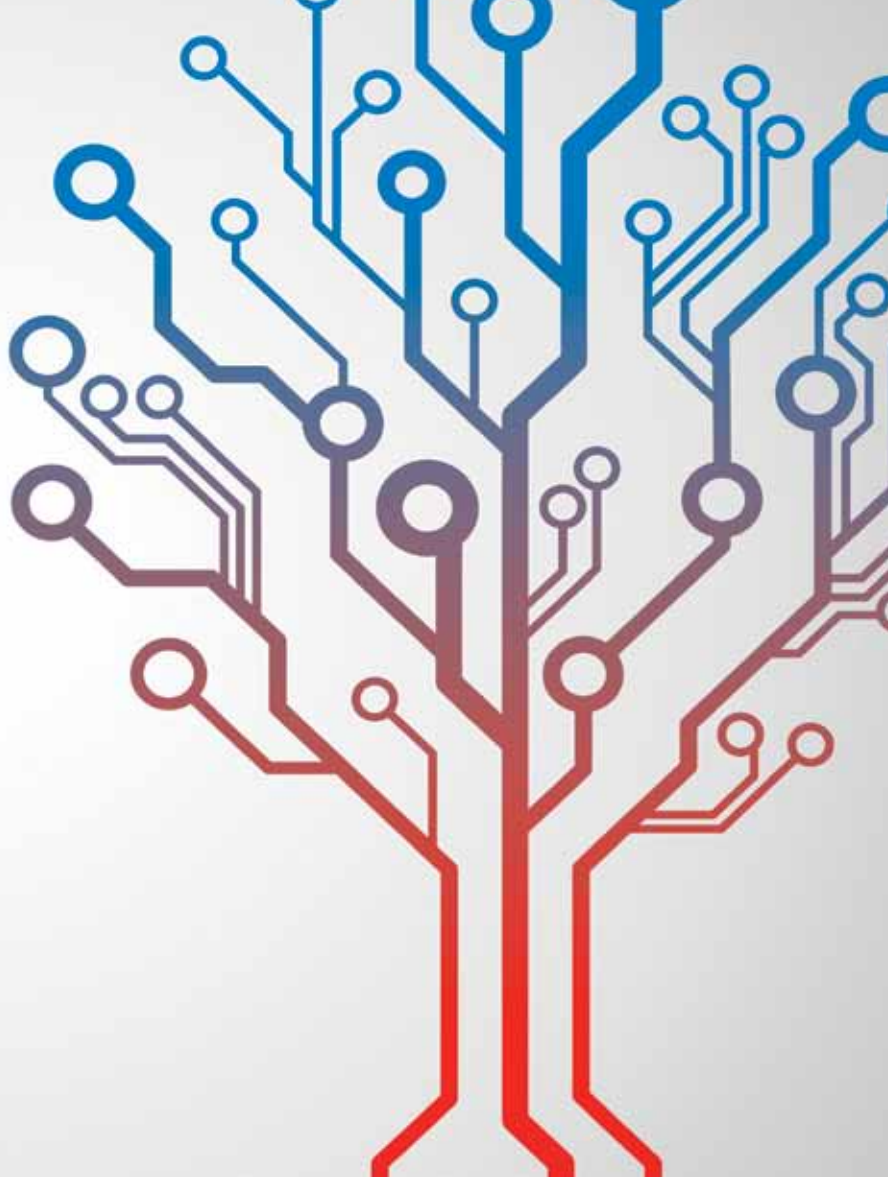
Далее в цикле статей будет рассмотрена разработка инструментальных средств компиляции, отладки и загрузки программ, а также вопросы совместной оптимизации архитектуры процессора и системы команд с учетом требований программного обеспечения. ■

Литература

1. UltraFast Design Methodology Guide for the Vivado Design Suite. www.xilinx.com/support/documentation/sw_manuals/xilinx2017_4/ug949-vivado-design-methodology.pdf
2. www.pcisig.com/
3. AXI Reference Guide. www.xilinx.com/support/documentation/ip_documentation/ug761_axi_reference_guide.pdf
4. www.xilinx.com/products/silicon-devices/soc.html
5. www.xilinx.com/products/intellectual-property/mig.html
6. www.xilinx.com/support/documentation/white_papers/wp484-a7-s7-ddr2-3-pcb.pdf

МК PIC® и AVR®

Вместе наши возможности
безграничны



Хотите сделать свои проекты интеллектуальными, эффективными и доступными? У Microchip имеются изделия и инструменты, способные облегчить эту задачу. В ассортимент компании входит более 1200 8-разрядных микроконтроллеров PIC® и AVR®. Это не только широчайшая продуктовая линейка в отрасли, но и новейшие решения, позволяющие повысить производительность, снизить энергопотребление и сократить время выхода изделий на рынок. 45-летний опыт создания экономичных коммерческих микроконтроллеров позволяет нам быть поставщиком инновационных решений, обеспечивающих преемственность.



Ключевые особенности

- ▶ Автономная периферия
- ▶ Малое энергопотребление
- ▶ Высокая надежность
- ▶ Простота использования

microchip
DIRECT
www.microchipdirect.com

 **MICROCHIP**

www.microchip.com/8bitEU

АМС-модуль TORNADO-AZ/FMC от «МикроЛАБ Системс» с ПЛИС Xilinx Zynq-7000

Российский разработчик аппаратуры ЦОС компания «МикроЛАБ Системс» объявила о пополнении своего семейства АМС-модулей новым уникальным высокопроизводительным устройством TORNADO-AZ/FMC.

АМС-модуль TORNADO-AZ/FMC включает универсальную систему на кристалле (СнК) Xilinx Zynq-7000 Kintex AP SoC и посадочное место (сайт) для дочернего FMC-субмодуля ввода/вывода. СнК Zynq-7000 с встроенными двумя ядрами ARM Cortex-A9, логикой высокой плотности и пулом трансиверов 12,5 Gbps отлично подходит для широкого круга приложений. Поддержка FMC-субмодулей стандарта VITA57.1-2008 форматов HPC и LPC (160 I/O, 8xGBT 12,5 Gbps) помогает пользователю максимально точно адаптировать внешний ввод/вывод к требованиям конкретной решаемой задачи, используя широкий выбор совместимых FMC-субмодулей различного назначения (АЦП, ЦАП, SFP+, QSFP+, радиоприем/передача и др.) от любого производителя. Наличие слота для карт микро-SD на передней панели АМС-модуля предоставляет дополнительную возможность быстро и удобно обновлять ПО и накапливать большие массивы данных для последующего анализа и обработки на управляющем ПК.

Модуль устанавливается в АМС-слот шасси стандарта PICMG MicroTCA или несущих плат стандарта PICMG AdvancedTCA и может также применяться в качестве автономного контроллера без шасси MicroTCA.

АМС-модуль TORNADO-AZ/FMC предназначен для работы в составе высокопроизводительных, распределенных, высоконадежных и компактных систем и комплексов TORNADO-MTCA с реконфигурируемой архитектурой для широкого круга приложений, включая ЦОС, связь, телекоммуникацию, радиомониторинг, измерительные системы, медицинские приборы и т. д.

Разработка ПО для АМС-модуля TORNADO-AZ/FMC поддерживается унифицированной средой TASDK с высокоуровневым API для всех АМС-модулей TORNADO-Axxx от «МикроЛАБ Системс». TASDK позволяет не только быстро проектировать прикладное ПО для ядер ARM СнК Zynq-7000 в средах Linux, FreeRTOS и baremetal и для раздела логики СнК АМС-модуля TORNADO-AZ/FMC, но и дает пользователю возможность переносить разрабатываемое прикладное ПО между различными аппаратными платформами АМС-модулей TORNADO-Axxx с минимальными модификациями и в кратчайшие сроки. Управляющее ПО в составе TASDK с высокоуровневым API и набором готовых приложений позволяет удаленно управлять TORNADO-Axxx



от ПК (Windows, Linux) и мобильных устройств на базе Android по сети 1 GbE LAN/WAN, а также поддерживает межмодульную коммуникацию внутри шасси MicroTCA (АМС-to-АМС) для автоконфигурирования и синхронизации систем TORNADO-MTCA.

Новинка поддерживает высокоскоростную передачу данных реального времени внутри шасси MicroTCA через магистральные АМС Fabric-DEFG порты 4-7 и 8-11 стандартов АМС.2 (10 GbE/40 GbE), АМС.4 (Serial RapidIO, до 50 Gbps) и АМС.1 (PCIe, до 64 Gbps). Это отлично соответствует требованиям широкого спектра приложений телекоммуникации и связи.

Встроенный MMC-контроллер АМС-модуля TORNADO-AZ/FMC реализован на базе специализированного MMC-ядра TAMMC для АМС-модулей «МикроЛАБ Системс» и, кроме стандартных функций коммуникации с MCH-контроллером шасси MicroTCA и активации АМС-модуля, осуществляет высокоскоростной мониторинг состояния источников питания и температуры модуля для его надежного функционирования и защиты в критических ситуациях. Информация о состоянии АМС-модуля доступна для приложений пользователя для ядер ARM СнК и управляющих приложений для ПК и мобильных устройств на базе Android.

АМС-модуль поставляется с различными типами СнК Zynq-7000 (XC7Z045, XC7Z05, XC7Z100) со всеми доступными градациями быстродействия ('-1', '-2', '-3') и температурного диапазона ('C', 'E', 'I'), а также с различными конфигурациями памяти (DDR3, FLASH, MRAM) и опциями ввода/вывода.

www.mlabsys.ru

5-6 ИЮНЯ 2018
КДЦ "CLUB HOUSE"
проспект МЕДИКОВ, д. 5

XI СПЕЦИАЛИЗИРОВАННАЯ ВЫСТАВКА

ПЕРЕДОВЫЕ ТЕХНОЛОГИИ АВТОМАТИЗАЦИИ

ПТА — САНКТ-ПЕТЕРБУРГ 2018

Автоматизация
зданий и инженерных
систем

Автоматизация
промышленного
предприятия

Автоматизация
технологических
процессов

ИКТ в
промышленности

В ДЕЛОВОЙ ПРОГРАММЕ:

- Industry 4.0: принципы создания цифрового предприятия
- Диспетчерское управление инфраструктурными объектами
- Практика автоматизации инженерных систем зданий
- Промышленная автоматизация в проектах и решениях
- Интеллектуальные системы безопасности
- Круглые столы и семинары компаний

Организатор **Экспотехника**

+7 (812) 448-03-38, +7 (495) 234-22-10 / info@pta-expo.ru / www.pta-expo.ru

Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 22

Валерий ЗОТОВ
walerry@km.ru

Прежде чем приступить непосредственно к выполнению процесса конфигурирования кристалла программируемой логики или расширяемой процессорной платформы, установленного на плате подключенного инструментального модуля, рекомендуется уточнить его текущее состояние и указать файл, содержащий требуемый вариант конфигурационной последовательности проектируемого устройства.

Выбор загружаемого файла конфигурационной последовательности

Для получения необходимых сведений о параметрах ПЛИС или программируемой системы на кристалле, используемой в составе подключенного инструментального модуля для аппаратной реализации проектируемого устройства, нужно во встроенном окне Hardware интегрированной среды разработки Vivado IDE щелчком левой кнопки мыши выделить строку, в которой отображается ее условное обозначение. При этом во встроенном окне **Hardware Device Properties** появляется информация о параметрах выбранного кристалла программируемой логики или расширяемой процессорной платформы. Указанное окно содержит две вкладки с названиями **General** и **Properties**. Во вкладке **General** представлены сведения только об основных параметрах выбранной ПЛИС или программируемой системы на кристалле. Доступ ко всем ее параметрам открывает вкладка **Properties**.

Информацию о текущем состоянии кристалла программируемой логики или расширяемой процессорной платформы предоставляет параметр Status, который отображается на вкладке **General** встроенного окна **Hardware Device Properties** и во встроенном окне **Hardware** (рис. 1). Если выбранная ПЛИС или программируемая система на кристалле уже содержат какую-либо конфигурационную информацию, то данный параметр принимает значение Programmed. В противном случае в качестве значения параметра Status отображается вариант Not programmed.

Идентификатор файла конфигурационных данных, ассоциируемого с выбранным кристаллом программируемой логики или расширяемой процессорной платформы, определяется в поле редактирования значения параметра Programming file, которое также представлено на вкладке General встроенного окна **Hardware Device Properties** (рис. 1). Для быстрого поиска требуемого файла конфигурационной последовательности целесообразно воспользоваться клавишей с пиктограммой в виде многоточия («...»), расположенной справа от этого поля редактирования. При нажатии клавиши открывается диалоговая панель с заголовком Specify Bitstream File, как показано на рис. 1. Выделив в открывшейся диалоговой панели идентификатор нужного файла конфигурационных данных, следует подтвердить его нажатием клавиши ОК, находящейся в нижней части этой панели. После закрытия диалоговой панели Specify Bitstream File идентификатор выбранного файла, включающий полный путь доступа к нему, отображается в поле редактирования значения параметра Programming file.

Загрузка конфигурационной последовательности проектируемого устройства

Загрузка конфигурационной последовательности проектируемого устройства в кристалл программируемой логики или расширяемой процессорной платформы, установленный на плате подключенного инструментального модуля, осуществляется командой **Program Device**. Доступ к ней предоставляет всплывающее меню **Tools** основного окна интегрированной среды разработки

Vivado IDE, подраздел Hardware Manager раздела Program and Debug панели управления Flow Navigator и контекстно зависимое всплывающее меню. При выборе данной команды во всплывающем меню **Tools** или подразделе Hardware Manager на экране появляется всплывающее меню следующего уровня, которое содержит список ПЛИС и программируемых систем на кристалле, представленных в составе подключенной цепочки периферийного сканирования. В отображаемом списке нужно щелчком левой кнопкой мыши выделить строку с условным обозначением кристалла программируемой логики или расширяемой процессорной платформы, применяемого для аппаратной реализации разрабатываемого устройства. После этого открывается диалоговая панель с заголовком Program Device, как демонстрирует рис. 2.

Открывшаяся диалоговая панель имеет поле редактирования значений параметров **Bitstream file** и **Debug probes file**. Параметр **Bitstream file** определяет идентификатор файла, содержащего вариант конфигурационной последовательности проектируемого устройства, предназначенный для загрузки в выбранную ПЛИС или программируемую систему на кристалле. По умолчанию в поле редактирования значения этого параметра представлен идентификатор файла, который указан в качестве значения параметра **Programming file** на вкладке **General** встроенного окна **Hardware Device Properties** (рис. 1). При необходимости предлагаемый вариант файла конфигурационных данных можно изменить, используя клавиатуру или диалоговую панель Specify Bitstream File, которая открывается при нажатии клавиши с пиктограммой в виде многоточия, располо-

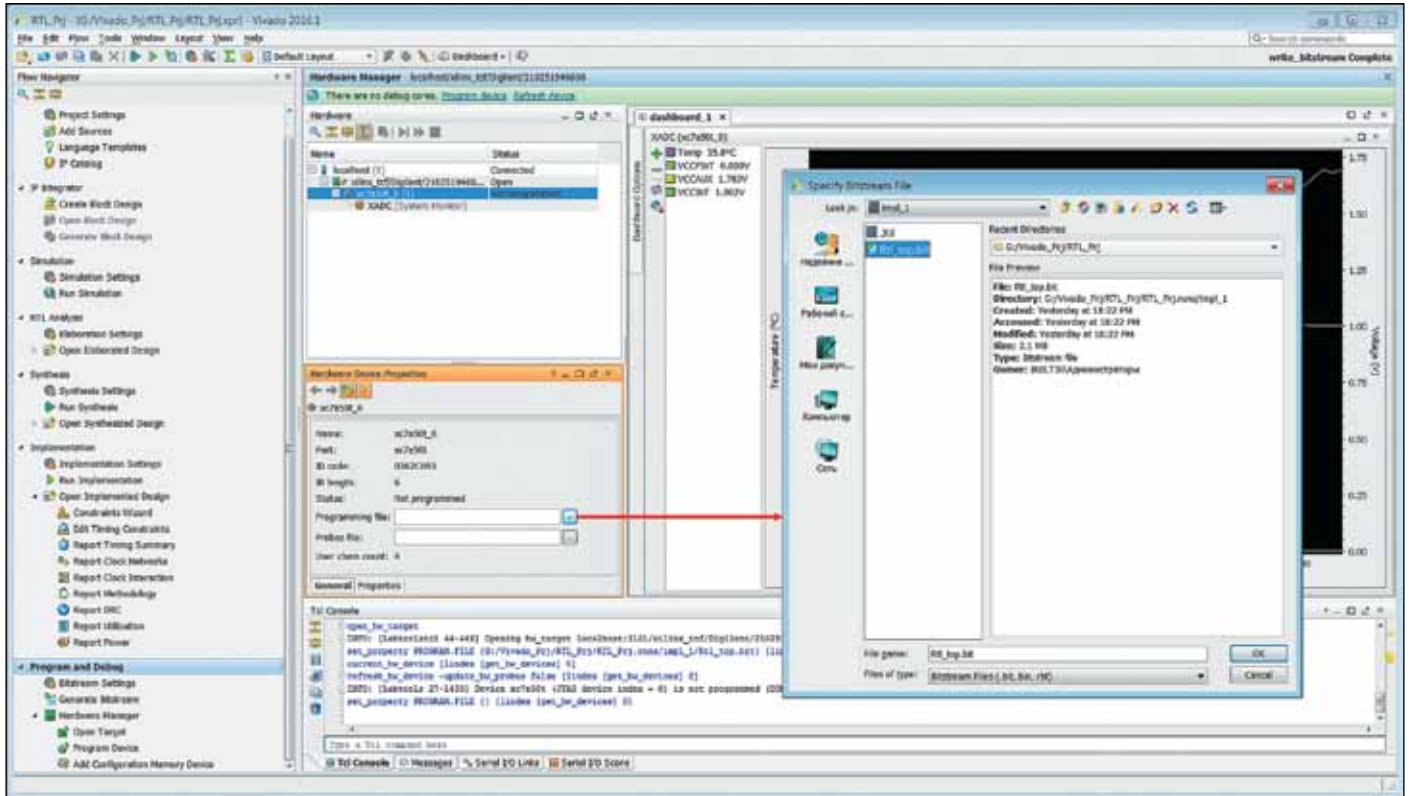


Рис. 1. Выбор файла конфигурационной последовательности, загружаемого в кристалл программируемой логики или расширяемой процессорной платформы

женной справа от поля редактирования значения параметра **Bitstream file**. С помощью параметра **Debug probes file** задается идентификатор файла, содержащего информацию о цепях проектируемого устройства, иссле-

дуемых в процессе аппаратной верификации разрабатываемого проекта.

Удобнее всего для конфигурирования ПЛИС или программируемой системы на кристалле воспользоваться командой

Program Device, представленной в контекстно зависимом всплывающем меню. Оно вызывается щелчком правой кнопки мыши при расположении курсора в строке с условным обозначением используемого кристалла

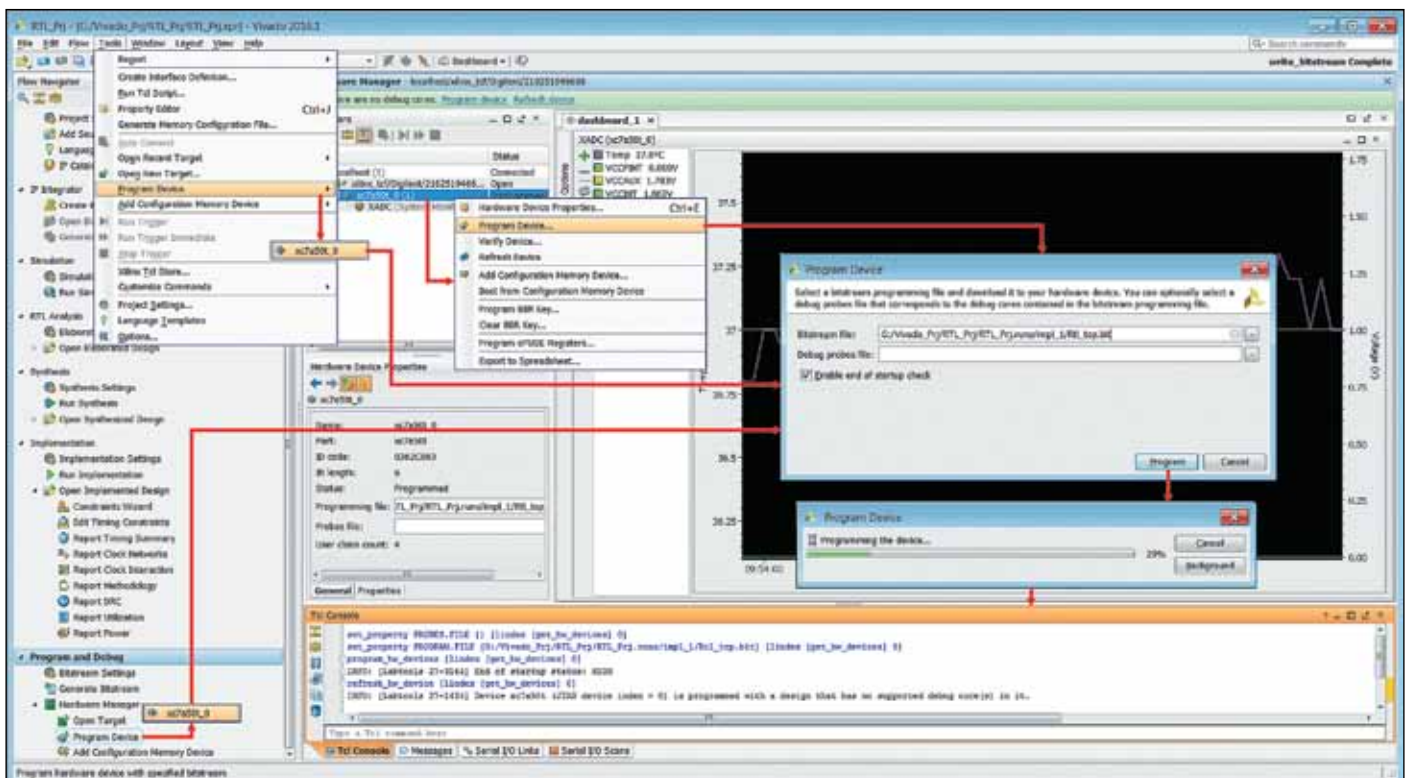


Рис. 2. Загрузка конфигурационной последовательности проектируемого устройства в кристалл программируемой логики или расширяемой процессорной платформы

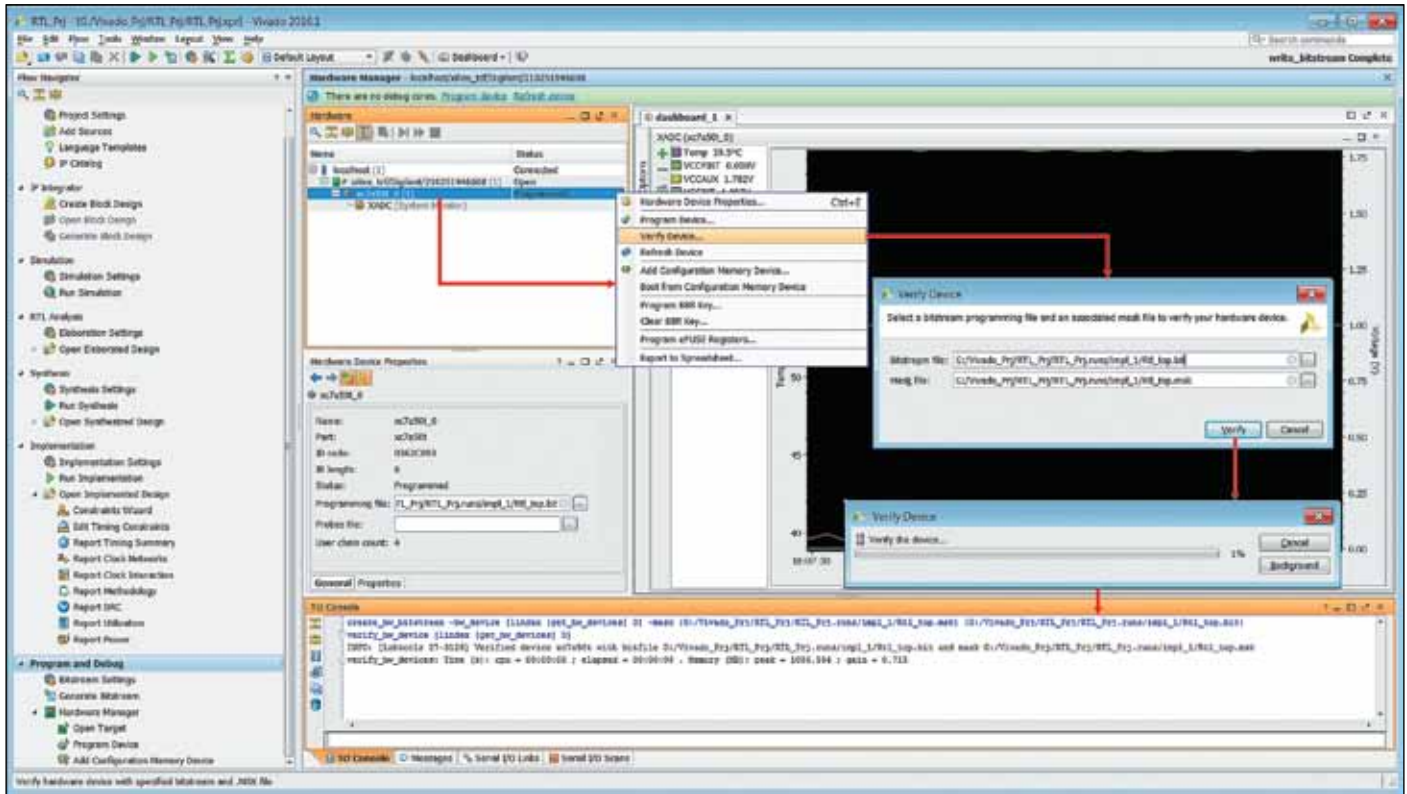


Рис. 3. Контроль достоверности конфигурационных данных, загруженных в кристалл программируемой логики или расширяемой процессорной платформы

программируемой логики или расширяемой процессорной платформы, имеющейся во встроенном окне **Hardware**. В этом случае при выполнении команды **Program Device** сразу открывается диалоговая панель **Program Device**, минуя выбор ПЛИС или программируемой системы на кристалле в составе подключенной цепочки периферийного сканирования.

Запуск процесса конфигурирования выбранного кристалла программируемой логики или расширяемой процессорной платформы выполняется нажатием клавиши **Program**, расположенной в нижней части диалоговой панели **Program Device**. При этом открывается одноименная информационная панель, где приведены краткие сведения о ходе загрузки конфигурационной последовательности проектируемого устройства в выбранный кристалл (рис. 2). Завершение процесса конфигурирования ПЛИС или программируемой системы на кристалле сопровождается соответствующей информацией, отображаемой на вкладке **TCL Console** консольной области основного окна управляющей оболочки САПР серии Xilinx Vivado HLx Design Suite.

Контроль достоверности загруженных конфигурационных данных

Для проверки достоверности конфигурационных данных, загруженных в кристалл программируемой логики или расширяемой процессорной платформы, предусмотрена команда **Verify Device**. В процессе выполняемого контроля производится обратное считывание конфигурационных данных из сконфигурированной ПЛИС или программируемой системы на кристалле и последующее сравнение с содержимым соответствующего файла, который ассоциируется с выбранным элементом цепочки периферийного сканирования. Чтобы воспользоваться командой **Verify Device**, необходимо щелчком правой кнопки мыши открыть контекстно зависимое всплывающее меню, предварительно расположив курсор в строке с условным обозначением проверяемого кристалла программируемой логики или расширяемой процессорной платформы, отобра-

жаемой во встроенном окне **Hardware**. При выборе указанной команды на экране появляется диалоговая панель с заголовком **Verify Device**, как показано на рис. 3.

В открывшейся диалоговой панели представлены поля редактирования значений параметров **Bitstream file** и **Mask file**. Параметр **Bitstream file** задает идентификатор файла конфигурационной последовательности, с которой сопоставляются конфигурационные данные, считанные из кристалла программируемой логики или расширяемой процессорной платформы. В поле редактирования значения параметра **Mask file** необходимо указать идентификатор файла маски, используемого для сопоставления позиций соответствующих разрядов данных в конфигурационном битовом потоке при их верификации. Этот файл, имеющий расширение *msk*, создается при генерации конфигурационной последовательности проектируемого устройства, если индикатор состояния параметра **-mask_file** установлен в положение «Включено» [40].

Процесс контроля достоверности конфигурационной информации, содержащейся в ПЛИС или программируемой системе на кристалле, запускается нажатием клавиши **Verify**, находящейся в нижней части диалоговой панели **Verify Device**. После этого на экран выводится одноименная информационная панель, предоставляющая краткие сведения о текущем состоянии процесса верификации конфигурационных данных, загруженных в кристалл (рис. 3). Информация о результатах проведенной проверки приводится на вкладке **TCL Console** консольной области основного окна интегрированной среды разработки Vivado IDE. Если текущая конфигурация выбранной ПЛИС или программируемой системы на кристалле совпадает с конфигурационной последовательностью, содержащейся в указанном файле, то генерируется следующее сообщение:

```
INFO: [Labtools 27-3126] Verified device <условное_обозначение_кристалла> with bitfile <идентификатор_файла_конфигурационной_последовательности> and mask <идентификатор_файла_маски>
```

При получении отрицательных результатов проверки достоверности конфигурационных данных выбранного кристалла програм-

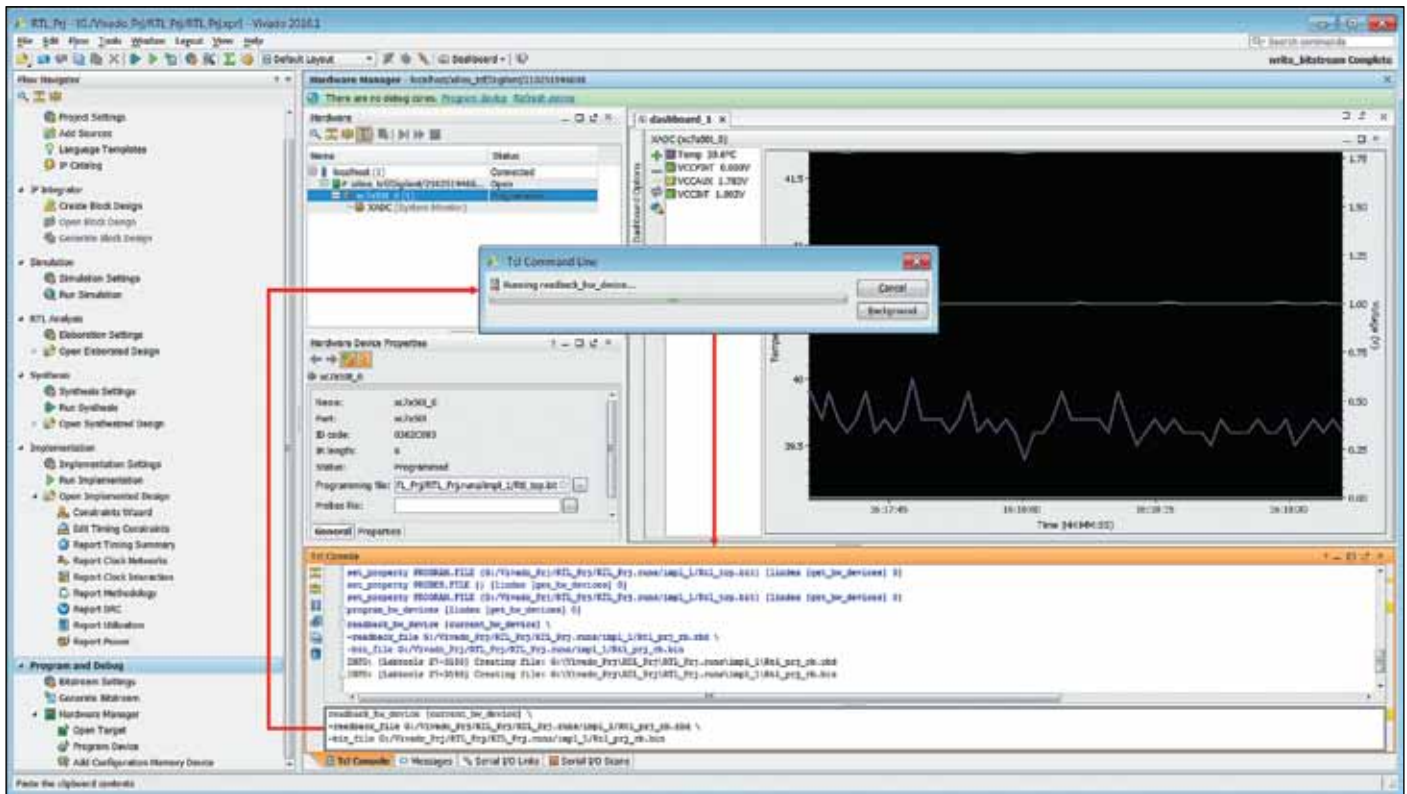


Рис. 4. Чтение конфигурационной информации, загруженной в кристалл программируемой логики и расширяемой процессорной платформы

мируемой логики или расширяемой процессорной платформы на вкладке **TCL Console** отображается сообщение об ошибке:

```
ERROR: [Labtools 27-3125] Verification failed for device: <условное_обозначение_кристалла>. Device bits do not match bitfile <идентификатор_файла_конфигурационной_последовательности> and mask <идентификатор_файла_маски>
```

Чтение загруженной конфигурационной информации

Средства конфигурирования кристаллов программируемой логики и расширяемых процессорных платформ, входящие в состав САПР серии Xilinx Vivado HLx Design Suite, поддерживают возможность обратного чтения загруженных конфигурационных данных с последующим сохранением их в файле на диске ПК. Эта возможность может быть реализована, только если при определении параметров процесса формирования конфигурационной последовательности проектируемого устройства не устанавливалась соответствующая защита. Для чтения конфигурационных данных, содержащихся в ПЛИС или программируемой системе на кристалле, в качестве значения параметра **Specify security level for Readback and Reconfiguration** при генерации конфигурационной последовательности должен быть указан вариант **None** [41]. Считанные конфигурационные данные могут сохраняться в файлах в двух форматах — *rbd* и *bin*.

Процесс обратного чтения конфигурационной последовательности, загруженной в кристалл программируемой логики и расширяемой процессорной платформы, и ее запись в соответствующие файлы осуществляется только с помощью директивы `readback_hw_device` языка TCL (Tool Command Language). Полный формат этой команды выглядит следующим образом:

```
readback_hw_device [current_hw_device] \
-readback_file <идентификатор_файла_rbd> \
-bin_file <идентификатор_файла_bin>
```

Идентификаторы файлов, указываемых в представленной команде, должны включать полный путь доступа к ним.

Директива обратного чтения конфигурационных данных вводится с помощью клавиатуры в командной строке, которая представлена в нижней части вкладки **TCL Console** консольной области основного окна интегрированной среды разработки Vivado IDE. Краткие сведения о ходе ее выполнения отображаются в информационной панели TCL Command Line, чей вид приведен на рис. 4.

После успешного завершения процесса обратного чтения конфигурационных данных на вкладке **TCL Console** появляется информация о создании соответствующих файлов, которая включает следующие сообщения:

```
INFO: [Labtools 27-3158] Creating file: file <идентификатор_файла_rbd>
INFO: [Labtools 27-3158] Creating file: file <идентификатор_файла_bin>
```

Генерация файлов программирования конфигурационной Flash-памяти

Конфигурационные данные, загружаемые в кристалл программируемой логики или расширяемой процессорной платформы, не сохраняются при выключении напряжения питания разрабатываемого устройства. Поэтому при каждом включении напряжения питания эти данные должны быть загружены в ПЛИС или программируемую систему на кристалле из внешнего источника. В большинстве случаев для хранения конфигурационной информации применяются элементы энергонезависимой Flash-памяти с различным интерфейсом. В составе САПР серии Xilinx Vivado HLx Design Suite предусмотрены средства преобразования конфигурационной последовательности в файл программирования Flash ППЗУ. Эти средства позволяют формировать файлы прошивки микросхем конфигурационной Flash-памяти в стандартных промышленных форматах, поддерживаемых различными аппаратными программаторами.

Для подготовки файла программирования конфигурационного ППЗУ следует воспользоваться командой **Generate Memory**

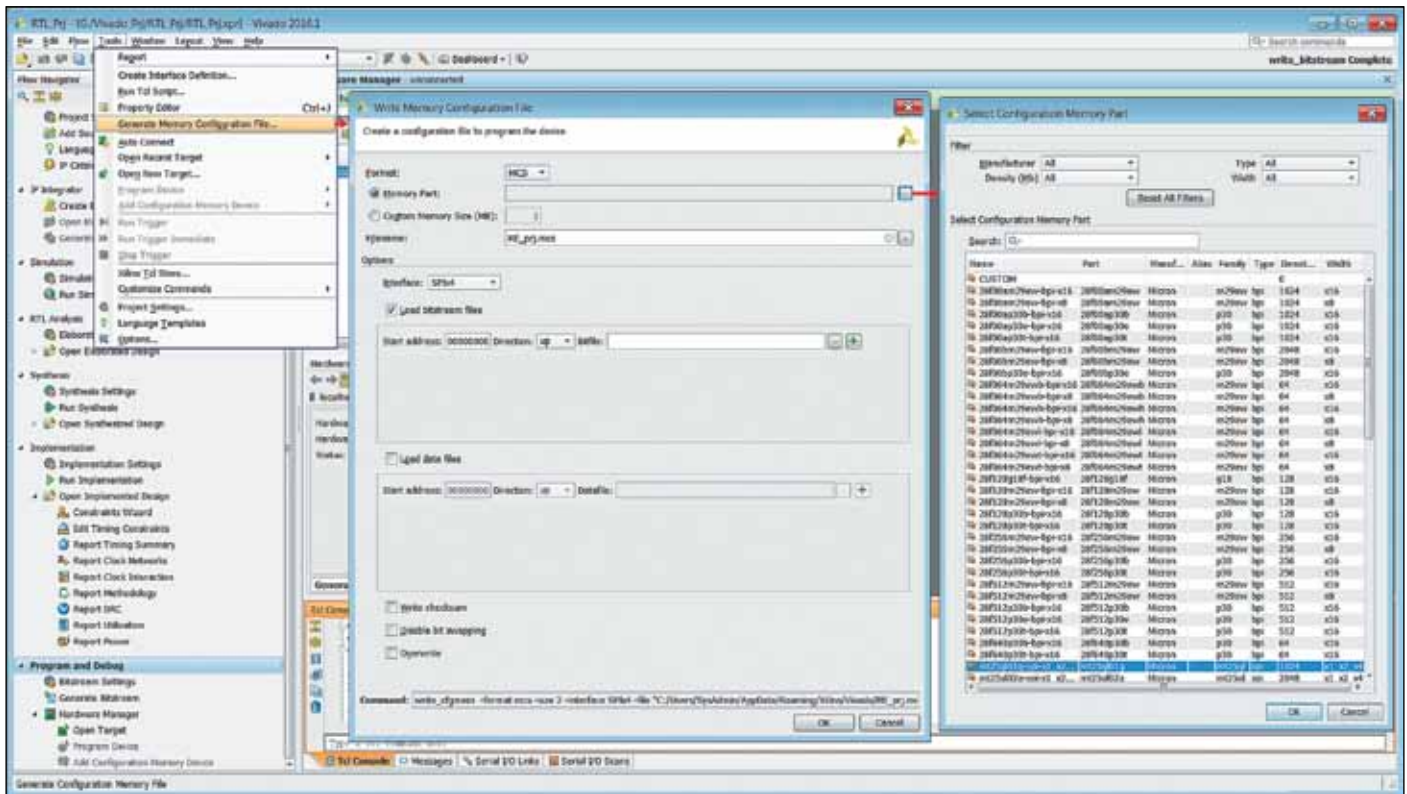


Рис. 5. Определение основных параметров файла программирования конфигурационной Flash-памяти

Configuration File из всплывающего меню Tools основного окна интегрированной среды разработки Vivado IDE. После выбора указанной команды открывается диалоговая панель с заголовком Write Memory Configuration File, как демонстрирует рис. 5. В этой диалоговой панели необходимо указать вид используемого элемента конфигурационной Flash-памяти, а также формат и параметры формируемого файла программирования.

Формат создаваемого файла прошивки микросхемы конфигурационной Flash-памяти указывается в поле выбора значения параметра **Format**. Выпадающий список возможных значений этого параметра имеет три варианта: MCS, BIN и HEX. По умолчанию для параметра Format предлагается вариант MCS, соответствующий одноименному формату. При выборе варианта BIN или HEX формируется файл программирования конфигурационного ППЗУ в двоичном или шестнадцатеричном формате.

Информация об основных характеристиках применяемой конфигурационной Flash-памяти, для которой создается файл прошивки, может задаваться как в обобщенном виде, так и с указанием конкретного типа микросхемы. Выбор варианта представления этой информации осуществляется с помощью двух кнопок с зависимой фиксацией: Custom Memory Size и Memory Part. При подготовке файла программирования конфигурационной Flash-памяти без конкретизации типа применяемой микросхемы следует зафиксировать в нажатом состоянии кнопку **Custom Memory Size**. После этого становится доступным поле редактирования значения одноименного параметра, в котором необходимо с помощью клавиатуры определить объем применяемого Flash ППЗУ.

На практике в большинстве случаев при формировании файла прошивки конфигурационной Flash-памяти целесообразно указывать конкретный тип микросхемы, выбранной для ее реализации. Для этого нужно прежде всего переключить в нажатое состояние кнопку **Memory Part**. Затем воспользоваться клавишей с пиктограммой в виде многоточия, которая расположена справа от поля редактирования значения параметра **Memory Part**. При нажатии этой клавиши появляется диалоговая панель с заголовком **Select Configuration Memory Part**, чей

вид приведен на рис. 5. Открывшаяся диалоговая панель содержит таблицу, в которой представлены основные параметры всех микросхем Flash ППЗУ, поддерживаемых средствами конфигурирования САПР серии Xilinx Vivado Hx Design Suite. Для быстрого поиска требуемого типа микросхемы Flash-памяти целесообразно использовать фильтр, который образуют поля выбора значений параметров Manufacturer, Density, Type и Width, находящиеся в верхней части диалоговой панели **Select Configuration Memory Part**. Параметр Manufacturer определяет производителя микросхем, применяемых для реализации конфигурационной памяти проектируемого устройства. Значение параметра Density задает требуемый объем микросхемы Flash-памяти. В поле выбора значения параметра Type указывается используемый тип интерфейса конфигурационного ППЗУ. С помощью параметра **Width** определяется разрядность данных применяемого интерфейса конфигурирования кристалла программируемой логики или расширяемой процессорной платформы. После определения требуемых значений перечисленных параметров в таблице будут отображаться сведения только о тех микросхемах, которые соответствуют установленному фильтру. Далее необходимо щелчком левой кнопки мыши выделить строку, соответствующую микросхеме Flash-памяти, используемой для хранения конфигурационной информации проектируемого устройства, и подтвердить сделанный выбор нажатием клавиши **OK**, расположенной в нижней части диалоговой панели **Select Configuration Memory Part**. При этом условное обозначение типа указанной микросхемы появится в поле редактирования значения Memory Part диалоговой панели **Write Memory Configuration File**.

После определения основных параметров конфигурационного ППЗУ нужно в поле редактирования значения параметра **Filename** задать с помощью клавиатуры название создаваемого файла программирования. Указываемый идентификатор должен содержать полное название каталога, включающее путь доступа к нему. Для определения идентификатора формируемого файла прошивки микросхемы конфигурационной Flash-памяти можно также воспользоваться клавишей с пиктограммой в виде многоточия, размещенной справа от поля редактирования значения параметра **Filename**.

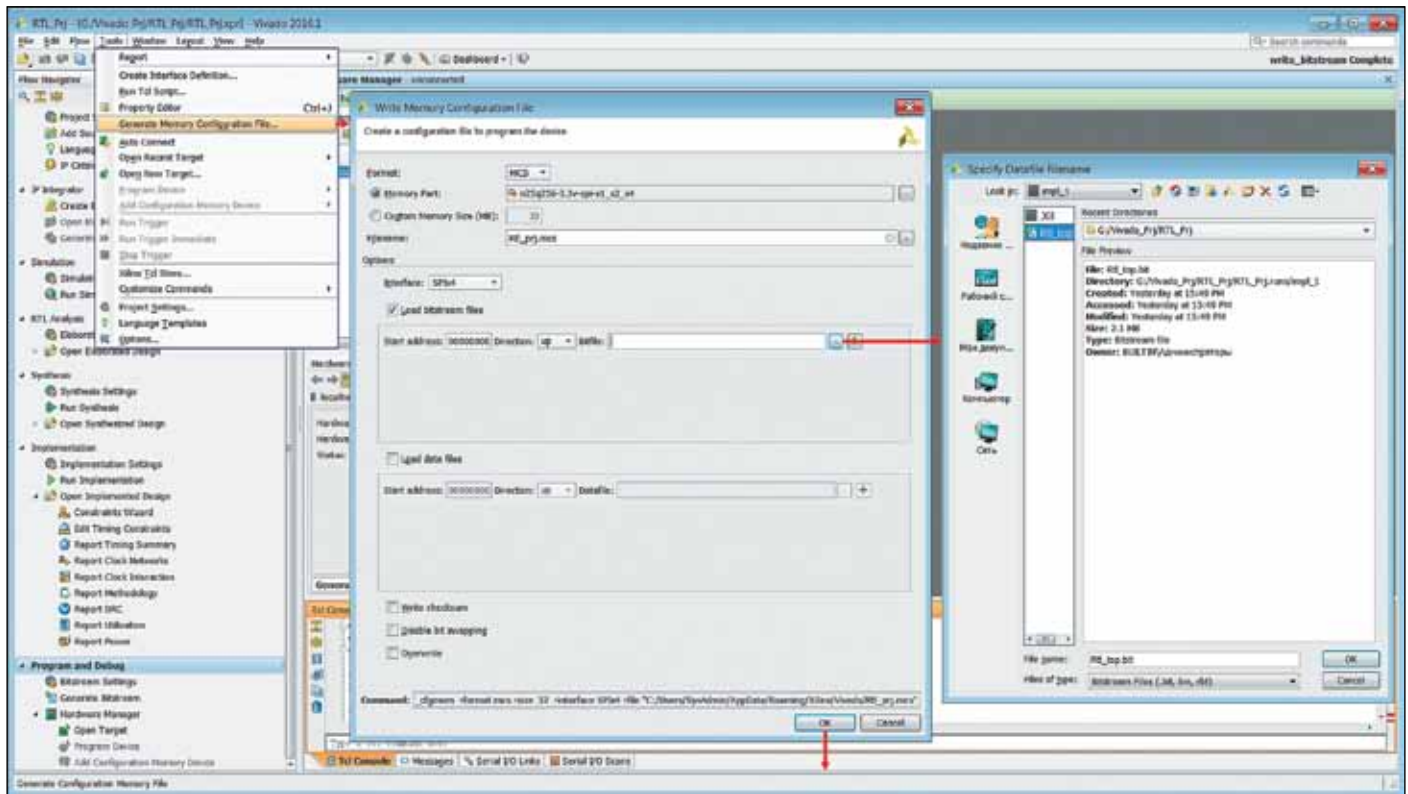



Рис. 6. Выбор вариантов конфигурационных данных, включаемых в состав файла программирования Flash-памяти

Затем следует в поле выбора значения параметра **Interface** указать тип интерфейса применяемого конфигурационного ППЗУ. Содержимое списка возможных значений этого параметра зависит от выбранного типа конфигурационной Flash-памяти. Если не был конкретизирован тип используемой микросхемы ППЗУ (в нажатом состоянии находится кнопка **Custom Memory Size**), то в выпадающем списке поля выбора значения параметра **Interface** представлены условные обозначения всех поддерживаемых интерфейсов конфигурирования применяемого кристалла программируемой логики или расширяемой процессорной платформы. При выборе конкретного типа элемента конфигурационной памяти список доступных значений параметра **Interface** содержит только условные обозначения вариантов интерфейса, поддерживаемых этим ППЗУ.

Далее необходимо определить вид информации, включаемой в состав формируемого файла программирования конфигурационной Flash-памяти. Чтобы добавить в файл прошивки различные варианты конфигурационных данных ПЛИС или программируемой системы на кристалле, нужно прежде всего установить в положение «Включено» индикатор состояния параметра **Load bitstream files**. При этом становятся доступными поля редактирования значений параметров **Start Address** и **Bitfile**, а также поле выбора значения параметра **Direction**. Для включения в состав формируемого файла программирования конфигурационной последовательности проектируемого устройства следует в поле редактирования значения параметра **Bitfile** указать идентификатор соответствующего файла. Возможность быстрого поиска требуемого файла конфигурационных данных предоставляет клавиша с пиктограммой в виде многоточия, которая представлена справа от этого поля редактирования. При ее нажатии открывается диалоговая панель с заголовком **Specify Datafile Filename**, как показано на рис. 6. После выбора в этой панели необходимого варианта конфигурационной последовательности идентификатор выбранного файла появляется в поле редактирования значения параметра **Bitfile**.

Размещение конфигурационных данных, содержащихся в указанном файле, в адресном пространстве используемого ППЗУ опре-

деляется с помощью параметров **Start Address** и **Direction**. В поле редактирования значения параметра **Start Address** указывается начальный адрес загрузки включаемого варианта конфигурационной последовательности. По умолчанию предлагается нулевое значение начального адреса, которое при необходимости можно изменить с помощью клавиатуры. Параметр **Direction** устанавливает порядок следования адресов записываемых данных. Выпадающий список возможных значений этого параметра содержит два варианта: **up** и **down**. По умолчанию в поле выбора значения параметра **Direction** представлен вариант **up**, при котором конфигурационные данные располагаются в порядке возрастания значений адресов.

При подготовке файла прошивки микросхемы конфигурационной Flash-памяти, поддерживающей возможность использования мультизагрузочного режима конфигурирования ПЛИС или программируемой системы на кристалле, нужно воспользоваться клавишей , расположенной справа от клавиши с пиктограммой в виде многоточия. После ее нажатия появляется новая совокупность полей редактирования и выбора значений параметров **Start Address**, **Bitfile** и **Direction**, которые предназначены для определения следующего добавляемого варианта конфигурационной последовательности и его расположения в адресном пространстве применяемой Flash-памяти.

Кроме конфигурационных данных, в состав формируемого файла программирования может быть записана дополнительная информация, используемая, например, в процессе функционирования проектируемого устройства. Чтобы включить в создаваемый файл прошивки информационные данные, необходимо вначале установить в положение «Включено» индикатор состояния параметра **Load data files**. При этом открывается доступ к полям редактирования значений параметров **Start Address** и **Datafile**, а также к полю выбора значения параметра **Direction**. Параметр **Datafile** позволяет указать идентификатор файла данных, добавляемых в состав файла программирования конфигурационного ППЗУ, а параметры **Start Address** и **Direction** — начальный адрес и направление размещения этих данных в адресном пространстве Flash-памяти. При необходимости включения нескольких файлов информационных данных следует

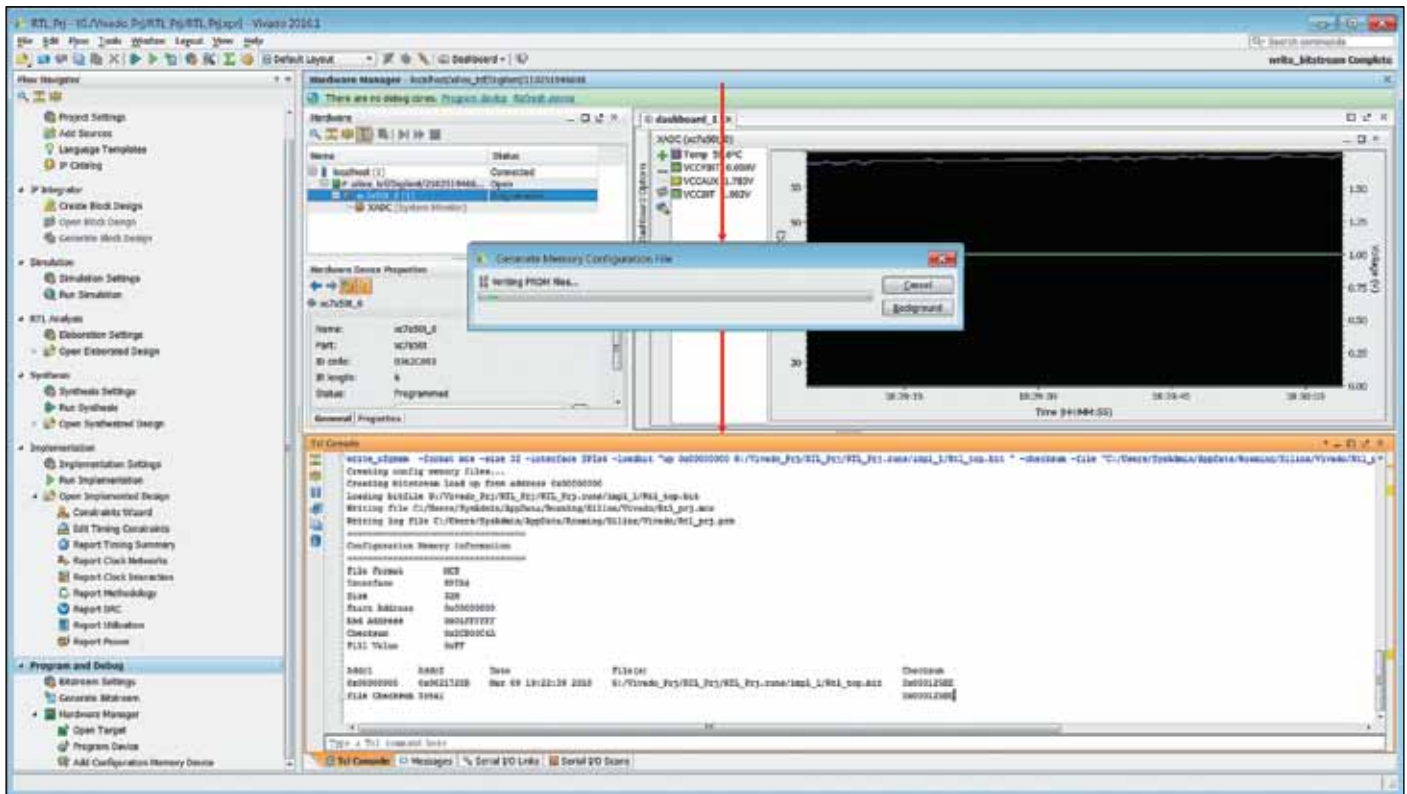


Рис. 7. Выполнение процесса генерации файла программирования конфигурационной Flash-памяти

воспользоваться клавишей **Enter**, которая находится справа от поля редактирования значения параметра Datafile.

После определения вариантов конфигурационных данных и дополнительной информации, включаемых в создаваемый файл программирования, следует установить параметры управления процессом его формирования. Для контроля достоверности информации, записываемой в конфигурационное ППЗУ, предусмотрена возможность вычисления значения контрольной суммы содержимого формируемого файла программирования и последующей записи его в этот файл. Чтобы воспользоваться такой возможностью, нужно установить индикатор состояния параметра **Write checksum** во включенное положение. По умолчанию этот индикатор состояния находится в положении «Выключено», блокирующем запись значения контрольной суммы в создаваемый файл прошивки микросхемы конфигурационной Flash-памяти.

С помощью параметра **Disable bit swapping** осуществляется управление последовательностью записи разрядов конфигурационной информации при формировании файла программирования ППЗУ. По умолчанию индикатор состояния этого параметра находится в выключенном положении, разрешающем изменение порядка следования разрядов в байтах данных.

Параметр **Overwrite** предназначен для выбора режима записи формируемого файла программирования конфигурационной Flash-памяти. По умолчанию индикатор состояния этого параметра установлен в положение «Выключено». В этом случае, если файл с указанным названием уже существует, то появляется сообщение об ошибке записи. При переводе индикатора состояния параметра **Overwrite** во включенное положение сформированный файл прошивки конфигурационного ППЗУ записывается на диск вместо уже существующего одноименного файла.

Установив требуемые значения рассмотренных параметров, можно перейти к выполнению процесса формирования файла программирования конфигурационной Flash-памяти проектируемого устройства. Непосредственный запуск этого процесса осуществляется клавишей **OK**, расположенной в нижней части диалоговой панели **Write Memory**

Configuration File (рис. 6). После нажатия указанной клавиши на экран выводится информационная панель **Generate Memory Configuration File**, чей вид представлен на рис. 7. В этой панели отображаются краткие сведения о текущем состоянии процесса генерации файла прошивки конфигурационного ППЗУ. Подробная информация о результатах этого процесса появляется после его завершения на вкладке **TCL Console** консольной области основного окна управляющей оболочки САПР серии Xilinx Vivado HLx Design Suite. В представленном отчете содержатся сведения о сгенерированных файлах, основных параметрах конфигурационной памяти, а также о типе и структуре файла программирования. Для каждого раздела сформированного файла прошивки определены начальный и конечный адрес, значение контрольной суммы и полный идентификатор файла, содержащего исходные данные.

Сгенерированный файл программирования следует записать в соответствующую микросхему Flash-памяти инструментального модуля, используемого для аппаратной верификации или реализации проектируемого устройства. Программирование конфигурационного ППЗУ может выполняться с помощью различных программных и аппаратных средств. Наиболее доступными являются средства конфигурирования кристаллов программируемой логики и расширяемых процессорных платформ, входящие в состав САПР серии Xilinx Vivado HLx Design Suite, и загрузочные кабели, представленные в [41]. Для записи файла программирования в конфигурационное ППЗУ необходимо добавить в проект информацию о соответствующей микросхеме Flash-памяти, представленной в составе подключенного инструментального модуля.

Включение в состав проекта информации о микросхеме Flash-памяти, используемой для хранения конфигурационных данных

Для того чтобы добавить в проект информацию о микросхеме Flash-памяти, применяемой в качестве конфигурационного ППЗУ в составе разрабатываемого устройства, необходимо воспользоваться командой **Add Configuration Memory Device**, которая содержится

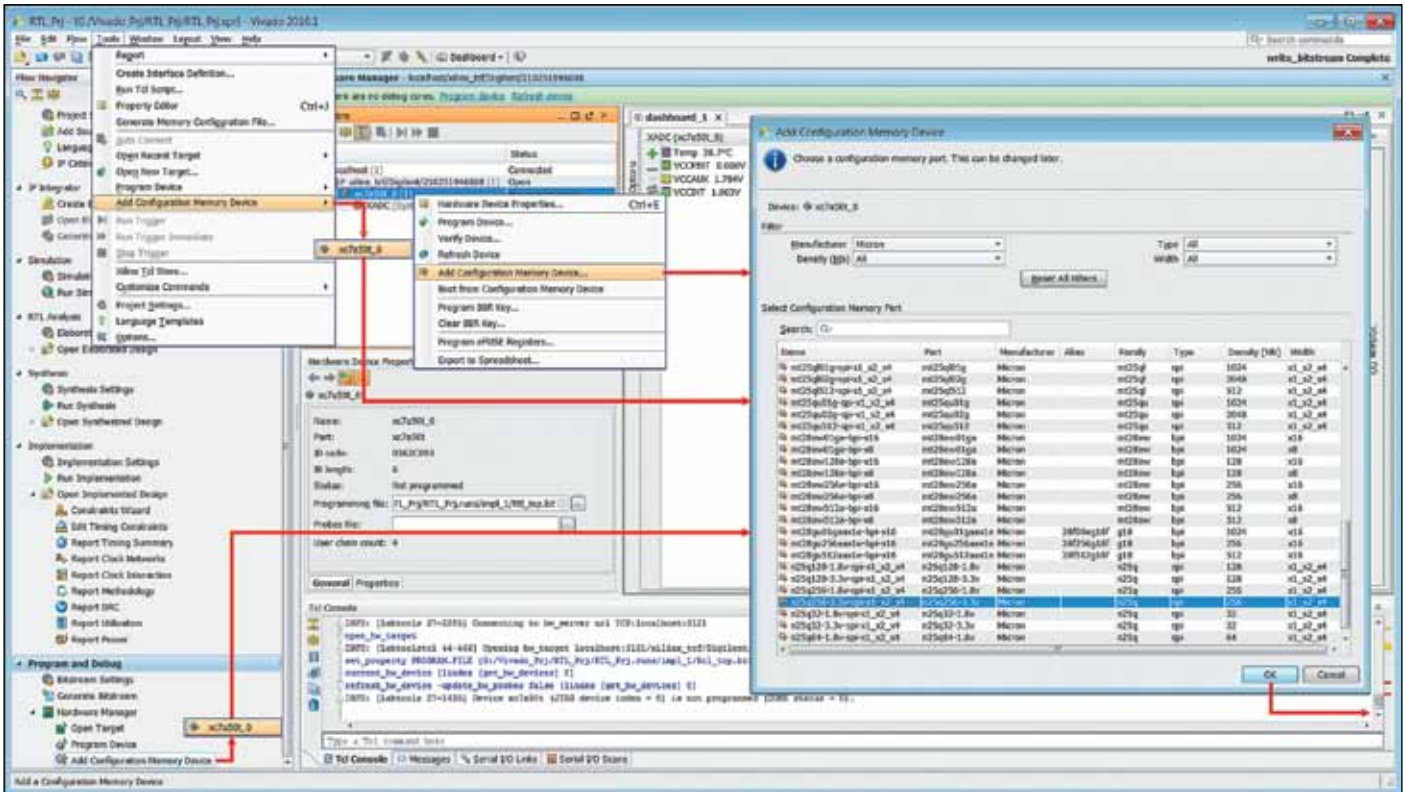


Рис. 8. Выбор микросхемы Flash-памяти, используемой для реализации конфигурационного ППЗУ в составе проектируемого устройства

во всплывающем меню **Tools**, контекстно зависимом всплывающем меню и подразделе **Hardware Manager** раздела **Program and Debug** панели управления Flow Navigator основного окна интегрированной среды разработки Vivado IDE. При выполнении команды **Add Configuration Memory Device** открывается всплывающее меню сле-

дующего уровня, содержащее условные обозначения ПЛИС и программируемых систем на кристалле, представленных в составе подключенного инструментального модуля. В этом меню нужно выбрать строку с условным обозначением кристалла программируемой логики или расширяемой процессорной платформы, для загрузки

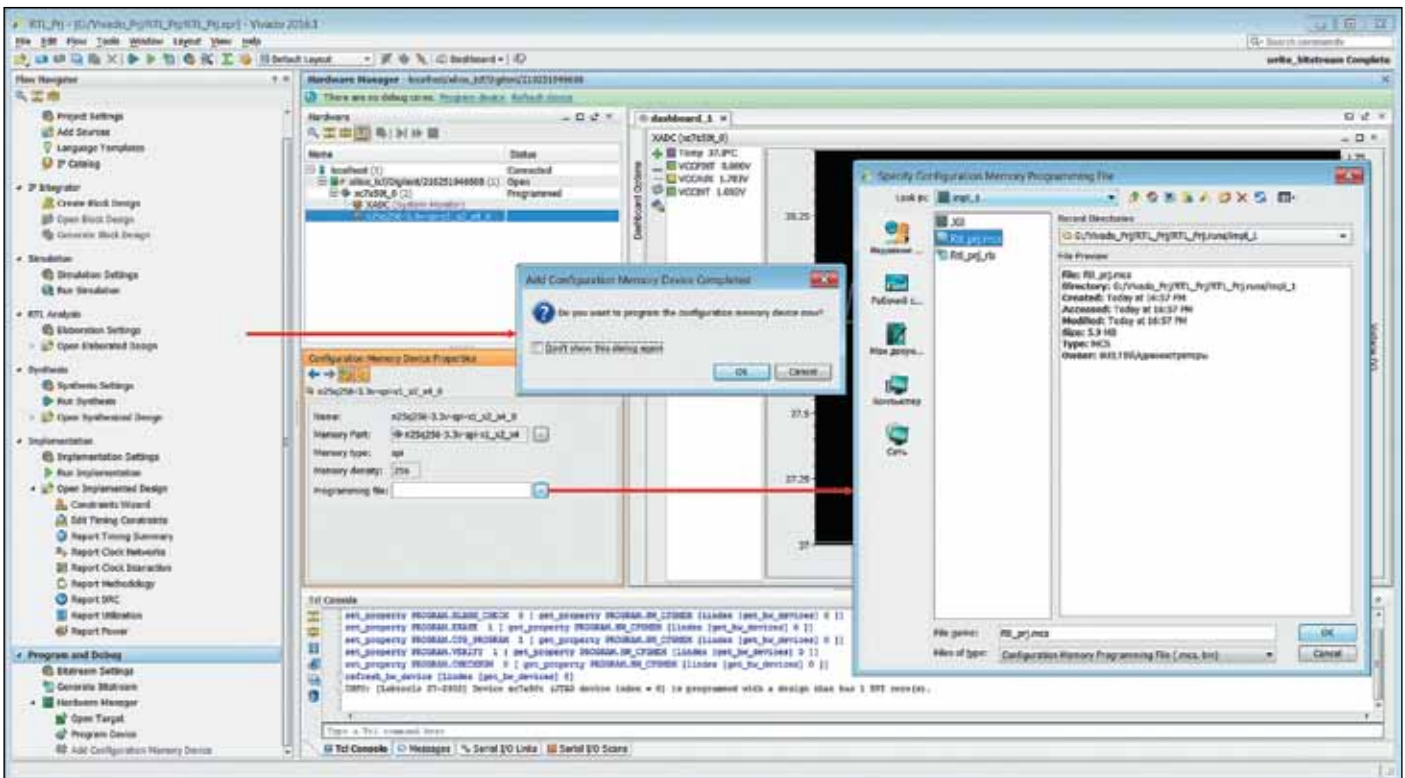


Рис. 9. Определение файла программирования, ассоциируемого с выбранной микросхемой Flash-памяти

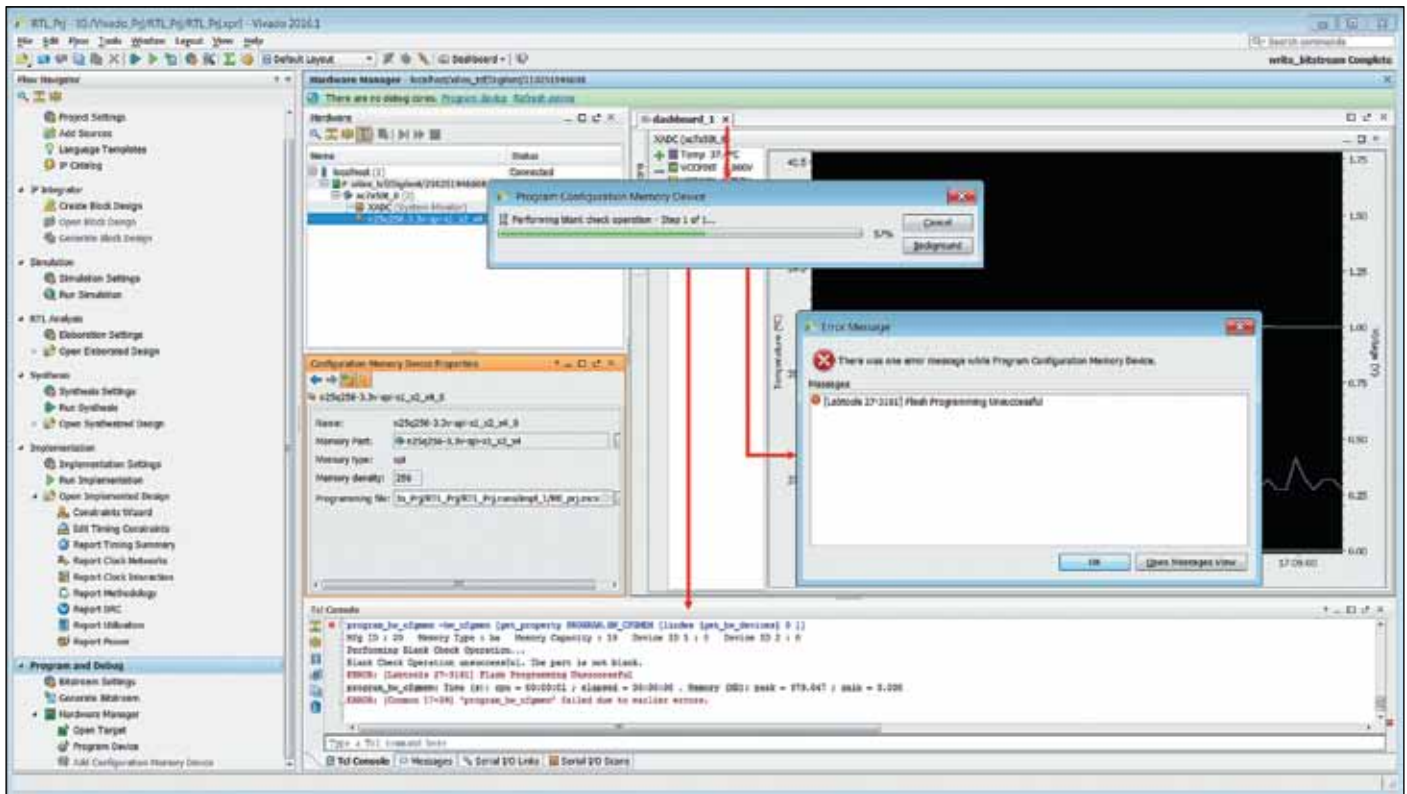


Рис. 11. Отображение информации о результатах контроля текущего состояния запрограммированной микросхемы конфигурационной Flash-памяти

Flash-памяти на указанной вкладке приводит к следующему сообщению:

Blank Check Operation unsuccessful. The part is not blank.

Кроме того, на экране появляется информационная панель с заголовком **Error Message**, чей вид представлен на рис. 11. Эта панель уведомляет об ошибке при выполнении операции контроля текущего со-

стояния микросхемы конфигурационного ППЗУ.

Если микросхема конфигурационной Flash-памяти находится в незапрограммированном состоянии, то после завершения

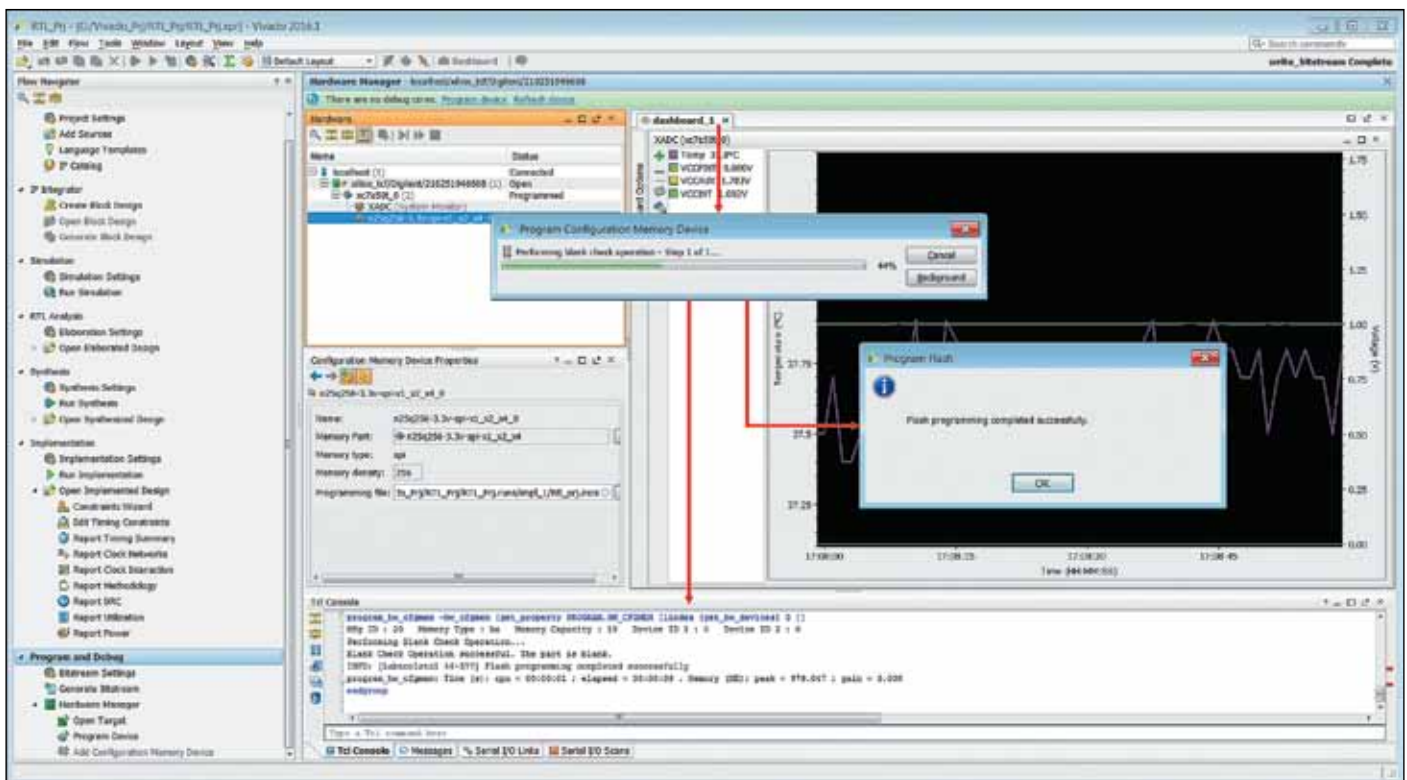


Рис. 12. Отображение информации о результатах контроля текущего состояния незапрограммированного конфигурационного ППЗУ

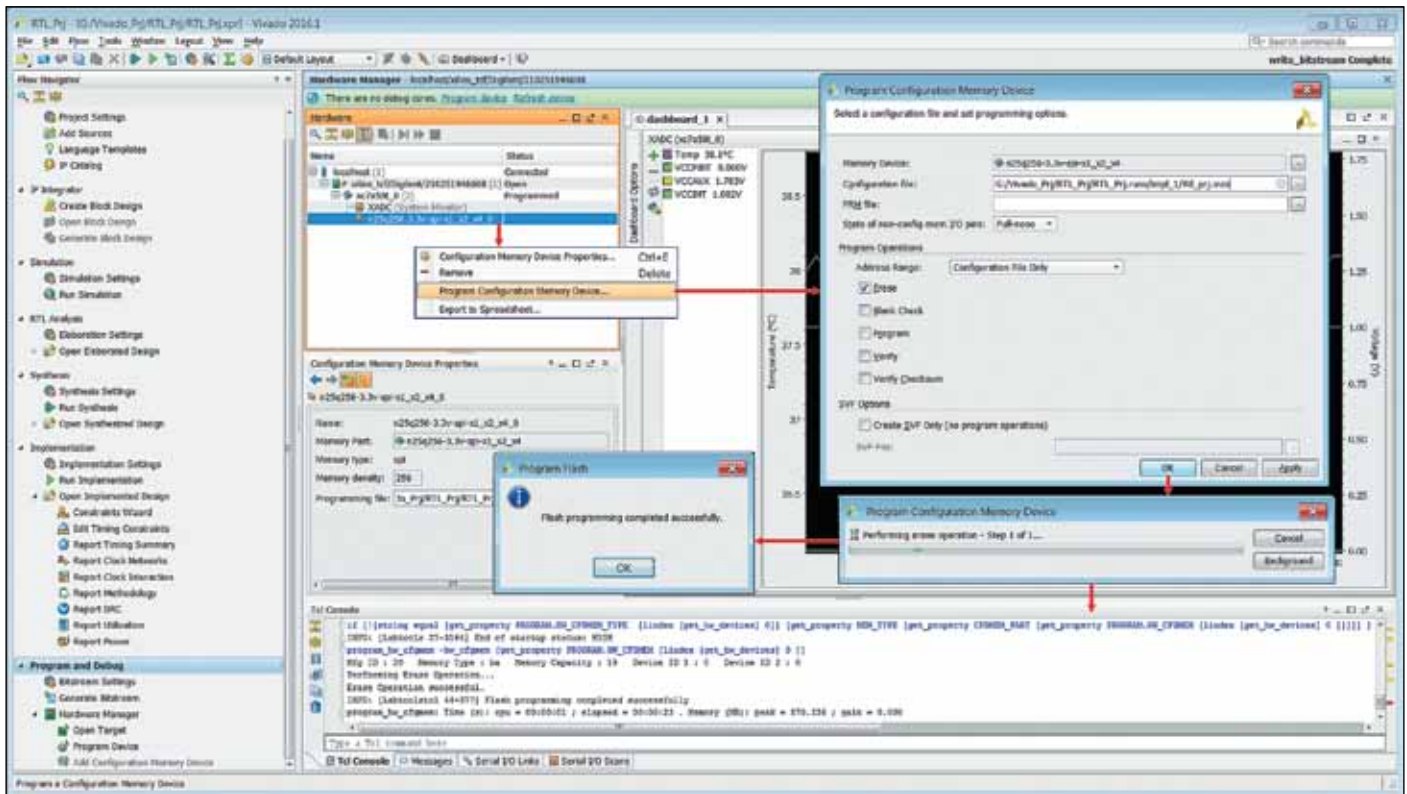


Рис. 13. Удаление информации, содержащейся в микросхеме конфигурационной Flash-памяти

выполнения рассматриваемой операции на вкладке **TCL Console** отображается соответствующее сообщение, которое выглядит следующим образом:

```
Blank Check Operation successful. The part is blank.
```

При этом на экране появляется информационная панель с заголовком **Program Flash**, как демонстрирует рис. 12. Эта панель содержит уведомление об успешном завершении операции контроля текущего состояния микросхемы конфигурационной Flash-памяти.

Перед выполнением операции программирования конфигурационного ППЗУ, содержащего какие-либо данные, рекомендуется удалить их, переведя микросхему конфигурационной Flash-памяти в незапрограммированное состояние.

Удаление информации, содержащейся в микросхеме конфигурационной Flash-памяти

Перевод конфигурационного ППЗУ в незапрограммированное состояние осуществляется с помощью операции стирания информации, содержащейся в этой микросхеме. Для выполнения указанной операции нужно установить индикатор состояния параметра **Erase**, представленный в разделе **Program Operations** диалоговой панели **Program Configuration Memory Device**, в положение «Включено», как показано на рис. 13. В поле выбора значения

параметра **Address Range** следует определить диапазон адресного пространства конфигурационной памяти, содержимое ячеек которого будет удалено при выполнении рассматриваемой операции. При использовании варианта **Configuration File Only**, предлагаемого по умолчанию для этого параметра, производится очистка ячеек ППЗУ, выделяемых для хранения конфигурационной информации кристалла программируемой логики или расширяемой процессорной платформы. Для перевода микросхемы конфигурационной Flash-памяти в незапрограммированное состояние в полном объеме нужно указать в поле выбора значения параметра **Address Range** вариант **Entire Configuration Memory Device**.

Процесс выполнения операции очистки микросхемы конфигурационной Flash-памяти сопровождается выводом информационной панели **Program Configuration Memory Device**, в которой отображаются краткие сведения о текущем состоянии этого процесса. Кроме того, соответствующая информация появляется на вкладке **TCL Console** консольной области основного окна интегрированной среды разработки Vivado IDE. При успешном завершении операции удаления записанной информации на этой вкладке отображается следующее сообщение:

```
Erase Operation successful.
```

Продолжение следует.

Литература

1. Зотов В. Проектирование цифровых устройств на основе ПЛИС фирмы Xilinx в САПР WebPack ISE. М.: Горячая линия – Телеком, 2003.
2. Зотов В. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы Xilinx. М.: Горячая линия – Телеком, 2006.
3. Зотов В. Проектирование встраиваемых микропроцессорных систем на базе расширяемых процессорных платформ семейства Zynq-7000 AP SoC в САПР Xilinx ISE Design Suite // Компоненты и технологии. 2014. № 4–12. 2015. № 1.
4. Зотов В. Моделирование цифровых устройств, проектируемых на основе ПЛИС фирмы Xilinx, средствами ISIM в САПР ISE Design Suite // Компоненты и технологии. 2013. № 2, 3.
5. Зотов В. Средства автоматизированного проектирования и этапы разработки встраиваемых микропроцессорных систем на базе расширяемых процессорных платформ семейства Zynq-7000 AP SoC // Компоненты и технологии. 2014. № 2, 3.
6. Зотов В. Особенности архитектуры нового поколения ПЛИС с архитектурой FPGA фирмы Xilinx // Компоненты и технологии. 2010. № 12.
7. Зотов В. Расширение семейства программируемых систем на кристалле Zynq-7000 AP SoC // Компоненты и технологии. 2013. № 12. 2014. № 1.
8. Vivado Design Suite User Guide. Release Notes, Installation and Licensing. Xilinx, 2016.
9. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии

- Vivado HLx Design Suite. Часть 1 // Компоненты и технологии. 2016. № 7.
10. Зотов В. Конвертирование проектов цифровых устройств, разрабатываемых на основе ПЛИС и полностью программируемых систем на кристалле фирмы Xilinx в среде ISE Design Suite, в формат САПР Vivado Design Suite // Компоненты и технологии. 2013. № 8–10.
 11. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 2 // Компоненты и технологии. 2016. № 8.
 12. Зотов В. Разработка VHDL-описаний цифровых устройств, проектируемых на основе ПЛИС фирмы Xilinx, с использованием шаблонов САПР ISE Design Suite // Компоненты и технологии. 2010. № 2–12. 2011. № 1–12. 2012. № 1–12.
 13. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 3 // Компоненты и технологии. 2016. № 9.
 14. Vivado Design Suite User Guide. Using Constraints. Xilinx, 2016.
 15. Vivado Design Suite Properties Reference Guide. Xilinx, 2016.
 16. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 4 // Компоненты и технологии. 2016. № 10.
 17. Зотов В. Проектирование узлов синхронизации цифровых устройств и встраиваемых микропроцессорных систем, реализуемых на базе ПЛИС фирмы Xilinx серий Artix-7, Kintex-7 и Virtex-7. Часть 1 // Компоненты и технологии. 2016. № 3.
 18. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 5 // Компоненты и технологии. 2016. № 11.
 19. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 6 // Компоненты и технологии. 2016. № 12.
 20. Зотов В. ModelSim — система HDL-моделирования цифровых устройств // Компоненты и технологии. 2002. № 6.
 21. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 7 // Компоненты и технологии. 2017. № 1.
 22. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 8 // Компоненты и технологии. 2017. № 2.
 23. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 9 // Компоненты и технологии. 2017. № 3.
 24. UltraFast Design Methodology Quick Reference Guide. Xilinx, 2016.
 25. UltraFast Design Methodology Guide for the Vivado Design Suite. Xilinx, 2016.
 26. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 10 // Компоненты и технологии. 2017. № 4.
 27. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 11 // Компоненты и технологии. 2017. № 5.
 28. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 12 // Компоненты и технологии. 2017. № 6.
 29. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 13 // Компоненты и технологии. 2017. № 7.
 30. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 14 // Компоненты и технологии. 2017. № 8.
 31. Vivado Design Suite User Guide: Synthesis. Xilinx, 2016.
 32. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 15 // Компоненты и технологии. 2017. № 9.
 33. Large FPGA Methodology Guide Including Stacked Silicon Interconnect (SSI) Technology. Xilinx, 2012.
 34. Santarini M. Stacked & Loaded: Xilinx SSI, 28-Gbps I/O Yield Amazing FPGAs // Xcell Journal. 2011. No 74.
 35. Santarini M. Xilinx Ships World's Highest-Capacity FPGA Using SSI Technology // Xcell Journal. 2011. No 77.
 36. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 16 // Компоненты и технологии. 2017. № 10.
 37. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 17 // Компоненты и технологии. 2017. № 12.
 38. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 18 // Компоненты и технологии. 2018. № 1.
 39. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 19 // Компоненты и технологии. 2018. № 2.
 40. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 20 // Компоненты и технологии. 2018. № 3.
 41. Зотов В. Проектирование цифровых устройств на базе ПЛИС фирмы Xilinx в САПР серии Vivado HLx Design Suite. Часть 21 // Компоненты и технологии. 2018. № 4.

НОВОСТИ интерфейсы

STKNX — миниатюрный KNX-приемопередатчик со встроенными регуляторами напряжения от STMicroelectronics

Компания STMicroelectronics представляет STKNX — приемопередающее устройство для коммуникаций KNX TP. Маленький корпус и небольшое число внешних компонентов помогают создавать очень компактные узлы KNX.

Простой интерфейс к μC позволяет легко заменить реализации физического уровня на дискретных компонентах.

Устройство STKNX оснащено двумя встроенными регуляторами напряжения для внешнего использования в приложении: линейным регулятором с выбираемым выходом 3,3 В/5 В 20 мА и высокоэффективным регулируемым понижающим импульсным DC/DC-преобразователем с выходом 1–12 В 150 мА.

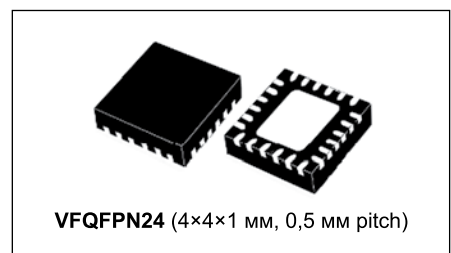
Встроенный преобразователь мощности от шины KNX поддерживает ток шины до 30 мА, для питания внешних устройств и собственных

потребностей приемопередатчика STKNX, одновременно ограничивая скорость нарастания тока шины в соответствии со спецификациями KNX.

STKNX обеспечивает безопасную связь с шиной и мониторинг для предупреждения о потере питания шины.

Ключевые особенности:

- очень тонкий 4×4 мм корпус VQFNPN24;
- сертифицирован KNX, поддерживается KNX TP1-256;
- простой интерфейс для μC ;
- очень маленькое системное решение;
- два встроенных регулятора напряжения для внешнего применения в приложении: 3,3 В/5 В 20 мА линейный регулятор и регулируемый 1–12 В 150 мА высокопроизводительный понижающий импульсный DC/DC-преобразователь;



VQFNPN24 (4×4×1 мм, 0,5 мм pitch)

- встроенный преобразователь мощности от шины KNX поддерживают ток шины до 30 мА;
- регулируемая скорость нарастания тока шины $KNX \, dl/dt$;
- не требуется кварц;
- диапазон рабочих температур: $-40...+85 \text{ }^\circ\text{C}$.

www.ptelectronics.ru



ООО «ПСР Актел»



Новый отладочный набор SF2-JUNIOR-KIT разработки дизайн-центра ООО «ПСР Актел»



Локализованная версия для российских разработчиков

- SmartFusion2 СнК 12K LE M2S010-TQ144;
- Процессор архитектуры ARM Cortex-M3 166 МГц;
- 22x DSP Math Blocks (18×18)
- Ethernet 10/100, USB 2.0 OTG, CAN;
- LCD + touchscreen;
- 64 Mb SPI FLASH;
- 40 GPIO.

Универсальный
FLASH-программатор в подарок

Решения для многосенсорных полевых измерительных преобразователей

Рафаэль А. МЕНА (Rafael A. MENA)
Тайлер УИТТ (Tyler WITT)
Праджакта ДЕСАИ (Prajakta DESAI)

Многие решения для промышленной автоматизации и управления технологическими процессами требуют точного измерения сразу нескольких контролируемых параметров этого процесса. Такими параметрами могут быть температура, нагрузка, сила, освещенность, ход, положение и напряжение. В статье рассмотрены решения с питанием от промышленной сети, сконфигурированные по двухпроводной схеме, в которой контур сбора информации обеспечивает одновременно подачу питания на сенсор, а также на трехпроводные и четырехпроводные измерительные схемы, где питание подается независимо от контура сбора информации. Семейство микроконтроллеров MSP430i20xx от компании Texas Instruments способно обеспечить поддержку этих конфигураций при рабочих температурах до +105 °С.

Новое семейство встраиваемых микроконтроллеров (MCU) корпорации Texas Instruments — микроконтроллеры серии MSP430i20xx — содержит до четырех встроенных 24-разрядных $\Sigma\Delta$ -АЦП с низким потреблением энергии на канал. Выходной сигнал сенсора может восприниматься напрямую усилителем с программируемым коэффициентом усиления (УПКУ) с дифференциальными входами прежде, чем поступит на 24-разрядный АЦП. УПКУ образует буфер с высоким входным импедансом и единичным или программно задаваемым коэффициентом усиления (КУ), значение которого может достигать 16. В решениях с питанием от сети, широко распространенных в промышленных системах, многоканальный АЦП обеспечивает одно-

временный контроль нескольких сенсоров без превышения пороговых значений тока, потребляемого системой, который определяется схемой включения датчика. Это также позволяет увеличить срок службы аккумулятора в многоканальных системах измерения параметров, питающихся от аккумуляторов.

Конструкция промышленного измерительного преобразователя

подавляющее большинство решений для сенсоров в промышленной автоматизации по-прежнему представляют собой системы с питанием от сети [1]. Простота использования, надежность передачи данных на большие расстояния, высокая помехоустойчивость и низкая стоимость делают такое ре-

шение идеальным для создания надежных промышленных систем. Подобные решения обеспечивают и питание системы, и тракт передачи информации между сенсором и шлюзом. В этом случае система состоит из управляемого напряжением источника тока, который модулирует ток в контуре в соответствии с выходными сигналами сенсоров. Модулированный ток обычно находится в диапазоне 4–20 мА (минимальное значение диапазона выходного сигнала сенсора соответствует 4 мА, а максимальное — 20 мА). Линейный участок между конечными точками соответствует промежуточным величинам выходного сигнала сенсора.

На рис. 1 показана типичная схема управляемого напряжением источника тока. Ток в контуре регулируется цепью делителя тока,

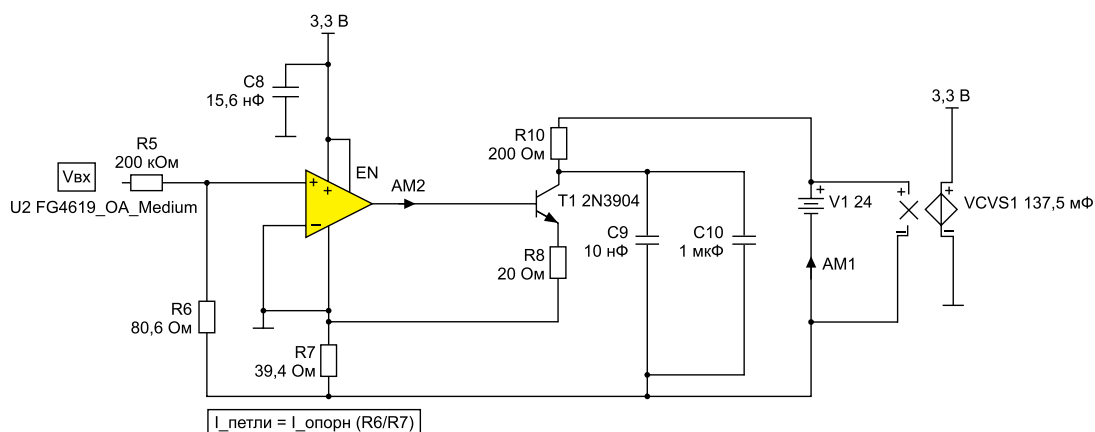


Рис. 1. Схема управляемого напряжением источника тока

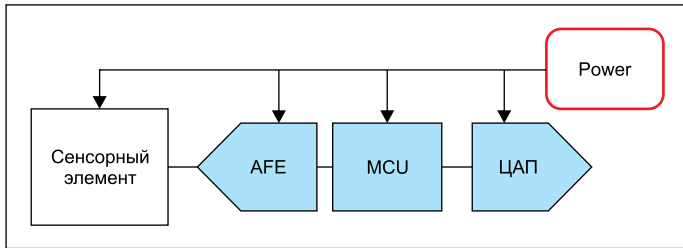


Рис. 2. Блок-схема измерительного преобразователя с токовой петлей

образованной резисторами R6 и R7, и опорным током, протекающим через R5. С учетом того что работа контура передачи информации основана на значении тока, падение напряжения в соединительной линии не влияет на точность сигнала. Таким образом, расстояние между измерительным преобразователем и принимающим устройством может составлять тысячи метров [1]. В этом случае измерительный преобразователь не является источником тока. Ток течет от внешнего источника напряжения, подключенного к его выходным клеммам. Это становится дополнительным преимуществом, подразумевающим, что контур передачи информации обеспечивает питание самого измерительного преобразователя. Учитывая, что минимальное допустимое измеряемое значение определяется порогом 4 мА, потребляемый всей системой измерительного преобразователя ток должен быть ниже указанного уровня, обычно ниже 3,5 мА. Таким образом создается запас для аварийных сигналов низкого уровня.

Измерительный преобразователь с токовой петлей состоит из сенсора, интерфейса сенсора, микроконтроллера и управляемого напряжением источника тока (или ЦАП с токовым выходом). Блок-схема типового измерительного преобразователя показана на рис. 2. В случае семейства микроконтроллеров MSP430i20xx сигнал сенсора может поступать напрямую на дифференциальные входы 24-разрядных $\Sigma\Delta$ -АЦП. Смещение формирователя тока для управляемого напряжением источника тока может осуществляться с помощью сигнала, модулированного методом широтно-импульсной модуляции (ШИМ), при соответствующих требованиях к коэффициенту заполнения и фильтрации. Для получения регулируемого ШИМ-сигнала с теоретической точностью до 16 бит можно использовать модуль 16-разрядного таймера [2]. Затем выходной сигнал с изменяющимся коэффициентом заполнения можно пропустить через фильтр нижних частот, проводящий только постоянную составляющую напряжения. Фильтр рассчитывается так, чтобы частота отсечки была ниже частоты ШИМ-сигнала, то есть обеспечивалась бы монотонность напряжения на выходе.

Решения на основе токовой петли

Как отмечалось, измерительный преобразователь может питаться либо через контур передачи информации при двухпроводной конфигурации, либо с помощью отдельной линии питания, не связанной с петлей тока 4–20 мА. В этом случае система обычно классифицируется как трех- или четырехпроводное решение. В обоих случаях для питания измерительного преобразователя требуется стабилизатор с малым падением напряжения (LDO), который понижает напряжение питания токовой петли. На рис. 3 показаны оба решения: двух- и трехпроводное. В двухпроводном решении важно поддерживать ток ниже порога 3,5 мА, чтобы обеспечивать достижение минимального передаваемого измеренного значения 4 мА с запасом для аварийных сигналов низкого уровня.

Интерфейс сенсора

В ряде передовых сегментов промышленного рынка для получения информации от точных промышленных сенсоров в реальном времени используются высокоэффективные системы сбора данных

с несколькими каналами. К типичным примерам таких систем относятся источники бесперебойного питания, промышленные приборы контроля/учета электроэнергии, анализа вибрации и формы сигналов, системы управления, контрольно-измерительные приборы, а также системы сбора данных, измеряющие температуру, давление, освещенность, расход рабочей среды и усилия. Дифференциальный вход встроенного УПКУ, непосредственно связанный с 24-разрядным $\Sigma\Delta$ -АЦП, позволяет напрямую и с высокой точностью воспринимать сигнал сенсора. Кроме того, преобразователи имеют в своей основе $\Sigma\Delta$ -модуляторы второго порядка и прореживающие цифровые фильтры. Они представляют собой гребенчатые фильтры SINC3 с коэффициентом избыточной дискретизации до 256 [2]. В микроконтроллерах MSP430i20xx может быть до четырех независимых 24-разрядных $\Sigma\Delta$ -АЦП. Это позволяет реализовать до четырех интерфейсов сенсоров, дающих возможность одновременно осуществлять отсчет нескольких параметров технологического процесса в промышленной автоматизации. При преобразовании каждый из каналов потребляет в среднем всего 200 мкА [3]. Для сравнения: другие решения обычно потребляют 0,5–1 мА на канал. Такое низкое потребление тока на канал в микроконтроллерах MSP430i20xx обеспечивает одновременность отсчетов сигналов сенсоров даже при строгих требованиях к пороговым уровням тока в архитектуре двухпроводной токовой петли.

В таблице представлены результаты сравнения разрешающей способности преобразования переменного и постоянного тока для 4-канального, 24-разрядного модуля SD24 семейства микроконтроллеров MSP430i20xx. Как видно из таблицы, точность работы модуля SD24 микроконтроллера MSP430i20xx по постоянному току превышает 16 эффективных разрядов при большинстве значений коэффициента усиления УПКУ. Этого достаточно для получения точности лучше 0,5 мкА в токовой петле 4–20 мА. Дополнительные данные испытаний представлены на рис. 4.

Результаты анализа работы по постоянному току, представленные на рис. 4 и в таблице, получены стандартным методом для закороченных дифференциальных входов модуля SD24 и определением стандартного отклонения большого объема данных. Конкретно был написан пример кода для записи 256 24-разрядных отсчетов в блок ОЗУ,

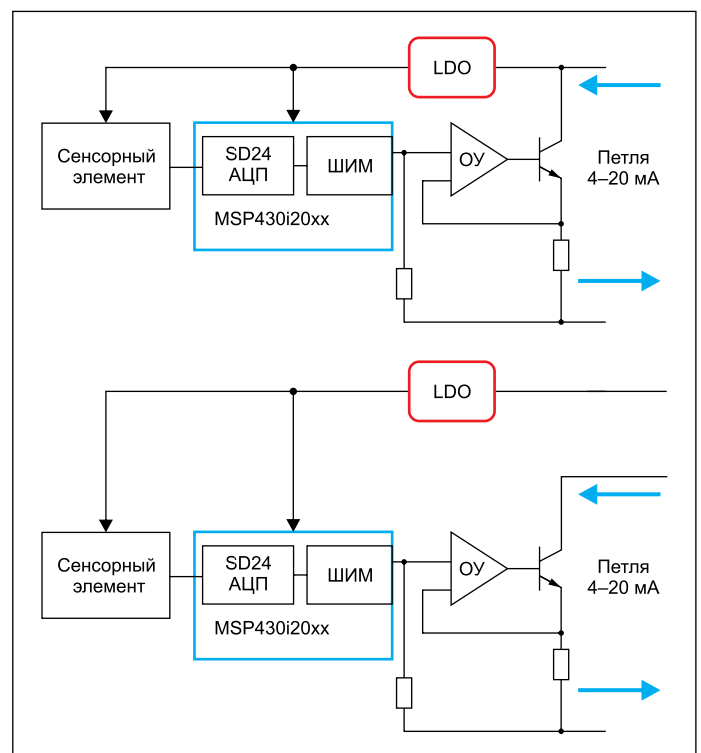


Рис. 3. Блок-схемы двухпроводной и трехпроводной токовых петель

Таблица. Сравнение разрешающей способности преобразования переменного и постоянного тока для 4-канального, 24-разрядного модуля SD24 устройств MSP430i20xx

Параметр	Коэффициент усиления УПКУ	Vcc	Типичное значение	Единица измерения
SINAD*	1	3 В	89	дБ
	2		89	
	4		87	
	8		83	
	16		77	
ENOB по постоянному току (внутренний резистор)	1	3 В	16,71	разряды
	2		16,58	
	4		16,71	
	8		16,09	
	16		15,03	
ENOB по постоянному току (внешний резистор)	1	3 В	16,07	разряды
	2		16,07	
	4		16	
	8		15,64	
	16		15,14	

Примечание. *Согласно технической спецификации MSP430i20xx.

который затем был загружен в текстовый файл с помощью интегрированной среды разработки Code Composer Studio корпорации Texas Instruments. Для расчета ENOB (эффективной разрядности) при работе на переменном токе применяется простая формула с использованием параметра SINAD (отношение сигнал/(шум+искажения)). Согласно формуле $ENOB = (SINAD - 1,76 \text{ дБ}) / 6,02 \text{ дБ}$. В случае данных для постоянного тока берется стандартное отклонение, на основании которого ENOB можно рассчитать следующим образом: $ENOB = N - \log_2(\delta)$. В этом вы-

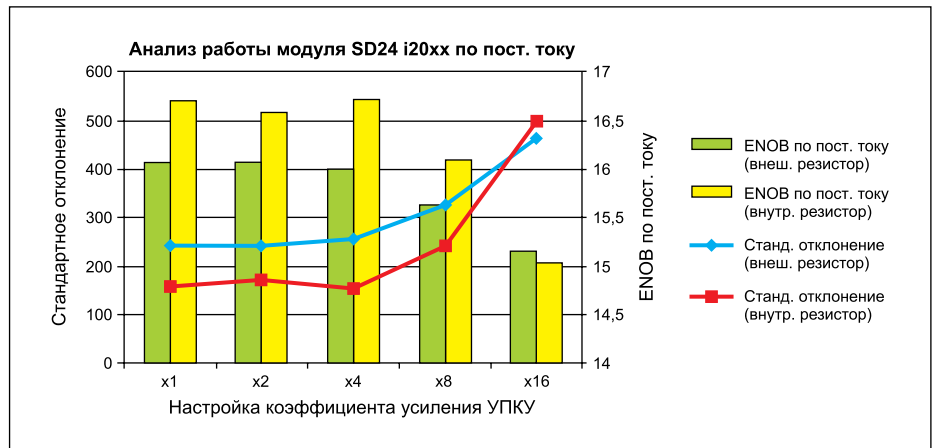


Рис. 4. Анализ точностных характеристик работы модуля SD24 микроконтроллера MSP430i20xx по постоянному току

ражений N — количество разрядов, которое обеспечивает преобразователь, а δ — стандартное отклонение данных [4].

Заключение

Семейство микроконтроллеров MSP430i20xx, содержащих до четырех 24-разрядных $\Sigma\Delta$ -АЦП, идеально подходит для высокоточных промышленных систем датчиков. Низкая потребляемая мощность на каждый канал АЦП позволяет осуществлять одновременную дискретизацию выходных сигналов от нескольких высокоточных датчиков без превышения пороговых уровней тока, установленных для многих двухпроводных промышленных решений на основе токовой петли. Это также оптимально для

многих многосенсорных систем, питающихся от аккумуляторов.

Литература

1. De Barros Sodera J. D., Saldana J. C., Penteado C. G., Hernandez H. D., Acosta R., Chavez Porras F., Valerio M. A., dos Anjos A., Trevisan P. H. On-chip 4 to 20 mA reconfigurable current loop transmitter for smart sensor applications. Integrated Circuits and Systems Design (SBCCI) 2015. August 30, 2012.
2. MSP430i20xx Family User's Guide (SLAU335).
3. MSP430i20xx Mixed Signal Microcontroller Data Sheet (SLAS887).
4. Baker B. ENOB Video Tutorial. Dallas, TX: Texas Instruments, 2011. www.focus.ti.com/docs/training/catalog/events/event.html?sku=WEB408001

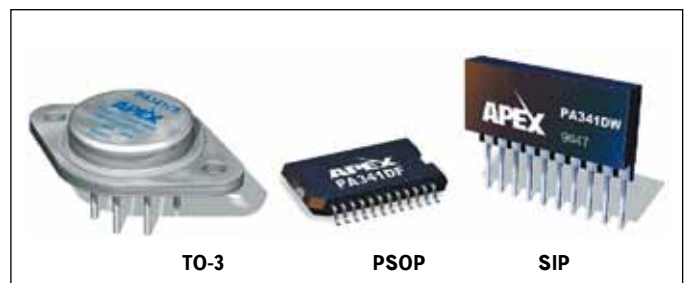
Высоковольтный ОУ PA341 от APEX Microtechnology в различном корпусном исполнении

Компания APEX Microtechnology объявила о расширении вариантов корпусного исполнения популярного высоковольтного операционного усилителя PA341.

PA341 является схемой высоковольтного ОУ, выполненного по монолитной технологии на основе полевых транзисторов, достигающего параметров, прежде присущих только схемам, реализованным по гибридной технологии, а также показывающего повышенный уровень надежности. ОУ PA341 имеет высокое рабочее напряжение 350 В и выходной ток 120 мА (пиковое значение).

Входные каналы ОУ защищены от воздействия высоких синфазных и дифференциальных напряжений. Область устойчивой работы компонента не подвержена ограничениям вторичного пробоя и может быть выбрана для всех типов нагрузок путем установки соответствующего токоограничивающего резистора. Схема внешней компенсации обеспечивает гибкость в выборе оптимального коэффициента усиления и пропускной способности для применений. Варианты корпусного исполнения:

- PA341CE — герметичный металлический 8-выводной корпус форм-фактора TO-3;
- PA341DF — 24-выводной корпус форм-фактора PSOP (JEDEC MO-166),



- имеющий металлический теплоотсеивающий сердечник;
- PA341DW — 10-выводной герметичный керамический корпус форм-фактора SIP;
- CPA341 — некорпусированный ОУ.

ОУ PA341 найдет применение в таких устройствах, как пьезоэлектрический привод; схемы электростатического преобразования и отклонения; схемы фокусировки зеркал с изменяемой формой; интерфейсы компьютера к электронным лампам.

www.icquest.ru

Новости сайта www.efo.ru

Infinion Technologies



Компания Infineon Technologies Bipolar представляет модули Infineon Power Start, предназначенные для низковольтных систем плавного пуска (софт-стартеров, СС). Новое семейство отвечает потребностям рынка в недорогих и компактных полупроводниковых силовых ключах. В новой версии Power Start достигнута поставленная цель — унификация конструкции и уменьшение количества компонентов. Разработчики, в свою очередь, выигрывают за счет сокращения времени проектирования и простоты производства. Типовые области применения низковольтных систем плавного пуска: ленточные конвейеры, большие вентиляторы и мельницы. Особенно широко СС применяются в насосах для перекачки воды и транспортировке грязной воды, а также в нефтяной промышленности.

Новый дизайн модулей Power Start предлагает компактное посадочное место 55 мм, подходящее для широкого диапазона токов. Для сравнения: существующие на рынке решения для СС предполагают различные корпуса для разных токов. Это преимущество позволяет помещать модуль с байпас-контактором в типовые корпуса. У Power Start есть собственный теплоотвод, а значит, его можно устанавливать без применения термопасты. У новых модулей тепло отводится с двух сторон, благодаря чему они способны выдерживать перегрузки по току до 2200 А в течение 21 с. Таким образом обеспечивается лучшее в своем классе соотношение мощности и цены.

CEL

Фирма CEL выпустила малошумящие усилители для спутниковой навигации CE3002M6/X5. На частоте 1,575 ГГц (GPS) они обеспечивают усиление 18 дБ при коэффициенте шума 0,5 дБ, максимальная входная мощность по входу составляет —5 дБм. Усилители потребляют 3,1–3,5 мА при питании 1,8–2,85 В. Устройства выпускаются для диапазона температур —40...+85 °С в пластиковых 6-выводных корпусах размером 1,5×1,1×0,55 мм / 1,5×1×0,37 мм и обладают встроенной защитой ESD HBM 2 кВ по всем выводам.

Neoway



Вышел новый бюджетный 2G-модуль N11, ориентированный на приложения M2M, чувствительные к стоимости используемого оборудования. К особенностям модуля относятся компактный размер (13,8×15,8 мм) и отсутствие голосового интерфейса.

Wiznet

Компания Wiznet анонсировала новый Ethernet-мост W5100S, в основе которого лежит популярный мост W5100. Использование корпусов меньших размеров и переход на меньшие технологические нормы при изготовлении новой микросхемы W5100S позволили существенно снизить цену. На текущий момент предполагается, что новый Ethernet-мост станет самым дешевым во всей линейке Ethernet-мостов Wiznet. W5100S будет выпускаться в корпусах 48 LQFP и 48 QFN, соответственно, он не будет совместим по выводам с W5100. При этом производитель обещает обратную совместимость на уровне приложения (за исключением PPPoE, аппаратная поддержка которого убрана).

Микросхема W5100S также получила несколько новых и полезных функциональных возможностей, которых не хватало в Ethernet-мостах Wiznet. Например, появился новый регистр PHY, с помощью которого можно отслеживать состояние физического соединения (подключение кабеля, состояние соединения). Добавлена возможность отправки запросов ARP и PING без открытия сокета. Более подробная информация об отличиях W5100S от W5100 и характеристиках доступна на сайте производителя.

Lattice Semiconductor

Начал работу информационный портал www.latticesemi.ru, посвященный продукции компании Lattice Semiconductor. Здесь будут публиковаться новости и другие полезные сведения о микросхемах, средствах разработки и отладочных платах Lattice.

Sumix



Компания Sumix предлагает новый интерференционный микроскоп для исследования геометрических параметров оптических коннекторов — MAX-Quantum. Прибор позволяет получить на экране ПК трехмерное изображение наконечника коннектора. Специализированное ПО MaxInspect в автоматическом режиме проводит измерения основных геометрических параметров и сравнение их со стандартами.

Особенность нового интерферометра — увеличенное поле обзора (6×4,4 мм), что позволяет исследовать не только одноволоконные коннекторы LC, SC, FC, ST, SMA, но и многоволоконные коннекторы MTP/MPO на базе 12- и 16-волоконного MT-наконечника, а также целый ряд специализированных разъемов. Кроме того, с помощью специальных оправ предусмотрено исследование продольных параметров коннекторов MTP/MPO (Side + Front View).

Microchip

Компания Microchip изготовила МЭМС-генератор DSA1001, сертифицированный для применения в автоэлектронике. DSA1001 отличается повышенной устойчивостью к вибрации и ударам, а также относительно малым потреблением. Новый генератор характеризуется высокой стабильностью и низким джиттером в широком диапазоне рабочих напряжений и температур. МЭМС-генератор доступен в стандартных корпусах 4 CDFN размерами 2,5×2/3,2×2,5/5×3,2 мм.

Санкт-Петербург, ул. Новолитовская, д. 15, лит. А,
бизнес-центр «Аквилон», офис 441;
(812) 327-86-54; e-mail: zav@efo.ru.

Межпроцессорное взаимодействие (IPC) в многоядерных микроконтроллерах.

Часть 3. СнК i.MX6 и i.MX7.

Модуль обмена сообщениями

Андрей САМОДЕЛОВ

Статья продолжает цикл публикаций, посвященных межпроцессорному взаимодействию (IPC) в гибридных СнК, одним из ядер которых является ARM Cortex-M3/M4. В предыдущих материалах были представлены варианты реализации IPC в СнК, состоящих из ядер ARM Cortex-M3/M4 и ARM Cortex-M0/M0+, а также ARM Cortex-M3/M4 и C28xxx. В предлагаемой статье дано общее описание механизма межпроцессорного взаимодействия (IPC) между ядрами ARM Cortex-M4 и ARM Cortex-A9/A7 в СнК i.MX6/i.MX7 компании Freescale. Кроме того, подробно рассмотрен один из блоков IPC-модуля обмена сообщениями (Messaging Unit, MU).

Введение

Механизм межпроцессорного взаимодействия (IPC) в процессорах i.MX6 и i.MX7 построен на основе обмена сообщениями с использованием почтовых ящиков (Mailbox). В случае необходимости отправка и прием сообщений сопровождается генерацией прерываний к противоположной стороне обмена данными.

Обмен большими блоками данных осуществляется с помощью выделения областей разделяемой памяти (shared memory) соответствующего размера. Чтобы гарантировать корректную запись сообщений в блоки разделяемой памяти (shared memory), используется механизм семафоров (semaphore) и инструкции исключительного доступа к ресурсам (exclusive access).

Аппаратные блоки для организации межпроцессорного взаимодействия

В основе межпроцессорного взаимодействия лежит четыре аппаратных блока:

1. Модуль обмена сообщениями (Messaging Unit, MU).
2. Модуль семафоров (SEMA4).
3. Блоки разделяемой памяти (Shared Memory).
4. Исключительный доступ к ресурсам (Exclusive Access) на основе специальных инструкций набора команд ARMv7.

Основные функции каждого из перечисленных блоков приведены в таблице 1.

Перейдем к краткому описанию каждого из блоков межпроцессорного обмена.

Модуль обмена сообщениями

Модуль обмена сообщениями (Messaging Unit, MU) представляет собой симметричную двухстороннюю систему, построенную на основе регистров передачи и приема сообщений (кадров сообщений),

к каждой из сторон которой подключено собственное процессорное ядро. Модуль построен с использованием проверенных IP-ядер от СнК (SoC) базовых станций сотовой связи.

Управление обменом сообщениями осуществляется с помощью прерываний (interrupt) или опроса соответствующих битов регистра состояния (polling). С каждой стороны модуля MU по четыре регистра для приема (RX register)/передачи (TX register) сообщений.

Для управления обменом сообщениями с каждой из сторон модуля MU имеется по 12 запросов на прерывания (IRQ):

- по четыре запроса на прерывания (IRQ), сигнализирующих о поступлении данных ("register full") в регистры приема (receive register);
- по четыре запроса на прерывания (IRQ), сигнализирующих об очистке ("register empty") регистров передачи (transmit register);
- по четыре запроса на прерывания (IRQ) общего назначения (general-purpose).

Кроме того, с каждой из сторон имеется по три флага общего назначения.

Блок-схема модуля обмена сообщениями показана на рис. 1.

Таблица 1. Основные функции блоков межпроцессорного взаимодействия в СнК i.MX6 и i.MX7

Аппаратный блок	Функции
Модуль обмена сообщениями (Messaging Unit, MU)	Модуль содержит регистры почтовых ящиков (Mailbox register) для отправки/получения сообщений. Кроме того, модуль управляет межпроцессорными прерываниями.
Модуль семафоров (SEMA4)	Аппаратный модуль семафоров общего назначения.
Разделяемая память (Shared Memory)	Топология системной шины позволяет выделять блоки разделяемой памяти (shared memory). Центральный модуль защиты (Central Security Unit, CSU) и контроллер ресурсов (Resource Domain Controller, RDC) позволяют обеспечить защиту/изоляцию выделенных блоков памяти.
Исключительный доступ к ресурсам (Exclusive Access)	В системе команд процессоров ARMv7-A и ARMv7-M определены инструкции исключительного доступа LDREX/STREX.

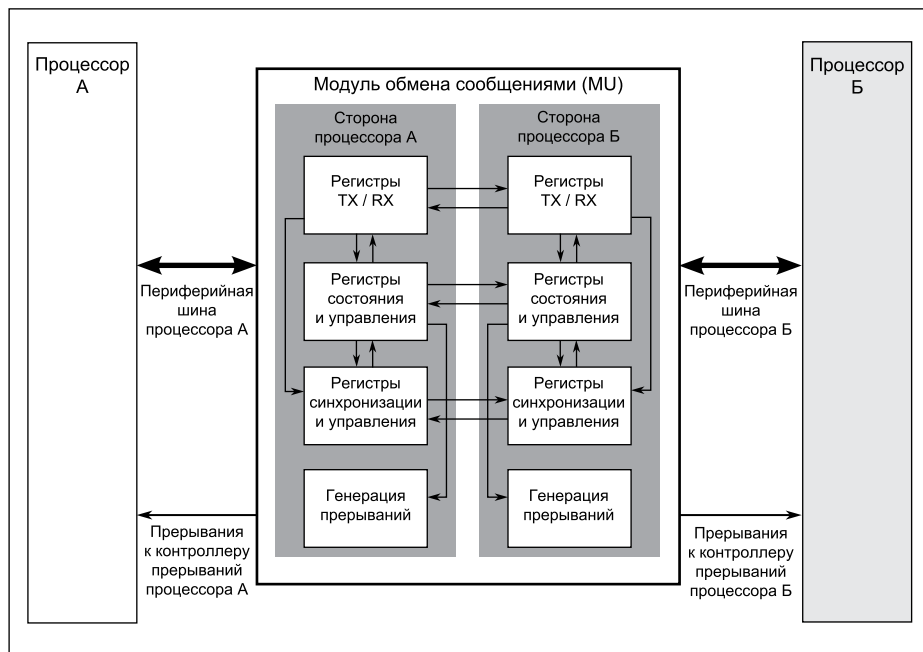


Рис. 1. Блок-схема модуля обмена сообщениями (Messaging Unit, MU)

Блок семафоров

Блок семафоров (SEMA4) предоставляет программному обеспечению с кооперативной многозадачностью аппаратный механизм для безопасного разделения ресурсов (share resources) в гетерогенных (состоящих из процессоров разного типа) мультипроцес-

сорных системах (HMP system). Блок спроектирован на основе проверенных IP-ядер, применяющихся в процессорах Vybrid и автомобильных микроконтроллерах компании Freescale. Имеется отдельный модуль для семафора контроллера ресурсов (Resource Domain Controller, RDC).

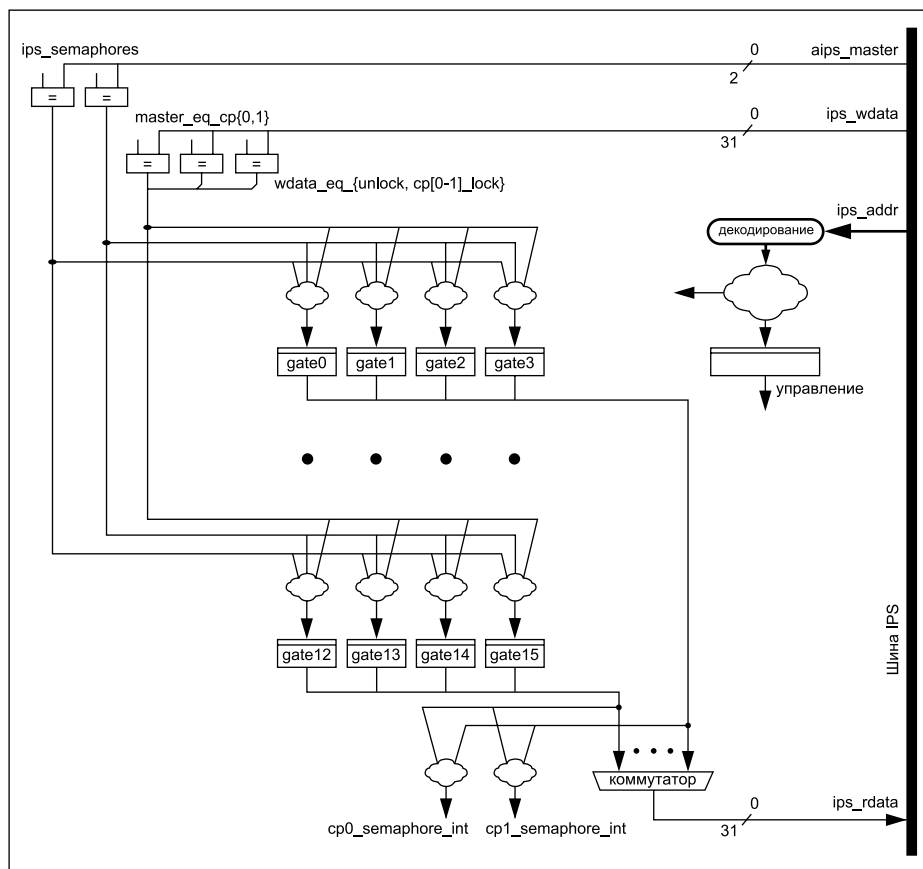


Рис. 2. Блок-схема блока семафоров (SEMA4)

Блок семафоров поддерживает до 16 аппаратных семафоров общего назначения. Чтобы обеспечить однозначность блокировки, разблокировать семафор может только процессор, который его блокировал. Дополнительно для указания момента, когда семафор разблокирован, предусмотрена возможность оповещения с помощью прерываний о неудачной попытке блокировки. Чтобы гарантировать доступ к общим ресурсам только процессору с заблокированным семафором, по-прежнему необходимы соглашения по программному обеспечению.

На рис. 2 показана блок-схема блока семафоров (SEMA4).

Разделяемая память

Для организации межпроцессорного обмена топология общей шины позволяет выделять блоки разделяемой внутренней/внешней памяти. Для выделения индивидуальных областей памяти и ограничения доступа к ним можно использовать аппаратные возможности контроллера ресурсов (Resource Domain Controller, RDC).

Блок-схема областей разделяемой памяти (shared memory) приведена на рис. 3.

Исключительный доступ

Процессорные ядра Cortex-A (ARMv7-A) и Cortex-M (ARMv7-M) поддерживают инструкции исключительного доступа LDREX/STREX. Чтобы поддерживать инструкции монопольной загрузки (load exclusive, LDREX)/записи (store exclusive, STREX), шинные сигналы исключительного доступа (exclusive access), генерируемые CPU, подключены к мониторам на границах областей памяти. Исключительный доступ (exclusive access) широко используется для синхронизации симметричных мультипроцессорных систем (SMP system), но может применяться и в гетерогенных мультипроцессорных системах (HMP system), в которых имеется соответствующая поддержка на уровне аппаратной архитектуры. Для гибридных микропроцессорных систем (HMP system) указатели на память при исключительном доступе необходимо сконфигурировать таким образом, чтобы он осуществлялся в точке когерентности для процессора (CPU).

На этом краткое описание блоков системы межпроцессорного обмена завершено. Прейдем к подробному описанию модуля управления обменом сообщениями (Messaging Unit, MU).

Модуль обмена сообщениями

Общий обзор

Модуль обмена сообщениями (Messaging Unit, MU) позволяет двум процессорам внутри СнК (SoC) обмениваться данными и координировать свою работу, обмениваясь

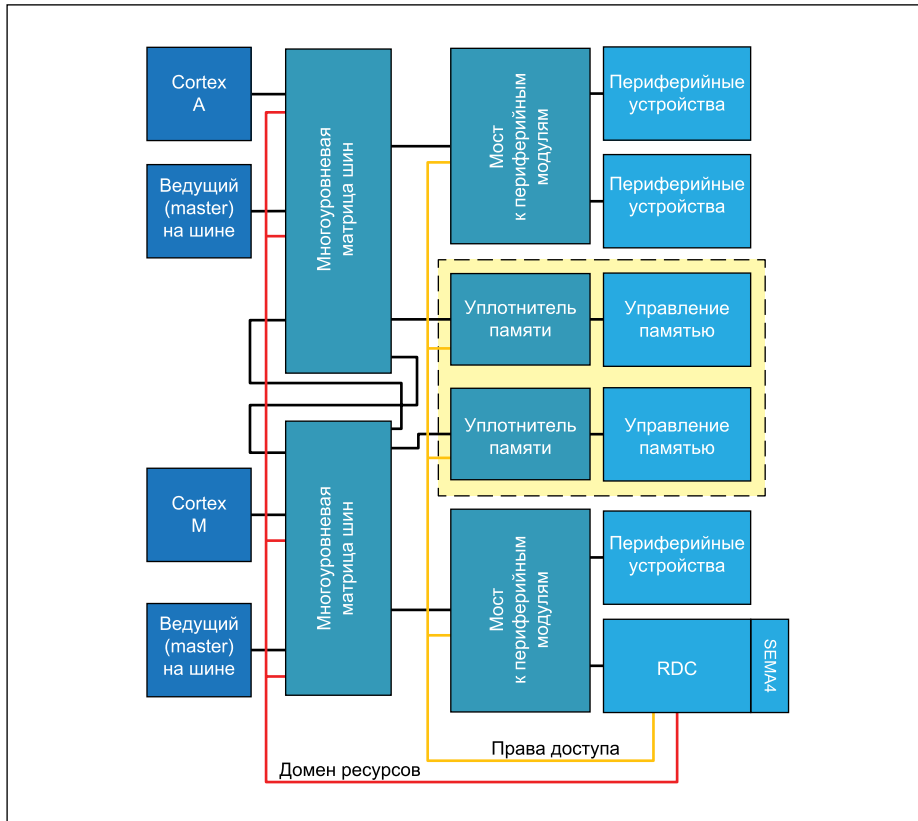


Рис. 3. Разделяемая память (Shared Memory)

Таблица 2. Основные функциональные особенности MU

Функция	Описание
Межпроцессорные прерывания (Inter-processor Interrupts)	С каждой из сторон модуля MU имеется 12 источников прерываний (со стороны процессора А и со стороны процессора Б), которые используются для оповещения противоположного процессора. Прерывания могут быть предназначены для уведомления о событиях RX/TX и передачи сигналов общего назначения между двумя процессорами.
Сброс MU (MU Reset)	Процессор А может выполнить сброс всего модуля MU, используя управляющий бит (MUR) регистра управления процессора А (A Control Register, ACR). Бит MUR является самоочищаемым.
Конфигурация загрузки процессора Б (B Boot Configuration)	Источник загрузки (Boot Source) для процессора Б может быть сконфигурирован с помощью бита BBOOT регистра ACR. Варианты настройки Boot Source: • базовый адрес DMEM; • базовый адрес IMEM; • адрес 0x00. После сброса значение загружается из IFR Flash-памяти.
Удержание процессора Б в состоянии сброса (B Reset Hold)	Процессор Б удерживается в состоянии сброса любым из событий сброса. Это достигается установкой бита BRSTH регистра ACR. Процессор Б будет выведен из состояния сброса после очистки этого бита. После сброса значение загружается из IFR Flash-памяти.
Разрешение тактирования процессора А/Б (A/B Clock Enable)	Тактирование процессора А/Б может быть активировано для продолжения работы после перевода процессора А/Б в режим останова (Stop Mode). До этого момента процессор Б/А будет продолжать находиться в состоянии останова (Stop Mode). Это позволяет процессору Б/А продолжать доступ к периферийным модулям процессора А/Б по шине AIPS, даже если процессор находится в режиме останова (Stop Mode).
Регистры состояния и регистры управления при обмене данными между ядрами (Status and Control Communications between Cores)	Модуль MU предоставляет двум ядрам способ обмениваться между собой данными, используя регистры состояния (Status registers) и регистры управления (Control registers), имеющиеся как со стороны процессора Б, так и со стороны процессора А модуля MU. Регистр состояния (Status register) с одной из сторон MU отражает состояние другой стороны MU. Регистр управления (Control register) используется для операций управления, таких как разрешение прерываний и выставление прерываний другому процессору.
Синхронизация обмена сообщений между процессорными ядрами (Synchronized Message Transfers between Cores)	При обмене сообщениями между ядрами используются флаги «передатчик пуст» (transmit empty) и «приемник заполнен» (receive full), имеющиеся с обеих сторон MU. Обновление этих флагов передачи (transmit flag) и приема (receive flag) осуществляется с помощью механизма синхронизации. Имеется внутренняя задержка между обновлением флага с одной стороны и отражением его состояния с другой стороны.
Прямой доступ к разделяемой памяти и предотвращение коллизий (Accessing Shared Memory Directly and Avoiding Collisions)	Для передачи данных или сообщения с одной стороны MU на другую сторону MU, с каждой из сторон MU имеется четыре регистра передачи (Transmit register) и четыре регистра приема (Receive register). Процессор А или процессор Б может получить непосредственный доступ к разделяемым ресурсам в памяти (shared memory) SoC. Однако для предотвращения одновременного доступа к разделяемой памяти (shared memory) со стороны обоих ядер MU предоставляется способ (предотвращения одновременного доступа) с использованием прерываний и регистров приема/передачи (transmit-receive registers) для обоих процессоров.
Поддержка различных частот тактирования ядер (Different Clocks in the Two Cores)	Сердцем модуля MU является механизм управления событиями, который синхронизирует доступ с одной из сторон MU к другой стороне MU, поскольку обе стороны MU могут работать с разными частотами тактирования. При этом формируется задержка обновления событий.
Отображенные на общую карту памяти регистры (Memory-Mapped Registers)	Модуль MU подключен как периферийный модуль на периферийной шине (Peripheral bus) с обеих сторон: со стороны процессора А — к периферийной шине процессора А (A Peripheral Bus), а со стороны процессора Б — к периферийной шине процессора Б (B Peripheral Bus).

сообщениями (например, данные, информация о состоянии и сигналы управления) по интерфейсу MU. Кроме того, MU обеспечивает возможность одному из процессоров посылать сигналы другому процессору, используя прерывания. Модуль MU связывает два процессора внутри кристалла i.MX6SX: процессор ARM Cortex-A9 и процессор ARM Cortex-M4.

Поскольку MU управляет процессом обмена сообщениями между процессорами, то MU применяет различные сигналы тактирования (с каждой из сторон различных периферийных шин). Поэтому модуль MU должен синхронизировать процессы доступа от одной из сторон к другой с помощью двух наборов согласованных регистров (со стороны процессора А и со стороны процессора Б).

Основные функции

Модуль MU управляет потоком сообщений с использованием прерываний или опроса регистров. Для выполнения требуемых операций процессор Б может вывести процессор А из режимов пониженного энергопотребления, выставив одно из 12 старших прерываний к процессору А и наоборот. Со стороны каждого из процессоров имеются симметричные процессорные интерфейсы, поддерживающие четыре запроса на прерывание общего назначения, предназначенные для противоположной стороны. Для организации обмена данными имеются три флага общего назначения, предназначенные для противоположной стороны, четыре приемных регистра с маскируемыми прерываниями и четыре регистра обмена данными с маскируемыми прерываниями.

Режимы работы

Режимы работы, поддерживаемые модулем MU, описаны в разделах «Режимы работы (Operating Modes)» и «Режимы пониженного энергопотребления (Low Power Modes)».

Внешние сигналы

Модуль Messaging Unit не имеет сигналов, непосредственно доступных за пределами кристалла SoC.

Функциональное описание

Модуль обмена сообщениями (MU) имеет ряд функциональных особенностей, которые приведены в таблице 2.

Карта памяти

со стороны процессора А

Регистры сообщений (messaging registers), управления (control registers) и состояния (status registers) со стороны процессора А для MU отображаются на карту памяти процессора А как стандартные периферийные устройства. Шина данных (data bus) периферийной шины (Peripheral bus) внутри модуля MU имеет ширину 32 бит.

Карта памяти со стороны процессора Б

Регистры сообщений (messaging registers), управления (control registers) и состояния (status registers) со стороны процессора Б для МУ отображаются на карту памяти процессора Б как стандартные периферийные устройства. Шина данных (data bus) периферийной шины (Peripheral bus) внутри модуля МУ имеет ширину 32 бит.

Обмен сообщениями МУ

Модуль МУ предоставляет 32-битные регистры состояния (status registers) и регистры управления (control registers) со стороны процессора Б и процессора А для операций управления (control operations), таких как прерывания (interrupts) и сброс (reset), и для проверки состояния другой стороны МУ.

Для обмена сообщениями МУ имеет четыре 32-битных, доступных только для записи (write-only) регистра передачи (transmit registers) и четыре 32-битных, доступных только для чтения (read-only) регистра при-

ема (receive registers) как со стороны процессора Б, так и со стороны процессора А. Эти регистры используются для отправки сообщений от одного процессора другому. Кроме того, передачей сообщений можно управлять, используя три флага общего назначения, имеющих в регистрах управления (control registers) и регистрах состояния (status registers) с каждой из сторон МУ.

Модель программирования

Логика обмена сообщениями используется совместно с внешней памятью. Есть различные методы, применяемые для реализации протокола обмена сообщениями. Некоторые из этих сообщений могут означать: «Я только что написал сообщение из N слов, начиная со смещения X в памяти» или «Я закончил чтение предыдущего блока памяти, который был прислан». Наличие логики обмена сообщениями, независимой от массива памяти, не ограничивается каким-либо предопределенным аппаратным протоколом. В то же время программное обеспечение, необходи-

мое для управления сообщениями, является небольшим и простым.

Многие из механизмов обмена сообщениями симметричны; они продублированы и доступны как со стороны процессора Б, так и со стороны процессора А. Имеются следующие механизмы обмена сообщениями:

- Четыре 32-битных, доступных только для записи (write-only) регистра передачи (transmit registers), которые отображаются на четыре доступных только для чтения (read-only) регистра приема (receive registers) со стороны сопряженного процессора. Эти регистры можно использовать для обмена 32-битными словами сообщений или кадром информации о сообщении, записанном в разделяемую память (количество слов, начальный адрес и код типа сообщения).
- Запись в регистр передачи (transmit register) на передающей стороне очищает бит «передатчик пуст» (transmitter empty) в регистре состояния (Status Register) на стороне передатчика и устанавливает бит «приемник полон» (receiver full) в регистре состояния (Status Register) на стороне приемника. Установка бита на стороне приемника может дополнительно вызвать прерывание на стороне приемника (маскируемое прерывание при приеме).
- Чтение одного из регистров приема (receive registers) на приемной стороне очищает бит «приемник полон» (receiver full) в регистре состояния (Status Register) на приемной стороне и устанавливает бит «передатчик пуст» (transmitter empty) в регистре состояния (Status Register) на стороне передатчика. Установка бита «передатчик пуст» (transmitter empty) может дополнительно вызывать прерывание на стороне передатчика (маскируемое прерывание при передаче).
- Четыре флага общего назначения отображаются на биты регистра состояния (Status Register) на стороне приемника.
- Доступ на чтение/запись к любым зарезервированным областям и запись в регистры, доступные только для чтения (read-only) на стороне процессора А модуля МУ, приведет к генерации ошибки обмена данными для процессора А.
- Доступ на чтение/запись к любым зарезервированным областям и запись в регистры, доступные только для чтения (read-only) на стороне процессора Б модуля МУ, приведет к генерации ошибки обмена данными для процессора Б.

Примеры обмена сообщениями

В таблице 3 приведены примеры обмена сообщениями.

На рис. 4 показана схема распределения регистров МУ.

Режимы работы

Перейдем к описанию всех функциональных режимов работы модуля.

Таблица 3. Примеры обмена сообщениями

Пример	Описание
Обмен короткими сообщениями (Passing short messages)	Регистры передачи (transmit registers) можно использовать для обмена короткими сообщениями, длиной 1–4 слова. Например, если требуется пересылка сообщения, состоящего из четырех слов, то только один из регистров на стороне приемника должен иметь установленным соответствующий бит разрешения прерывания. Первые три слова сообщения записываются в регистры с маскированными прерываниями, а четвертое слово записывается в другой регистр, который запускает прерывание на стороне приемника.
Обмен кадром информации (Passing frame information)	Регистры передачи (transmit registers) можно использовать для обмена кадрами информации для длинных сообщений, записанных в разделяемую память (SDRAM или SyncFLASH). Такой кадр информации обычно состоит из начального адреса, количества слов и, возможно, кода типа сообщения.
Обмен уведомлениями о событиях и запросами (Passing event notices and requests)	События и запросы, в состав которых не входят слова данных, можно передать с помощью сигналов от процессора Б к процессору А, используя прерывание общего типа, такие как уведомления о том, что из разделяемой системной памяти (shared system memory) было прочитано длинное сообщение.
Обмен блоками данных фиксированной длины (Passing fixed length data)	Форматированные данные фиксированной длины могут быть записаны в предопределенные области разделяемой памяти (shared memory). Процессор может использовать прерывание общего типа (процессор А или процессор Б), чтобы сообщить другому процессору о готовности данных.
Обмен уведомлениями (Passing announcements)	Три флага могут использоваться процессором для сообщения другому процессору о текущем состоянии программы или других сообщений с доски объявлений.

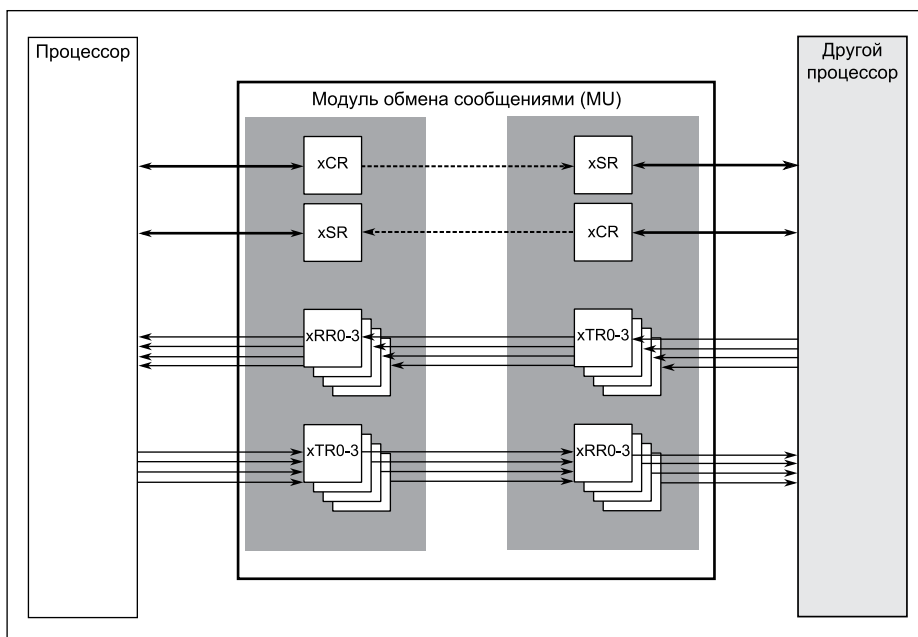


Рис. 4. Регистры МУ

Режимы пониженного энергопотребления

Начнем с описания рабочих режимов пониженного энергопотребления (low power modes) модуля MU.

Тактирование и синхронизация в режиме пониженного энергопотребления

Тактирование процессора B и процессора A осуществляется на разных частотах и из различных источников. Архитектура MU какого-то определенного соотношения между частотами тактирования процессора A и процессора B не предполагает. Однако следует иметь в виду, что соотношение этих частот влияет на значение пропускной способности MU. Буферы данных и управляющая логика с каждой из сторон MU работают от собственной соответствующей частоты тактирования.

Режимы пониженного энергопотребления процессора

Процессоры Processor имеют четыре режима энергопотребления:

- рабочий режим или режим полной загрузки (Run);
- режим ожидания (WAIT);
- режим останова (STOP);
- режим приостановки (SUSPEND или DSM).

Из режима пониженного энергопотребления процессор Processor можно вывести любым разрешенным с его стороны прерыванием MU, как отражено в регистре состояния (Status register) xSR (RF0–3, TE0–3, GIP0 — можно установить 3 бит) и разрешено в регистре управления (Control register) xCR. Используя эти биты, один из процессоров Processor может активно управлять выходом другого процессора Processor из режима пониженного энергопотребления.

Когда процессор Processor находится в режиме STOP (таким образом, что биты регистра xSR нельзя обновлять с помощью событий), специальная логика управляет прерываниями к процессору Processor непосредственно со стороны другого процессора Processor (вместо того, чтобы управлять с помощью регистра xSR).

Пока процессор Processor находится в режиме STOP, чтобы вывести процессор Processor из этого состояния, будет выставлено асинхронное прерывание:

- Если любой из регистров передачи данных (transmit data register) со стороны другого процессора Processor заполнен, поскольку была осуществлена запись в него (регистр данных передачи) со стороны другого процессора Processor; то есть бит «пуст» (empty) его регистра xSR очищен, а его соответствующее прерывание по приему данных разрешено на стороне процессора Processor.
- Если любой из регистров приема данных (receive data register) со стороны другого процессора Processor пуст, поскольку было

выполнено чтение со стороны другого процессора Processor; то есть бит «полон» (full) его регистра xSR очищен, а его соответствующее прерывание по передаче разрешено на стороне процессора Processor.

- Если любое прерывание общего вида установлено в регистре xCR, в то время как соответствующее прерывание разрешено со стороны процессора Processor.
- Если другой процессор Processor выставляет немаскируемое прерывание к процессору Processor.

Логика позволяет одному из процессоров Processor функционировать независимо, в то время как другой процессор Processor находится в любом из режимов энергопотребления (включая режим STOP). Однако протокол изменения режима энергопотребления (power mode) процессора Processor должен обрабатываться с осторожностью:

- Прерывания, разрешенные на стороне процессора Processor.
- События, которые могут быть инициированы со стороны другого процессора Processor.
- Совместимость с протоколом другого процессора Processor перехода в режим STOP.

Если процессор Processor находится в режиме STOP и запущено событие к другому процессору Processor, то бит EP (регистра xSR) будет пребывать в состоянии с высоким логическим уровнем до тех пор, пока не проснется процессор Processor.

Перед переходом в режим STOP программист процессора Processor должен убедиться, что бит EP (регистра xSR) очищен. Эта проверка необходима, чтобы быть уверенным, что все ожидающие обновления от процессора Processor, включая изменение режима работы при нахождении в режимах STOP или WAIT, будут обновлять биты регистра xSR.

Если другой процессор Processor находится в режиме STOP mode или DSM mode, то бит EP (регистра xSR) может оставаться в состоянии с высоким логическим уровнем; в этом случае процессору Processor нет необходимости проверять бит EP перед переходом в режим STOP mode.

Временные параметры обновления событий

Каждая из сторон обмена сообщениями между процессорами MU (от процессора B и от процессора A) имеет аппаратный механизм отправки «запроса на обновление событий» (event update requests) на сторону другого процессора. «Событие» (event) подразумевает, когда любое изменение информации должно быть отражено в регистре состояния (Status Register) принимающего процессора. Временем задержки обновления событий (event update latency) называется задержка между моментом, когда событие готово со стороны одного из процессоров, и фактическим обновлением регистра состояния (Status Register) со стороны другого процессора.

- Минимальной задержкой события (event latency) является «1 цикл частоты тактирования с передающей стороны» + «2½ цикла частоты тактирования с принимающей стороны». Минимальным случаем является отсутствие ожидающего события при возникновении нового события.
- Минимальной задержкой события (event latency) является «6 циклов частоты тактирования с передающей стороны» + «6½ цикла частоты тактирования с принимающей стороны». Максимальный случай наступает, если событие произошло сразу после того, как предыдущее событие было отправлено на другую сторону. Задержка обновления события (event update latency) будет располагаться между упомянутым выше минимальным и максимальным значением, в зависимости от момента времени, в который произошло последовательное событие.

Прерывания

Модуль MU управляет запросами на прерывание от процессора B к процессору A и запросами на прерывание от процессора A к процессору B. Рассмотрим подробнее все прерывания, которые может генерировать модуль.

Прерывания к процессорам

Имеется 12 источников прерываний от MU к процессорам (Processors):

- Четыре прерывания по факту приема данных (выставляются, если устанавливаются биты процессоров Processor «приемник полон» (receive full) и в регистре xCR разрешены прерывания) для каждого из регистров приема (receive register).
- Четыре прерывания по факту передачи данных (выставляются, если устанавливаются биты процессоров Processor «передатчик пуст» (transmit empty) и в регистре xCR разрешены прерывания) для каждого из регистров передачи (transmit register).
- Четыре прерывания общего назначения (выставляются, когда установлены биты GIP и в регистре xCR разрешены прерывания).

Все прерывания являются маскируемыми в регистре управления процессором (Processor Control Register, xCR). Модуль MU не предполагает наличия каких-либо внутренних приоритетов для этих прерываний. Одновременно может быть выставлено несколько прерываний (например, прерывания по приему Receive 0 и Receive 1 или любые другие прерывания по передаче и прерывания общего назначения). Предполагается, что приоритет этих прерываний будет определяться контроллером прерываний на уровне всей микросхемы.

Для снятия прерываний к контроллеру прерываний микросхемы биты General Purpose Interrupt Pending bits (GIP0, GIP1, GIP2, and GIP3) должны очищаться программным образом (как часть процедуры обработки прерывания).

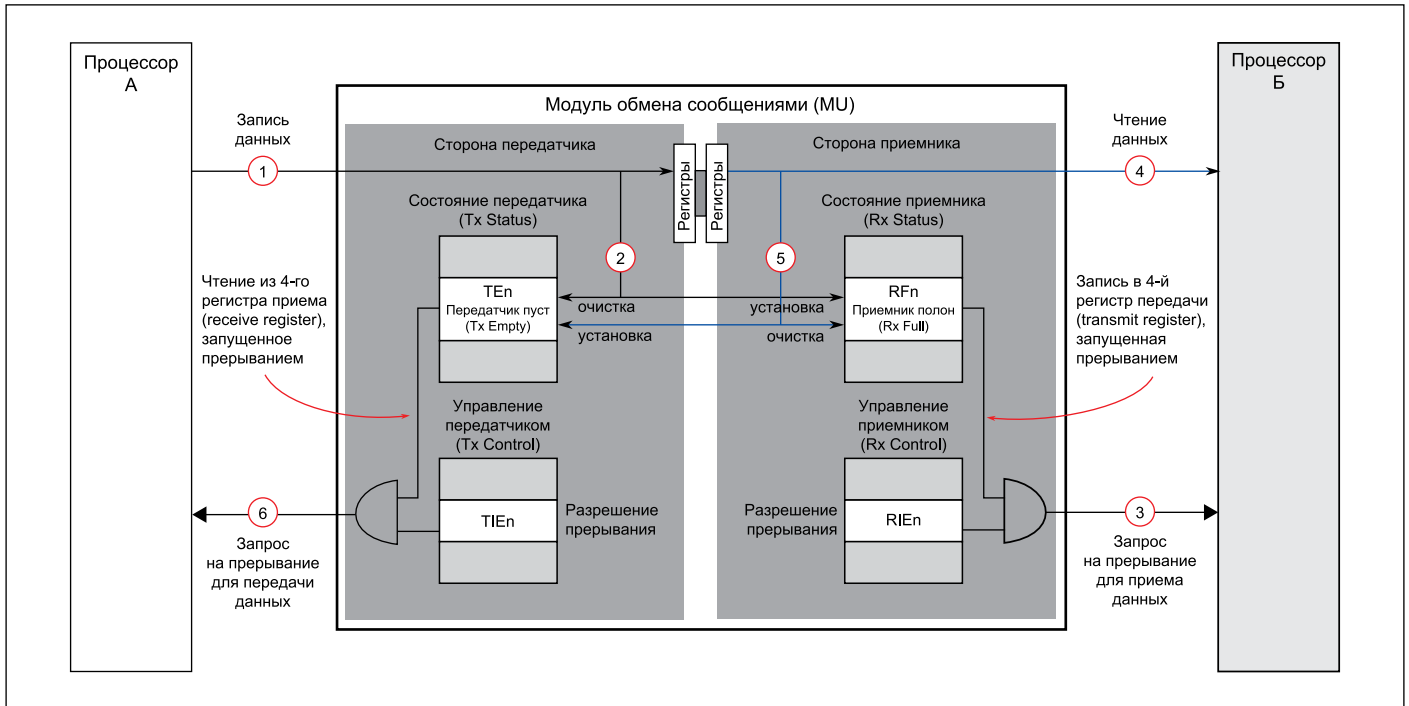


Рис. 5. Модель обмена сообщениями с использованием регистров передачи и приема

Таблица 4. Обобщенный протокол обмена сообщениями по прерываниям

Шаг	Действие	Описание
1	Запись данных процессором А	Данные, записанные в регистр ATRn на стороне процессора А, немедленно отображаются в регистре BRRn на стороне процессора Б.
2	Очистка бит Tx Empty и установка бита Rx Full	При записи данных в регистр ATRn: • очищается бит «передатчик пуст» (transmitter empty, TEm) в регистре состояния передачи (Transmit Status Register) процессора А; • устанавливается бит «приемник полный» (receiver full, RFn) в регистре состояния приема (Receive Status Register) процессора Б
3	Генерация запроса на прерывание по приему (Receive Interrupt request)	Установка бита «приемник полный» (receiver full, RFn) в регистре состояния приема (Receive Status Register) генерирует запрос на прерывание по приему (Receive Interrupt request) к процессору Б.
4	Чтение данных процессором Б	После приема запроса на прерывание (Receive Interrupt request) процессор Б выполняет чтение данных из регистра BRRn.
5	Очистка бита Rx Full и установка бита Tx Empty	При чтении данных из регистра BRRn: • очищается бит «приемник полный» (receiver full, RFn) в регистре состояния приема (Receive Status Register) процессора Б; • устанавливается бит «передатчик пуст» (transmitter empty, TEm) в регистре состояния передачи (Transmit Status Register) процессора А
6	Генерация запроса на прерывание (Transmit Interrupt request)	Установка бита «передатчик пуст» (transmitter empty, TEm) в регистре состояния передачи (Transmit Status Register) генерирует запрос на прерывание (Transmit Interrupt request) к процессору А, означающий готовность процессора Б к приему новой порции данных.

Последовательность очистки прерываний общего назначения

Когда процессор Processor осуществляет запись в бит прерывания общего назначения (general interrupt bit, GIR), событие записи синхронизируется по частоте тактирования другого процессора Processor для установки бита ожидания запроса прерывания общего вида (general interrupt request pending bit, GIP). Если бит GIP установлен и прерывание общего вида (general purpose interrupt) разрешено со стороны передающего процессора Processor (бит GIE установлен), то прерывание общего вида (general purpose interrupt) со стороны принимающего процессора Processor направляется передающему процессору Processor. Передающий процессор Processor очищает это прерывание записью «1» в бит GIP. Прерывание снимается сразу после того, как была произведена запись в бит GIP. Событие записи в бит GIP является асинхронным по от-

ношению к частоте тактирования другого процессора Processor. Синхронизированный сигнал очищает бит GIR. Программное обеспечение не должно осуществлять повторную запись в бит GIR до тех пор, пока бит GIR не будет очищен.

Протоколы обмена сообщениями по прерываниям

Протоколы обмена сообщениями с использованием прерываний

Рассмотрим пример, когда процессор Processor отправляет другому процессору Processor последовательность сообщений по приему первого, второго и третьего слова запрещены, а прерывание по приему четвертого слова разрешено. Запись в регистры осу-

ществляется последовательно $n = 0, 1, 2, 3$. Для $n = 0, 1, 2$, прерывания запрещены, поэтому к противоположному ядру не будет поступать никаких прерываний (хотя условия выставления прерываний выполняются). Для $n = 3$ прерывание разрешено, и по приему четвертого слова генерируется запрос на прерывание по приему данных (Receive Interrupt request).

1. Последовательность записи данных:

- процессор А записывает информацию из сообщения последовательно в свои регистры передачи¹ данных Transmit Registers 0, 1, 2;
- затем происходит запись последнего блока информации в регистр передачи данных Transmit Register 3, после события синхронизации устанавливается бит RF3 регистра xSR, и немедленно выставляется прерывание по приему данных Receive 3 interrupt к другому процессору Б.

2. Последовательность приема данных:

- другой процессор Б принимает прерывание по приему данных Receive 3 interrupt и начинает чтение сообщения из приемных регистров;
- после чтения приемного регистра Receive Register 3 очищается бит прерывания Receive 3 interrupt.

На рис. 5 показана модель программирования протокола обмена сообщениями с использованием регистров передачи (transmit register) и приема (receive register). Чтобы разобраться в последовательности действий при реализации протокола, используйте совместно таблицу 4 и рис. 5.

¹ Регистры передачи (Transmit registers) могут быть использованы для прохождения информационных кадров о длинных сообщениях, записанных в разделяемой памяти (shared memory). В состав такого информационного кадра обычно входит начальный адрес, количество слов и, возможно, код типа сообщения.

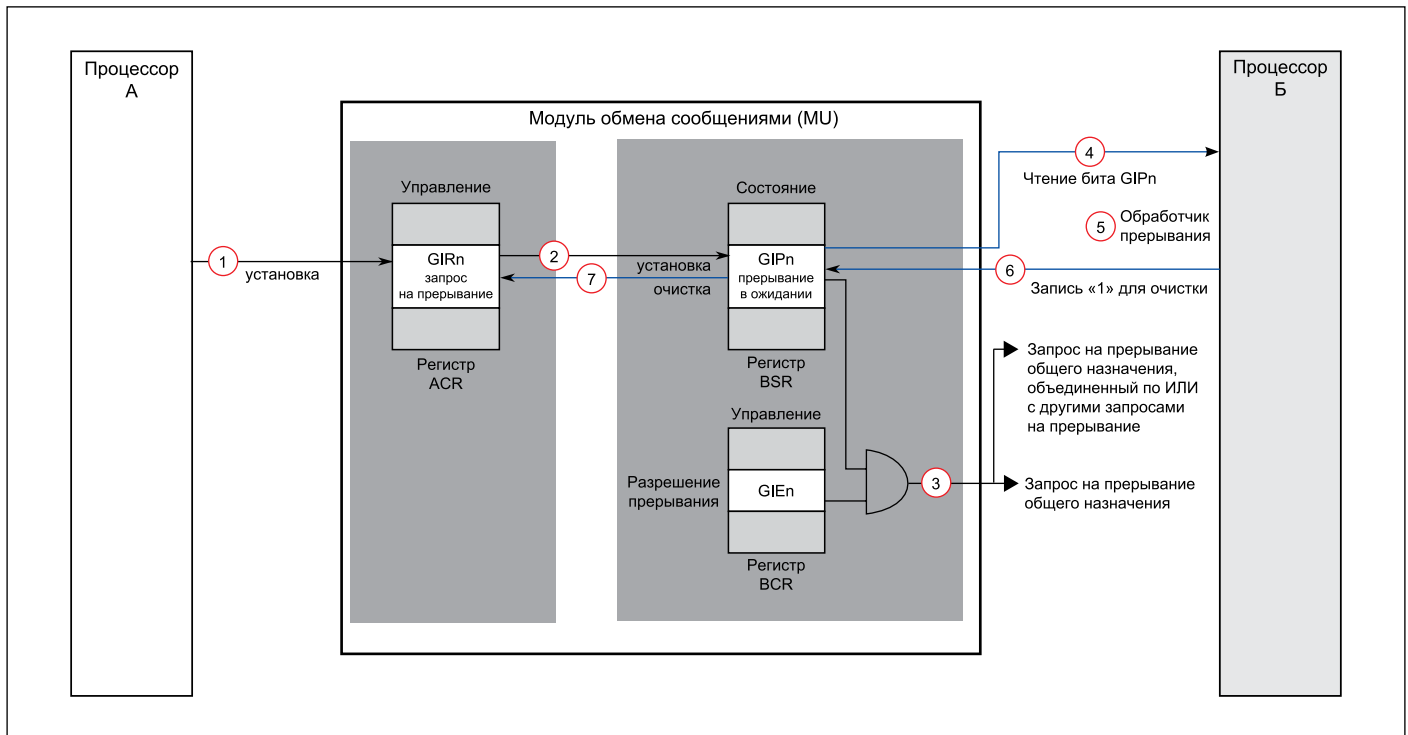


Рис. 6. Модель обмена сообщениями с использованием прерываний общего вида

Аппаратная часть механизма обмена сообщениями может быть использована программным обеспечением для реализации протоколов обмена сообщениями для большого количества типов сообщений. Предоставляется полная поддержка для схем управления с помощью прерываний и опроса.

Протокол обмена сообщениями с использованием прерываний по событиям

События и запросы, не содержащие слов данных, могут быть переданы в виде сигналов процессором Б процессору А с помощью двух прерываний общего вида.

Форматированные данные фиксированной длины могут быть записаны в предопределенное место разделяемой памяти (shared memory). Процессор использует прерывание общего вида, чтобы сигнализировать другому процессору о готовности данных.

Три флаги могут использоваться процессором, чтобы сообщить другому процессору о состоянии программы, которую он выполняет, или передать аналогичные сообщения.

В таблице 5 и на рис. 6 описана последовательность событий, когда процессор Processor выставляет прерывание.

Исключительный доступ к разделяемой памяти

Модуль MU можно использовать, чтобы процессор сигнализировал о своем текущем доступе к разделяемой памяти (shared memory) и данные не перезаписывались другим процессором во время исключительного доступа к памяти.

Таблица 5. Обобщенный протокол обмена сообщениями по прерываниям

Шаг	Действие	Описание
1	Процессор А устанавливает бит запроса прерывания общего вида (General Interrupt request bit)	Процессор А устанавливает бит, связанный с прерыванием общего вида (General Interrupt request bit, $GIRn = 1$), в своем регистре управления (Control Register, ACR).
2	Устанавливается бит состояния ожидания прерывания общего вида (General Interrupt Request Pending status bit)	Бит состояния ожидания прерывания общего вида (General Interrupt Request Pending status bit, $GIPn$) регистра состояния процессора Б (Control Register, BSR) устанавливается в «1».
3	Генерируется запрос на прерывание общего вида (General Interrupt request) к процессору Б	Установка бита $GIPn$ генерирует запрос на прерывание общего вида (General Interrupt request) к процессору Б. Для процессора Б должен быть установлен бит разрешения запроса на прерывание (Interrupt Request Enable bit, $GIEn$).
4	Процессор Б читает регистр состояния (Status Register)	Процессор Б читает бит $GIPn$ регистра BSR.
5	Процессор Б обрабатывает прерывание	—
6	Процессор Б устанавливает бит $GIPn$, чтобы очистить прерывание	Процессор Б, чтобы очистить прерывание, записывает «1» в соответствующий бит $GIPn$.
7	Очищается бит $GIRn$	Установка бита $GIPn$ в «1» очищает бит запроса на прерывание общего вида (General Interrupt request bit, $GIRn$) в регистре управления (Control Register, ACR) процессора А.

Таблица 6. Выполнение процессором А исключительного доступа к разделяемой памяти

Шаг	Действие	Описание
1	Процессор А отправляет запрос $GIRn$ процессору Б, используя регистр управления (Control Register, ACR) процессора А	Когда процессор А хочет выполнить исключительный доступ (exclusive access) к разделяемой памяти (shared memory), процессор А отправляет запрос на прерывание $GIR0$ процессору Б.
2	Процессор А отправляет запрос на исключительный доступ (exclusive access request), используя регистр передачи данных (transmit data register, ATRn)	Процессор А отправляет запрос (кадр) на исключительный доступ (команда, расположение и размер захватываемой области) процессору Б, используя выбранный регистр передачи данных (transmit data register, ATR0).
3	Процессор А ожидает специализированного прерывания от процессора Б	Процессор А ожидает выставления специализированного прерывания (в качестве ответа), выставленного процессором Б перед обработкой запроса на исключительный доступ.
4	Процессор А осуществляет исключительный доступ к разделяемой памяти (shared memory)	После приема специализированного прерывания от процессора Б процессор А начинает работу с выбранной областью памяти.

В таблице 6 описан протокол сигнализации, который процессор А применяет для информирования процессора Б о своем текущем доступе (на запись) к разделяемой памяти (shared memory). Предполагается, что набор битов и регистры (бит $GIR0$, регистр $BRR0$, регистр $BTR0$, бит $GIR0$, регистр $ARR0$, регистр $ATR0$) зарезервированы для поддержки исключительного доступа по про-

токолу разделяемой памяти (shared memory protocol, табл. 7–9).

Передача пакетов данных

Рассмотрим пример последовательности пакетной передачи данных между подсистемами процессора Б и процессора А. Основные этапы процесса представлены в таблице 10.

Сброс модуля MU

В модуле MU предусмотрено два источника сброса, и каждый тип сброса имеет различную функцию с точки зрения MU или системы:

- одну асинхронную подсистему, которая подключена с обеих сторон интерфейсов MU;
- один программируемый аппаратный сброс (бит MUR) в регистре ACR (со стороны процессора А), таблица 11.

После события сброса бита MUR программист процессора А может проконтролировать, что последовательность сброса на стороне процессора Б завершена, проверив значение бита RS регистра ASR.

Ограничения на программное обеспечение

Далее описаны некоторые ограничения для программного обеспечения, осуществляющее доступ к MU.

Общие ограничения

В этом разделе описаны ограничения, применимые к обоим сторонам (процессор А и процессор Б) модуля MU.

Запись-после-записи (Write-After-Write) в регистр передачи

Запись в регистр передачи (transmit register) сигнализирует приемной стороне, что данные готовы для извлечения.

- Повторная запись в регистр передачи (transmit register) без проверки того, что данные были получены, запрещена, поскольку передающая сторона (transmitter side) не имеет способа точно определить момент, когда приемная сторона будет пытаться получить данные.
- Перед попыткой повторной записи в регистр передачи (transmit register) передающая сторона (transmitter side) должна дождаться прерывания «передатчик пуст» (Transmitter empty) или опрашивать бит «передатчик пуст» (Transmitter empty) регистра состояния (Status Register).
- Несоблюдение этих ограничений может привести к чтению неверных данных на приемной стороне (receiver side) модуля MU.

Чтение-после-чтения (Read-After-Read) из регистра чтения

Чтение регистра чтения (receive register) сигнализирует передающей стороне (transmitter side), что данные можно записывать в регистр передачи. Аналогично процессор с принимающей стороны не должен читать регистр приема (receive register) перед получением прерывания «приемник полон» (Receiver Full) или опрашивать бит «приемник полон» (Receiver Full) регистра состояния (Status Register).

Таблица 7. Сканирование процессором Б информации о транзакции

Шаг	Действие	Описание
1	Процессор Б принимает прерывание от регистра приема данных (receive data register, BRRn)	—
2	Процессор Б считывает информацию из регистра приема данных (receive data register, BRRn)	—
3	Процессор Б сканирует содержимое регистра приема данных (receive data register)	Для получения информации о транзакции (запросил ли процессор А исключительный доступ)

Таблица 8. Процессор Б разрешает процессору А исключительный доступ к памяти

Шаг	Действие	Описание
1	Процессор Б выставляет специализированное прерывание	Процессор Б отвечает на запрос от процессора А выставлением специализированного прерывания (ack) к процессору А.
2	Процессор Б отправляет кодовое сообщение процессору А	Вместе с ответным прерыванием процессор Б отправляет кодовое сообщение процессору А, используя выбранный регистр передачи (transmit register, BTRn). Сообщение информирует процессор А, что он может использовать исключительный доступ к разделяемой памяти (shared memory).

Таблица 9. Процессор Б отклоняет процессору А исключительный доступ к памяти

Шаг	Действие	Описание
1	Процессор Б игнорирует запрос от процессора А на исключительный доступ	Если процессор Б не желает давать процессору А запрошенные привилегии, то процессор Б игнорирует запрос на исключительный доступ.

Таблица 10. Последовательность передачи пакетов данных

Шаг	Действие	Описание
1	Процессор Б запрашивает прямой доступ к памяти (DMA)	Процессор Б отправляет запрос на DMA, чтобы инициализировать пакетную передачу данных.
2		Ответ на запрос прямого доступа (DMA).
3	Передача данных по прямому доступу к памяти (DMA)	Контроллер прямого доступа к памяти (DMA) начинает передачу данных из выбранной процессором Б области в заданную область разделяемой памяти (shared memory).
4		Контроллер прямого доступа к памяти (DMA) выставляет прерывание к процессору Б, чтобы сигнализировать о завершении пакетной передачи данных.
5	Процессор Б информирует процессор А о том, что данные находятся в разделяемой памяти (shared memory)	Используя регистр передачи (transmit register) модуля MU на стороне процессора Б, процессор Б отправляет информацию о пакетном сообщении процессору А, чтобы информировать процессор А о поступлении новых пакетных данных, хранящихся в разделяемой памяти (shared memory). Сообщение содержит информацию о команде, расположении и длине пакетных данных.
6	Процессор А принимает прерывание	Процессор А принимает прерывание (предполагается, что соответствующее прерывание по приему данных на стороне процессора А модуля MU разрешено), ожидает, пока обработка задачи станет активной, и обрабатывает пакетные данные из памяти.
7	Процессор А считывает данные и записывает их	Процессор А считывает или обрабатывает пакетные данные из разделяемой памяти (shared memory).
8		Процессор А записывает результаты обработки пакета в отдельный буфер.
9	Процессор А информирует процессор Б о том, что передача данных завершена	После завершения обработки пакета данных процессор А сообщает об этом процессору Б, используя регистр передачи (transmit register, ATRn) со стороны процессора А модуля MU.
10	Процессор А выставляет прерывание к процессору Б (запрос следующей порции данных)	Процессор Б принимает следующее прерывание от процессора А, в котором процессор А требует следующую порцию пакетных данных.

Таблица 11. Программируемый сброс MU

Тип сброса	Описание
Сброс MU процессором А (A MU reset)	<ul style="list-style-type: none"> • Процессор А устанавливает* бит «сброс» (Reset bit, MUR) регистра ACR модуля MU. • Сброс MUR влияет на подсистемы обмена сообщениями со стороны обоих процессоров А и Б. • Сброс MUR вызывает возврат всех регистров управления (control register) и состояния (status register) к их значениям по умолчанию, а также очистку всех внутренних состояний. • Программное обеспечение процессора А запрашивает, будет использоваться сброс MUR или нет. • Инструкция, следующая непосредственно за установкой бита MUR, не должна производить запись в регистры MU. Такая запись может быть перезаписана последовательностью сброса, и регистр останется со значением после сброса. Следует пропустить хотя бы одну инструкцию (после установки бита MUR) перед попыткой записи в регистры MU.

Примечание. *Установка бита MUR является деликатной операцией, поскольку она воздействует на регистры с противоположной стороны асинхронно. Установка бита MUR может вызвать непредсказуемое поведение, если, например, процессор Б одновременно проверяет биты регистра MU (бит TE регистра SR процессора Б). Перед установкой бита MUR необходимо убедиться, что процессор Б в настоящее время не занимается обменом сигналами через MU.

- Повторное чтение регистра приема (receive register) без проверки, что данные были записаны, запрещено, поскольку приемная сторона (receiver side) не имеет способа определить момент времени, в который передатчик будет пытаться записать данные.
- Перед попыткой повторного чтения регистра приема (receive register) приемная сторона (receiver side) должна дождаться прерывания «приемник полон» (Receiver Full) или опрашивать бит «приемник полон» (Receiver Full) регистра состояния (Status Register).

- Несоблюдение этих ограничений может привести к записи неверных данных на передающей стороне (transmitter side) модуля MU.

Ограничения на процессор Processor

Рассмотрим список ограничений, относящихся к каждой из сторон процессора Processor в модуле MU.

Перед переходом в режим пониженного энергопотребления

Перед переходом в режим пониженного энергопотребления (Low Power mode, LPM) процессор Processor должен проверить, что бит ожидания событий Processor Event Pending (EP) регистра состояния Status Register очищен.

- Если бит Event Pending (EP) все еще установлен в «1», то процессор Processor перед выполнением инструкции LPM должен перейти в режим ожидания и опрашивать бит EP до тех пор, пока он не будет очищен.
- Следует отметить, что если другой процессор Processor находится в режиме пониженного энергопотребления Low Power mode (запрограммированный в модуле управления тактированием, CCM), то бит EP может залипнуть в состоянии с высоким уровнем. В таком случае необходимо включить тактирование другого процессора Processor, чтобы бит EP очистился, перед тем как процессор Processor сможет

перейти в режим пониженного энергопотребления (Low Power mode).

- Чтобы определить, в каком режиме энергопотребления находится другой процессор Processor, активный процессор Processor может проверить биты PM его регистра xSR.

Перед установкой бита запроса на прерывание общего вида GIRQ-3

Перед установкой бита запроса на прерывание общего вида (General Interrupt Request bit) GIRQ-3 необходимо проверить, что бит GIRQn очищен. Это означает, что нет ожидающих обработки прерываний общего вида (general interrupt). В общем случае попытка повторной установки бита GIRQn, пока он установлен в «1», будет игнорироваться, но в некоторых случаях такая попытка может привести к генерации вторичного прерывания. Это ограничение необходимо для предотвращения такого рода недетерминированного поведения.

Ограничения на бит сброса

На бит сброса (MUR, HR) накладываются следующие ограничения:

- перед установкой бита MUR регистра ACR необходимо убедиться, что со стороны процессора B не выполняется никаких операций с модулем MU;
- нельзя производить запись в регистры MU немедленно после установки бита MUR ре-

гистра ACR, поскольку записываемые данные могут быть переписаны значениями после сброса.

Заключение

В статье были рассмотрены основные особенности аппаратной реализации системы межпроцессорного взаимодействия (IPC) между ядрами ARM Cortex-M4 и ARM Cortex-A9/A7 в SnK i.MX6 и i.MX7 и подробно описан модуль обмена сообщениями (Messaging Unit, MU). Модуль обеспечивает передачу коротких (до 32 бит) сообщений или пакетов (дескрипторов) для обмена большими сообщениями, хранящимися в выделенных областях разделяемой памяти (shared memory). В следующей статье пойдет речь о механизме семафоров, обеспечивающем синхронизацию исключительного доступа процессоров к разделяемым ресурсам. ■

Литература

1. i.MX 6SoloX Applications Processor Reference Manual. www.nxp.com/docs/en/reference-manual/IMX6SXR.pdf
2. i.MX 7Solo Applications Processor Reference Manual. www.nxp.com/docs/en/reference-manual/IMX7SRM.pdf
3. i.MX 7Dual Applications Processor Reference Manual. www.nxp.com/docs/en/reference-manual/IMX7DRM.pdf

Новая ИС драйвера коллекторных электродвигателей для поверхностного монтажа от Toshiba

Компания Toshiba Electronics Europe расширяет ассортимент миниатюрных драйверов коллекторных электродвигателей для поверхностного монтажа и представляет драйвер TB67H420FTG, предназначенный для систем с высоким напряжением, таких как бытовые роботизированные пылесосы, банковские терминалы, автоматы выдачи наличных и другое бытовое оборудование.

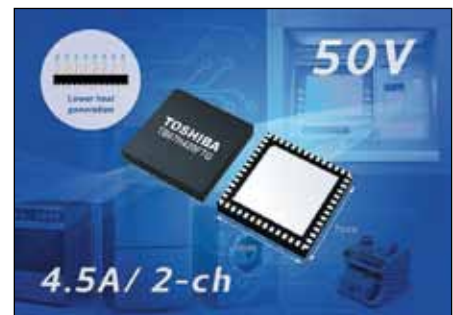
Новое устройство выпускается на основе самого современного технологического процесса Toshiba с проектной нормой 130 нм. В нем реализован режим одного выходного моста, обеспечивающий ток до 9 А при напряжении 50 В. Новый драйвер также может управлять двумя коллекторными электродвигателями (50 В, два канала по 4,5 А) благодаря реализации режима двух мостов, позволяющего независимо управлять каждым каналом за счет наличия двух отдельных выходных каналов.

Новый драйвер коллекторных электродвигателей TB67H420FTG может работать с самыми современными мощными приводами и помогает экономить пространство благодаря миниатюрному

корпусу для поверхностного монтажа QFN48 размерами 7×7 мм. Встроенные МОП-транзисторы обладают сверхнизким сопротивлением в открытом состоянии (всего 0,17 Ом в режиме одного моста и 0,33 Ом в режиме двух мостов), обеспечивая эффективную работу и минимальное тепловыделение.

Помимо ограничителя тока и основных встроенных функций обнаружения ошибок (перегрев, перегрузка по току, защитное отключение при низком напряжении), новый драйвер имеет пользующийся спросом у заказчиков выход сигнала обнаружения ошибки, который позволяет сообщать системе о любых ошибках, обеспечивая повышенный уровень безопасности.

В новом драйвере коллекторных электродвигателей предусмотрена расширенная система определения тока (Advanced Current Detection System, ACDS) компании Toshiba для слежения за током и управления им без использования токочувствительных резисторов, что экономит пространство на печатной плате и снижает стоимость компонентов.



Компания Toshiba Electronic Devices & Storage Corporation рассматривает устройство TB67H420FTG в качестве флагманской модели драйвера коллекторных электродвигателей постоянного тока следующего поколения благодаря его расширенным возможностям для создания приводов с высокими значениями напряжения и тока, а также благодаря его широкой сфере применения, обусловленной наличием режима двух мостов и возможностью обработки ошибок.

www.toshiba.semicon-storage.com



НАУЧНО-ТЕХНИЧЕСКИЙ ЦЕНТР

ОТЕЧЕСТВЕННЫЕ МИКРОСХЕМЫ



серий
1879BA1AT
1895BA2T
1895BA3T
1895BA1AT
1879BM5Я
1879BЯ1Я
K1879XB1Я

<http://www.module.ru> | e-mail: rusales@module.ru | тел.: (499) 152 9698

Реклама



Komponenta

официальный дистрибьютор фирмы **PowerTip** в России,
предлагает со склада и под заказ дисплеи высокого разрешения

POWERTIP



ОТЛАДОЧНАЯ ПЛАТА CORTEX M4 POWERTIP

Для быстрой и эффективной разработки PowerTip предлагает оценочную плату M4, которая подходит для дисплеев TFT 3,5" ~ 7" с емкостной сенсорной панелью (опционально)

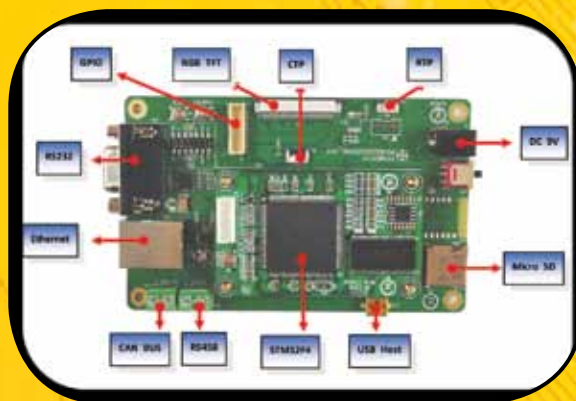
ОТЛАДОЧНАЯ ПЛАТА CORTEX M4: P05D00055-00 (СОСТАВ И ОСОБЕННОСТИ):

Отладочный комплект оценочной платформы на базе STM32F429IGT6;

Поддержка моделей серии PowerTip 4 в 1: размеры 3.5", 4.3", 5" и 7" с одинаковым назначением контактов;

Помогает сократить время разработки;

Сенсорная панель (RTP резистивная/CTP емкостная).



На правах рекламы.



АО «Компонента»
+7 (495) 150-2-150

www.komponenta.ru
info@komponenta.ru



От идеи до устройства!

Радиационно-стойкая элементная база производства АО «ПКК Миландр»

Сергей ВЕДЕНИН
Данила ДЕМИДОВ
Александр МАКАРОВ
Александр ОДНОЛЬКО
Сергей ШУМИЛИН

К применяемой в космической и специальной технике элементной базе предъявляются повышенные требования по устойчивости к таким внешним факторам, как воздействие ионизирующего излучения и одиночных тяжелых заряженных частиц. Непрерывно растет и функциональная сложность микросхем, предусматривающая использование все более тонких технологических процессов их изготовления. Таким образом, с одной стороны, должны быть обеспечены требования по все более сложной функциональности микросхем, а с другой — они должны работать в более экстремальных условиях.

В настоящее время компания АО «ПКК Миландр» освоила выпуск и ведет разработку широкого ряда микросхем с технологическими нормами 180 нм КНИ с повышенной стойкостью к специальным факторам космического пространства. Данный ряд содержит микросхемы различного рода: высокопроизводительные микроконтроллеры, схемы памяти, высокоточные АЦП, источники вторичного питания, аналоговые мультиплексоры и многое другое. В статье представлен обзор новых серийных микросхем и микросхем, находящихся в разработке.

Технология

Для парирования эффектов, вызванных воздействием специальных факторов космического пространства, применяются различного рода технологические, схемотехнические и программные методы. В частности, в результате воздействия ионизирующего излучения изменяются пороговые напряжения транзисторов, для *n*-канальных порог снижается и транзистор начинает «подтекать», *p*-канальный транзистор, наоборот, «закрывается», становится медленней. Для снижения эффектов от ионизирующего излучения существуют специальные топологические приемы при разработке схем, но более действенным представляется учет влияния излучения на характеристики транзисторов.

Таким образом, если в моделях транзистора учитывается величина поглощенной дозы, то можно промоделировать, как будет вести себя микросхема при различных уровнях воздействия, и заложить в схему различные решения, способные устранить данные эффекты. Здесь, как и в обычной электронике, применяются различные схемотехнические приемы, позволяющие сделать микросхемы, устойчивые к изменению напряжения питания или температуры, модели транзисторов, учитывающие влияние накопленной дозы схемы.

При воздействии тяжелых заряженных частиц (ТЗЧ) в микросхемах может появиться тиристорный эффект — защелкивание тока через паразитную *p-n-p*-структуру, в результате возникает значительный ток из цепи питания в «землю», что приводит к неработоспособности микросхемы или ее отказу. Во избежание появления паразитных тиристорных структур используются различные технологические и топологические приемы. Например, применение технологий КНИ (кремний на изоляторе) позволяет разделить области *p*- и *n*-канальных транзисторов слоем диэлектрика. В этом случае обеспечивается так называемый иммунитет к тиристорному эффекту, то есть отсутствие паразитных тиристорных структур как класса. Существуют и другие методы, в частности реализация различных охранных колец вокруг транзисторов, в этом случае увеличивается уровень воздействия, при котором может возникнуть эффект. Но при любом положении необходимо внимательно следить за всей топологией схемы, а поскольку она может содержать миллионы транзисторов, сделать это в ручном режиме становится невозможным. Вот почему должны быть применены автоматизированные средства проверки схемы для выявления паразитных тиристорных структур с целью их исключения.

Данные особенности (учет накопленной дозы и автоматическое определение паразитных тиристорных структур) не включены в стандартный набор правил проектирования и моделей, поставляемых полупроводниковыми фабриками для разработчиков микросхем, а были разработаны компаний АО «ПКК Миландр» самостоятельно. Это позволяет создавать не только цифровые, но и сложные аналоговые и цифро-аналоговые радиационно-стойкие микросхемы.

Микросхемы

В настоящее время компания АО «ПКК Миландр» серийно выпускает и ведет разработку широкого ряда радиационно-стойких микросхем. Основные описания микросхем представлены в таблице 1.

Таблица 1. Радиационно-стойкие микросхемы производства АО «ПКК Миландр»

Микроконтроллеры		
1986ВЕ8Т	32-разрядный микроконтроллер с встроенной однократно программируемой памятью программ объемом 128 кбайт и широким набором аналоговой периферии и внешних интерфейсов	Серия
1986ВЕ8ТТ	Аналог микросхемы 1986ВЕ8Т, но с ОЗУ-памятью программ	В разработке
1923ВК014	32-разрядный микроконтроллер с ОЗУ-памятью программ, предназначенный для реализации систем телеметрии	Серия
Память		
1645РУ5	4-Мбит СОЗУ	Серия
1645РТ3	4-Мбит однократно программируемое ПЗУ	Серия
5576РТ1	1-Мбит однократно программируемое ПЗУ для конфигурирования ПЛИС	Серия
Аналого-цифровые преобразователи		
1923НВ015	16-разрядный сигма-дельта АЦП для систем телеметрии	Серия
1310НМ025	Двухканальный преобразователь сигналов датчиков перемещения и угол-код	Серия
Специализированные микросхемы		
1923КН014	Аналоговые мультиплексоры	Серия
1923КХ014	Цифровой коммутатор	Серия
Источники питания		
1310НН015	DC/DC-источник питания	В разработке

Микроконтроллеры 1986BE8T и 1986BE81T [1] и схемы памяти 1645PY5 1645PT3 и 5576PT1 [2], преобразователи 1310HM025 [3] уже достаточно подробно описаны в ряде публикаций, поэтому в данной статье мы остановимся на новых разработках.

Все серийно выпускаемые микросхемы обладают необходимым для космической техники уровнем стойкости. Разрабатываемые микросхемы моделируются с учетом влияния специальных факторов, и для них будут проведены квалификационные испытания с целью подтверждения требуемых уровней стойкости.

1923BK014 — микросхема контроллера памяти

Для обеспечения управления космическим аппаратом в течение всего срока активного существования требуется надежное диагностирование работоспособности и функционального состояния бортовой электронной аппаратуры. Данную функцию выполняет система телеметрического контроля, в состав которой входят сложные электронные системы, позволяющие обрабатывать большое количество телеметрических параметров, чье число может достигать нескольких тысяч. Телеметрическую информацию необходимо собрать, обработать, при необходимости запомнить и передать по служебному радиоканалу командно-измерительной системы на наземный комплекс управления, где она будет обработана и передана для анализа и принятия решений. Для решения задач телеметрии создана серия микросхем 1923. Структурная схема системы телеметрического контроля представлена на рис. 1.

Микросхема 1923BK014 предназначена для сбора, обработки, сохранения полученной информации в памяти и последующей передачи полученных данных на центральный вычислитель космического аппарата или наземные центры. Для решения данных задач микросхема содержит 32-разрядное процессорное ядро, специализированные контроллеры внешней

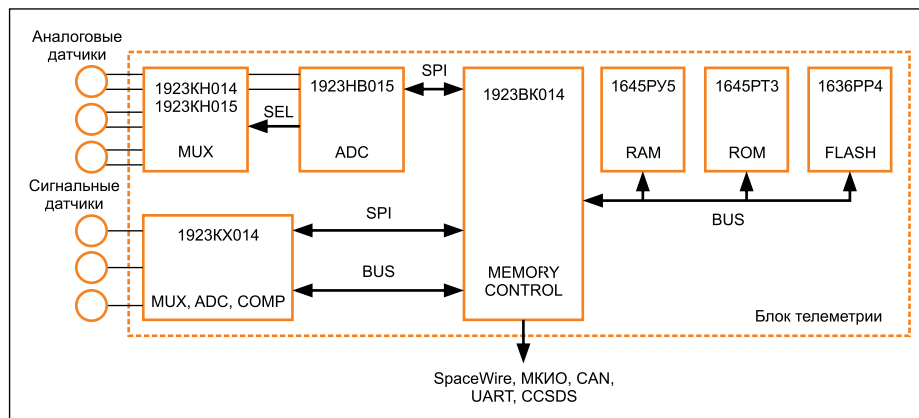


Рис. 1. Структурная схема системы телеметрического контроля на базе серии микросхем 1923

памяти и набор различных периферийных интерфейсов. Основные характеристики микросхемы представлены в таблице 2.

Микросхема не содержит энергонезависимой памяти программ, таким образом, при включении питания микросхема должна быть сконфигурирована из внешнего источника. Основные режимы запуска микросхемы представлены в таблице 3.

Важным элементом микросхемы является контроллер внешней памяти. Он позволяет осуществить хранение различной информации во внешних микросхемах памяти. При этом аппаратно выполняется помехозащищенное кодирование и могут быть выбраны следующие режимы:

- Режим ECC8 для 32-битного слова позволяет:
 - обнаруживать и исправлять произвольные одиночные ошибки;
 - обнаруживать любые двойные ошибки.
 - Режим ECC16 для 32-битного слова позволяет:
 - обнаруживать и исправлять произвольные одиночные и двойные ошибки;
 - обнаруживать любые тройные ошибки.
- Хранение проверочных битов ECC может быть осуществлено в параллельном режиме

PECC за счет расширения разрядности шины данных на 8 или 16 дополнительных бит. Также проверочные биты могут быть сохранены в последовательном виде SECC, когда биты сохраняются в той же памяти, но в более старших адресах. При последовательной организации хранения ECC-битов физическая разрядность шины данных может быть 8-, 16- или 32-битной. Это позволяет строить системы, различные по своей сложности и габаритам.

Другой принципиально новый элемент данной микросхемы — контроллер ведущего процессора CPUIF. Фактически это контроллер внешней шины, но для обработки запросов от другого процессора, например 1986BE8T. Данный интерфейс позволяет использовать микросхему 1923BK014 как периферийный контроллер для увеличения числа интерфейсов или как мост для организации внешнего накопителя с расширенными функциями помехозащищенного кодирования. Работа с интерфейсом CPUIF организована через последовательное расширение функционала. То есть при включении питания блок позволяет работать с ним в 8-битном режиме (игнорируя старшие биты данных и адресов). Таким образом можно начать работать даже с 8-битными микроконтроллерами. После начала работы,

Таблица 2. Характеристики микросхемы контроллера памяти 1923BK014

Параметр	1923BK014
Процессорное ядро	RISC 32
Тактовая частота ядра, МГц	50
ОЗУ памяти программ, кбайт	32 + ECC
ОЗУ памяти данных, кбайт	32 + ECC
Напряжение питания, В	3–5,5
Внешняя шина, бит	8, 16, 32 + ECC
Контроллер ведущего процессора	Есть
Контроллер МКПД	4
Контроллер SPI	6
Контроллер UART	2
Контроллер CAN	2
Контроллер SpaceWire + PHY	2
Контроллер CCSDS	1
Схема 32-разрядного таймера	4
Часы реального времени	1
Блок расчета CRC/ECC	1
Рабочая температура, °C	–60...+125
Корпус	4245.240-6.01

Таблица 3. Режимы запуска микросхемы 1923BK014

Биты ECC MODE[7:4]	Биты режима MODE[3:0]	Режим	Краткое описание
0000	0000	WAIT_BOOT_JA	Ожидание в бесконечном цикле с включенным интерфейсом отладки через выходы JTAG_A
0111	0001	–	Резерв
1011	0010	–	Резерв
1100	0011	EXTBUS_8_ECC+JB	Запуск из внешней памяти, сконфигурированной в минимальный режим с последовательной организацией ECC с JTAG_B
1101	0100	EXTBUS_8_ECC+JA	Запуск из внешней памяти, сконфигурированной в минимальный режим с последовательной организацией ECC с JTAG_A
1010	0101	EXTBUS_CFG+JB	Запуск из внешней памяти с чтением конфигурации в режиме с JTAG_B
0110	0110	EXTBUS_CFG+JA	Запуск из внешней памяти с (0x1000_0000) с чтением конфигурации в режиме с JTAG_A
0001	0111	SPI0+JB	Загрузка последовательно из внешней памяти по SPI0-интерфейсу с JTAG_B
1110	1000	SPI1+JA	Загрузка последовательно из внешней памяти по SPI0-интерфейсу с JTAG_A
1001	1001	SPI2+JB	Загрузка последовательно из внешней памяти по SPI0-интерфейсу с JTAG_B
0101	1010	SPI3+JA	Загрузка последовательно из внешней памяти по SPI0-интерфейсу с JTAG_A
0010	1011	UART0+JB	Загрузка последовательно из внешней памяти по UART0-интерфейсу с JTAG_B
0011	1100	UART0+JA	Загрузка последовательно из внешней памяти по UART0-интерфейсу с JTAG_A
0100	1101	–	Резерв
1000	1110	–	Резерв
1111	1111	TEST_MODE+JB	Тестовый режим микросхемы для отбраковочного тестирования с включенным интерфейсом отладки через выходы JTAG_B
–	Двойная ошибка	WAIT_BOOT_JB	Ожидание в бесконечном цикле с включенным интерфейсом отладки через выходы JTAG_B

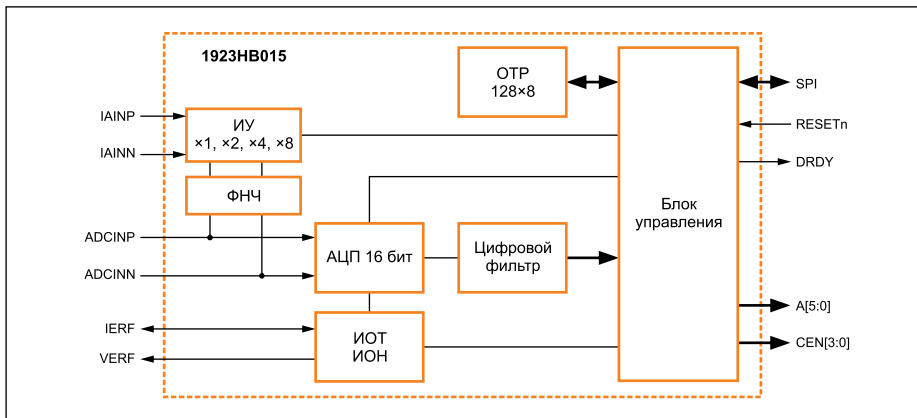


Рис. 2. Структурная схема микросхемы АЦП 1923NB015

Таблица 4. Характеристики микросхемы АЦП 1923NB015

Параметр	1923NB015
Разрядность АЦП, бит	16
Время преобразования, мс	Не более 2
Тип входного сигнала	Дифференциальный
Инструментальный усилитель	$\times 1, \times 2, \times 4, \times 8$
Напряжение питания, В	3–5,5
Соотношение сигнал/шум + искажение АЦП, дБ	Не менее 76
Источник опорного тока, мА	2,78
Источник опорного напряжения, А	2,5
Смещение АЦП, LSB	-45...+45
Смещение АЦП + ИУ, мВ	-22...+22
Ошибка усиления АЦП, %	-1...+1
Калибровка ошибки смещения и усиления	Есть
Интерфейс	SPI
Встроенная память OTP	128x8 (+ECC)
Рабочая температура, °С	-60...+125
Корпус	МК 5142.48-А

записывая новые настройки в блок CPUIF, можно увеличивать как разрядность данных, так и адресный диапазон, а следовательно, и производительность всей системы. Через блок CPUIF осуществляется доступ к внутренней памяти микросхемы 1923, к периферийным блокам, включая контроллер внешней шины. При этом работа встроенного процессорного ядра микросхемы 1923BK014 не блокируется, но имеет меньший приоритет по отношению к CPUIF.

1923NB015 — микросхема 16-разрядного дифференциального АЦП

В системах телеметрии различаются следующие типы датчиков.

- Сигнальные (цифровые датчики):
 - запитанный электронный ключ с уровнем логического нуля 0–1 В и уровнем логической единицы от 2 В;
 - незапитанный электронный ключ, характеризующийся падением напряжения при логическом нуле 0–1 В и падением напряжения при логической единице более 2 В;
 - «сухой» контакт с сопротивлением логического нуля до 3 кОм и логической единицы более 100 кОм.

- Аналоговые датчики:
 - генераторные датчики вольтового диапазона с U_{OUT} 0–6,3 В;
 - генераторные датчики милливольтного диапазона с U_{OUT} 0–400 мВ;
 - аналоговые параметрические датчики (терморезисторы) с U_{OUT} 0–40 мВ;
 - аналоговые тензометрические датчики с U_{OUT} 0–40 мВ.

Для обработки сигналов с аналоговых датчиков используется АЦП 1923NB015. Основные характеристики микросхемы представлены в таблице 4.

Структурная схема микросхемы представлена на рис. 2.

Управление микросхемой и передача данных с АЦП осуществляется через SPI-интер-

фейс. Для управления аналоговыми мультиплексорами (1923KH014 и 1923KH015) в микросхеме реализованы выходы A[5:0] и CEN[3:0]. Для обработки сигналов с температурных датчиков в микросхеме предусмотрен инструментальный усилитель с переменным ($\times 1, \times 2, \times 4$ и $\times 8$ раз) коэффициентом усиления и сглаживающий ФНЧ с частотой среза не более 20 кГц. В составе микросхемы предусмотрен источник опорного тока 2,78 мА для задания тока датчиков, а также однократно программируемая память объемом 128x8 бит, в которой находятся калибровочные коэффициенты и может быть сохранена другая пользовательская информация.

1923KH014 и 1923KH015 — микросхемы аналогового мультиплексора

Для переключения между различными датчиками либо иной коммутации аналоговых сигналов используются микросхемы 1923KH014 и 1923KH015. Их основные характеристики представлены в таблице 5.

Аналоговый мультиплексор может работать в двух режимах:

- дифференциальный мультиплексор CONFIG = 0;
- мультиплексор одиночного сигнала CONFIG = 1.

Управление коммутацией осуществляется через порт А. При этом для создания сложных коммутационных систем, например, когда необходимо осуществить коммутацию

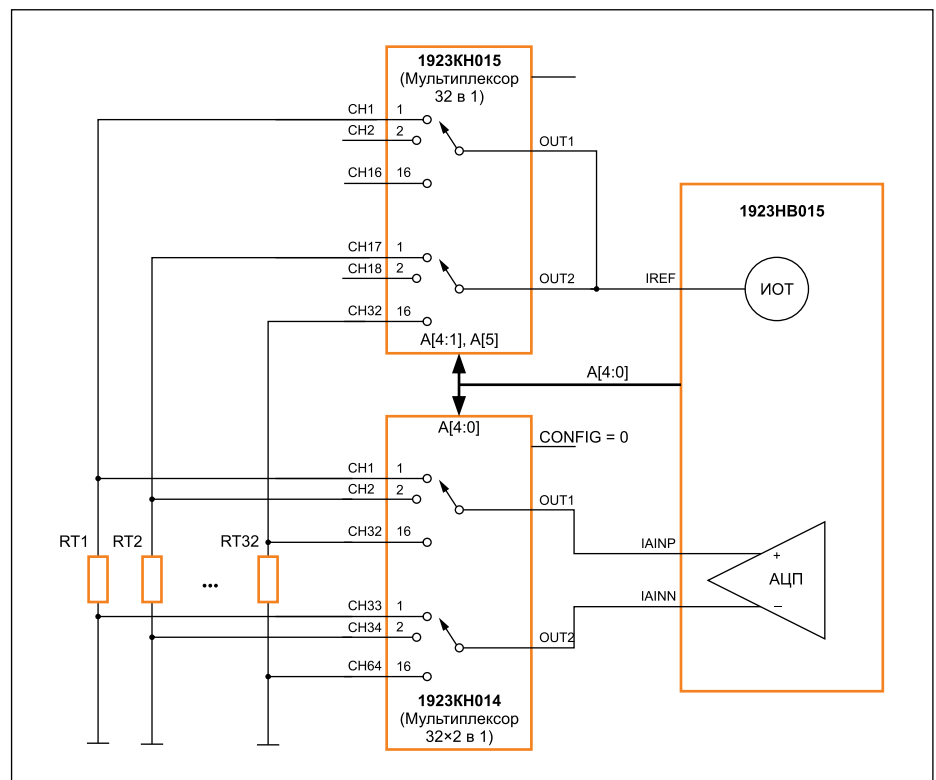


Рис. 3. Структурная схема реализации подключения терморезисторов с помощью микросхем аналоговых мультиплексоров 1923KH014 и 1923KH015

Таблица 5. Характеристики микросхем 1923КН014 и 1923КН015

Параметр	1923КН015	1923КН014
Мультиплексор	2× (16 в 1) 32 в 1	2× (32 в 1) 64 в 1
Напряжение питания, В	3–5,5	
Напряжение питания аналоговых ключей U_{EE+} и U_{EE-} , В	–16,5...–7 7–16,5	
Типовое сопротивление ключей, Ом	400	
Время включения ключа, нс	400	
Время выключения ключа, нс	200	
Напряжение защиты аналоговых ключей, В	±23	
Режим холодного резерва	Есть, ключи разомкнуты	
Рабочая температура, °С	–60...+125	
Уровни управляющих сигналов	КМОП и ТТЛ	
Коммутируемое напряжение, В	$U_{EE-}+3$... $U_{EE+}-3$	
Коммутируемые токи, мА	–3...3	
Корпус	МК 5133.48-4	МК 4247.100-1

как самих датчиков, так и опорных токов на датчики, реализованные механизмы позволяют осуществить управление от одного сигнала выбора датчика. Типовая схема коммутации набора терморезисторов представлена на рис. 3.

Также в данной микросхеме реализованы различные вспомогательные функции, например создание мертвой зоны при переключении ключей, это позволяет исключить влияние одного сигнала на другой. Микросхема может использоваться в холодном резерве, когда при отсутствии питания все ключи гарантированно разомкнуты.

1923КХ014 — микросхема цифрового коммутатора

Для обработки сигнальных цифровых датчиков или аналоговых датчиков вольтового диапазона применяется микросхема цифрового коммутатора 1923КХ014. Основные характеристики микросхемы представлены в таблице 6.

Структурная схема микросхемы представлена на рис. 4.

Общее число входных сигналов составляет 64. Микросхема содержит восемь встроенных аналоговых компараторов с 25 программируемыми уровнями сравнения 0–2,5 В. Каждый компаратор может выбрать один из восьми входных сигналов. Входной кас-

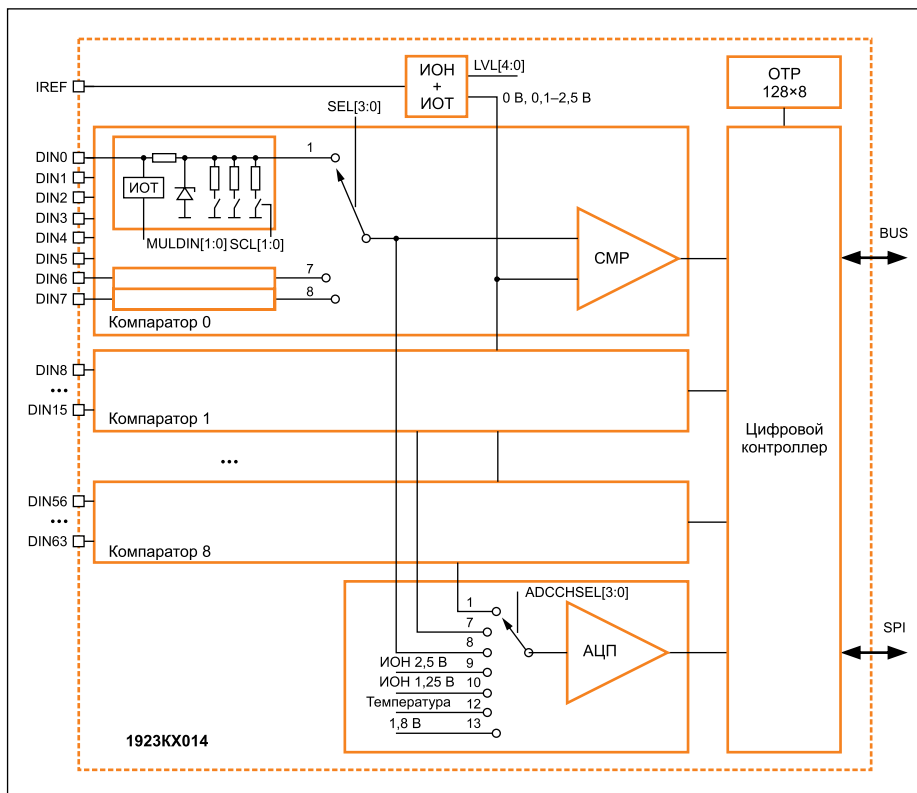


Рис. 4. Структурная схема микросхемы 1923КХ014

кад до мультиплексора содержит управляемый источник опорного тока, который задает как втекающий, так и вытекающий ток со значением 2,78 и 0,375 мА. Кроме того, реализована схема защиты с ограничением входного сигнала на уровне 5 В и схема резистивного делителя, позволяющего поделить уровень входного сигнала в 2, 3 или 4 раза. При этом если после деления входной сигнал окажется ниже уровня защиты, то защита отключается, что позволяет анализировать сигналы с уровнями до 7,5 В. Значения на выходе компараторов могут быть считаны как напрямую через параллельную шину, так и через последовательный SPI-интерфейс. Кроме того, все восемь выбранных для компараторов каналов входных сигналов могут быть заведены на блок 12-битного АЦП для определения более точного значения уровня

сигнала. Также на АЦП могут быть обработаны различные внутренние сигналы микросхемы — источники опорных напряжений, напряжений питания и значения со встроенного термодиода. АЦП может работать в различных режимах, например в режиме с усреднением, когда для определения значения сигнала выполняется 10 преобразований, из полученных результатов отображаются минимальный и максимальный, а для остальных восьми определяется среднее арифметическое значение.

1310НН015 — микросхема DC/DC-источника питания

Для обеспечения напряжений питания разрабатываются микросхемы для создания источников вторичного питания. Микросхема

Таблица 6. Характеристики микросхемы 1923КХ014

Параметр	1923КХ014
Аналоговые компараторы, шт.	8
Разрядность/скорость АЦП	12 бит при 2 мс
Источник опорного тока, мА	±2,78 и ±0,35
Напряжение питания, В	3–5,5
Дифференциальная нелинейность АЦП, ЕМР	–1...+2
Интегральная нелинейность АЦП, ЕМР	–3...+3
Смещение АЦП, ЕМР	–15...+15
Режим усреднения результатов	Есть
Напряжение на входе DIN, В	До 7,5
Источник опорного напряжения, В	2,5
Интерфейс	SPI и/или параллельная шина
Встроенная память OTP	128×8 (+ECC)
Корпус	4229.132-3

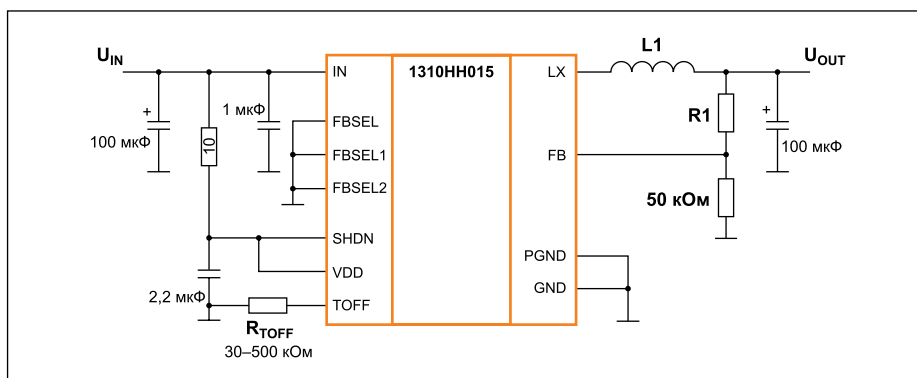


Рис. 5. Типовая схема включения микросхемы 1310НН015

Таблица 7. Характеристики микросхемы DC/DC-источника питания 1310NH015

Параметр	1310NH015
Входное напряжение, В	3–5,5
Ток нагрузки, А	До 2
Выходное напряжение, В	Фиксированный ряд 3,3; 2,5; 1,8; 1,2 и 1 или настраиваемое
Точность выходного напряжения, %	3
Ток потребления холостого хода, мкА	400
Частота коммутации	100 кГц – 1 МГц
Встроенная защита от КЗ	Есть
Режим мягкого запуска	Есть
Рабочий температурный диапазон, °С	–60...+85
Корпус	5147.24-1

1310NH015 представляет собой законченный DC/DC со встроенными силовыми ключами. Основные характеристики представлены в таблице 7.

Типовая схема включения микросхемы показана на рис. 5.

В представленной схеме значение выходного напряжения определяется соотношением резистивного делителя в цепи обратной связи FB:

$$U_{OUT} = (R1/50 \text{ кОм} + 1) \times U_{REF}$$

Таблица 8. Значения параметров элементов окружения микросхемы 1310NH015 для различных режимов работы

U_{IN} , В	U_{OUT} , В	I_{OUT}	L1, мкГн	R_{TOFF} , кОм
5	3,3	2	4,7	68
5	2,5	2	5,1	100
5	1,8	2	4,7	128
5	1,2	2	3,9	152
3,3	2,5	2	2,7	48
3,3	1,8	2	3,3	91
3,3	1,2	2	3	127
5	3,3	1	9,1	68
5	2,5	1	10	100
5	1,8	1	10	128
5	1,2	1	7,5	152
3,3	2,5	1	5,1	48
3,3	1,8	1	6,8	91
3,3	1,2	1	6,2	127

где U_{REF} — внутреннее опорное напряжение, равное 1 В.

Также в зависимости от режимов использования схемы должна быть определена индуктивность L1 и R_{TOFF} , способ расчета приведен в спецификации микросхемы, ориентировочные значения для различных режимов представлены в таблице 8.

Заключение

Разработанные и разрабатываемые микросхемы обеспечивают весь комплект элементной базы, необходимой для создания радиоэлектронной аппаратуры с высокими уровнями стойкости. Развитие линейки направлено в область более высоковольтных решений, например микросхемы DC/DC-регуляторов с уровнем входного питания 12 и 27 В. Также проекты в виде готовых IP-блоков, таких как АЦП, ЦАП и схемы приемопередатчиков, позволяют создавать различные решения под требования заказчиков. ■

Литература

1. Лопарев М., Шумилин С. Отладка программного обеспечения в микроконтроллерах 1986VE8 и 1986VE81 // Компоненты и технологии. 2017. № 7.
2. Шумилин С. Радиационно-стойкие микросхемы от компании «Миландр» // Компоненты и технологии. 2015. № 7.
3. Лужбинин А., Хамизов Р., Ануфриев В. 16-рядный преобразователь сигналов датчиков перемищения // Электронные компоненты. 2017. № 4.

НОВОСТИ ВЧ/СВЧ-элементы

Тестовое СВЧ-гнездо компании Ironwood Electronics с простой конструкцией

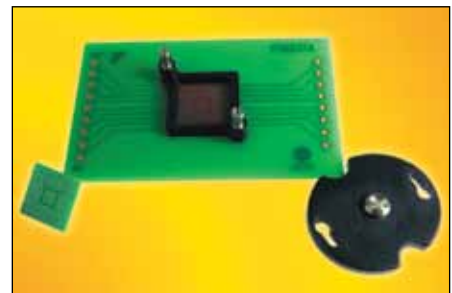
Компания Ironwood Electronics сообщила о выпуске высококачественного тестового СВЧ-гнезда SG25-BGA-2045. Новая модель предназначена для микросхем в корпусах BGA228. Гнездо отличается достаточно простой конструкцией, а также нестандартной и широкой полосой рабочих частот.

В тестовом гнезде используется высококачественный эластомерный контактор с малой индуктивностью.

Основные параметры тестового СВЧ-гнезда:

- рабочие частоты: до 52 ГГц;
- вносимые потери: не более 1 дБ;
- сопротивление контакта: 20 мОм;

- собственная индуктивность контактов: 0,06 нГн;
 - взаимная индуктивность контактов: 0,019 нГн;
 - емкость контактов относительно «земли»: 0,129 пФ;
 - взаимная емкость контактов: 0,017 пФ;
 - максимальная сила тока на контакт: 2 А;
 - размеры тестируемых схем: 11×11 мм;
 - шаг контактной матрицы: 0,65 мм;
 - диапазон рабочих температур: –35...+100 °С.
- Тестовое гнездо устанавливается на печатной плате без использования пайки. Конструкция устройства предусматривает использование про-

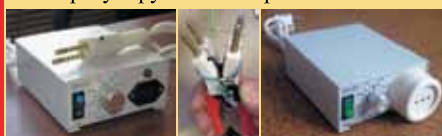


стой подвижной крышки, что позволяет быстро устанавливать и заменять проверяемые микросхемы.

www.radiocomp.ru

Электронжи (Обжигалки) ЭН-01, ЭН-01М, ЭН02

Профессиональные электронжи для обжига изоляции проводов различного типа с последующим снятием части изоляции. В том числе фторопластовой изоляции (мгф), изоляции с текстилем, плоских кабелей и других. БЛОК питания БПР110 паяльника 36в регулируемый с «прозвонкой»



ЗАО «СПЕЦЭНЕРГОТЕХНИКА»
300026, г. Тула, ул. Рязанская 1.
Тел./факс (4872) 35-99-79, 79-34-64
WWW.SETECH.RU 359979@mail.ru

Реклама

ГРАНИТ-ВТ

Электронная аппаратура для ответственных применений

- Серийное производство электронных модулей и приборов
- Париленовое влагозащитное покрытие
- Контрактная разработка и инженерное сопровождение
- Контрактное производство высокотехнологичной электроники, в т.ч. монтаж BGA с рентген-контролем

www.granit-vt.ru
e-mail: mail@granit-vt.com

АО «ГРАНИТ-ВТ» тел./факс: 8 (812) 274-04-48
191014, Санкт-Петербург, ул. Госпитальная 3



МИЛАНДР
ГРУППА КОМПАНИЙ



**25 ЛЕТ НА РЫНКЕ
МИКРОЭЛЕКТРОНИКИ**

**МИКРОСХЕМЫ
ПРИБОРЫ
СИСТЕМЫ**

Новые грани
развития

124498, РФ
г. Москва, Зеленоград,
Георгиевский пр-т, д. 5
Тел.: +7 (495) 981-54-33
Факс: +7 (495) 981-54-36
info@milandr.ru

WWW.MILANDR.RU

Зарядка аккумуляторов с предварительной автоматической разрядкой

Вячеслав АРУТЮНОВ
mito@gtn.ru

В статье представлено подзарядное устройство, разработанное компанией «МИТО+» без применения импортных элементов.

Специфика Ni-Cd- и NiMh-аккумуляторов заключается в так называемом эффекте памяти. Он выражается в том, что при зарядке не полностью разряженный аккумулятор не сможет полностью получить всю емкость и в последующем разряде отдаст только ту ее часть, на которую зарядился. Чтобы зарядить Ni-Cd-аккумулятор на его заданную емкость, источник тока необходимо предварительно разрядить.

Занимаясь зарядными устройствами (ЗУ) для аккумуляторов, действующих в составе спецтехники, в ООО «МИТО+» столкнулись

с трудностями в части применения элементной базы. Требовалось создать устройство, не используя импортных элементов. Без интегральной микросхемы отечественного производства и при условии ограничения размеров ЗУ плата получалась очень насыщенной. В данном конкретном случае питание ЗУ должно осуществляться от бортовой 12- или 27-В сети транспортного средства, независимо от того, к какой из них оно подсоединено, но без каких-либо переключений. Это условие создавало дополнительный источник тепла и увеличивало количество элементов на плате. Наиболее оптимальным стал вариант создания специализированной микросхемы для решения конкретной проблемы. Такой подход позволил спроектировать компактное зарядное устройство, отвечающее поставленным условиям. Появилась возможность, используя базовую разработку, создавать различные модификации ЗУ с учетом их требований.

Исходя из технического задания ООО «МИТО+» специалисты ООО «СИНТЕК» разработали микросхему К1580ХМ3-0048 для управления процессом заряда в зарядных устройствах для Ni-Cd- и NiMh-аккумуляторов типоразмера АА. Спектр применения микросхемы достаточно широк: поскольку имеется два независимых канала, она может найти применение в ЗУ на одну или две пары последовательно соединенных извлекаемых элементов с напряжением 1,2 В, вне зависимости от типоразмера и токов заряда. Возможно применение в зарядных устройствах для заряда батарей на напряжение 2,4 В. Подбором внешних элементов меняются зарядные токи и время срабатывания таймера, а также токи разряда аккумуляторов. Таким образом, диапазон применения ее достаточно широк и К1580ХМ3-0048 можно считать первой отечественной микросхемой для зарядных устройств. На рис. 1 приведено фото серийно производимого зарядного устройства с рабочим названием «Устройство подзарядное».



Рис. 1. Устройство подзарядное

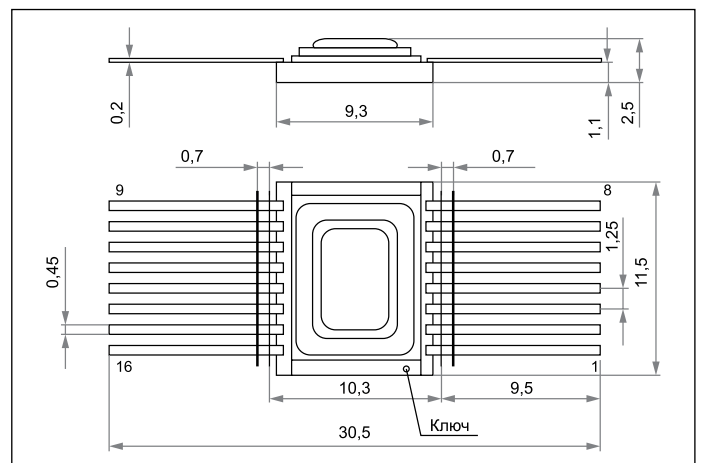


Рис. 2. Металлокерамический корпус 402.16-23н

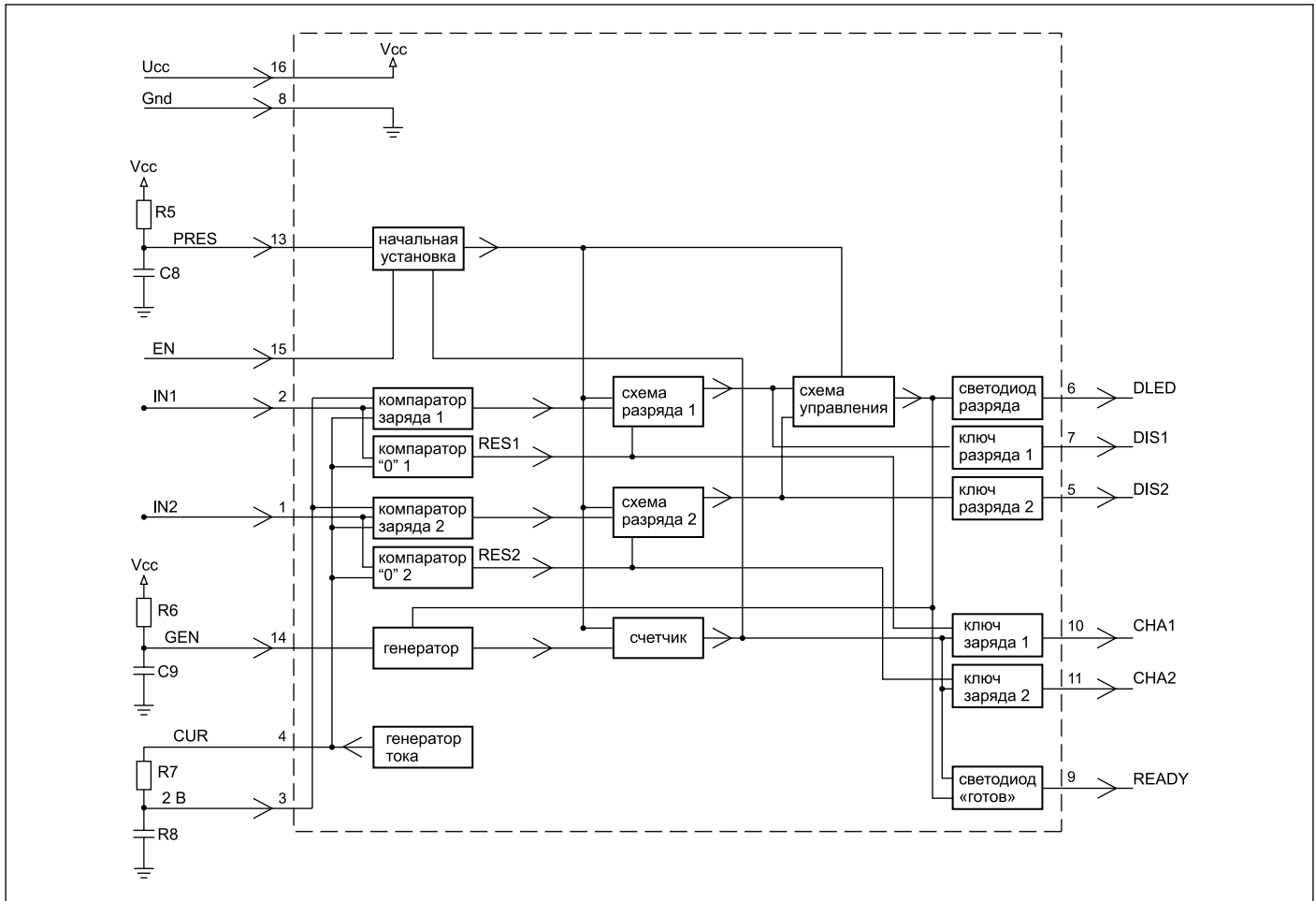


Рис. 3. Структурная схема микросхемы K1580XM3-0048

Описание и структурная схема

Микросхема выполнена в металлокерамическом корпусе 402.16-23н с планарными выводами (рис. 2).

Структурная схема микросхемы K1580XM3-0048 приведена на рис. 3. Назначение выводов описано в таблице.

- Вывод Ucc предназначен для подключения внешнего стабилизированного питания на 5 В.
- Вывод GND — общий.
- Вход PR предназначен для начальной установки микросхемы при включении питания посредством формирования импульса установки на внешней RC-цепочке.
- Вход EN подключается непосредственно к шине питания для исключения запуска микросхемы при отсутствии внешнего питания, но при установленных аккумуляторах, запитывающих микросхему через диоды входной защиты. При использовании входа EN питание микросхемы Ucc должно подаваться через дополнительный внешний диод.
- Входы IN1 и IN2 подключаются к первой и второй паре аккумуляторов соответственно, включенных попарно последовательно.

Таблица. Назначение выводов микросхемы

Номер вывода	Обозначение	Назначение
1	IN2	Вход контроля второй пары аккумуляторов
2	IN1	Вход контроля первой пары аккумуляторов
3	2V	Вход опорного напряжения 2 В
4	CUR	Вход генератора тока
5	DIS2	Выход управления ключом разряда второй пары аккумуляторов
6	DLED	Выход управления светодиодом «Разряд»
7	DIS1	Выход управления ключом разряда первой пары аккумуляторов
8	GND	Общий
9	REA	Выход управления светодиодом «Готово»
10	CHA1	Выход управления ключом заряда первой пары аккумуляторов
11	CHA2	Выход управления ключом заряда второй пары аккумуляторов
12	—	—
13	PR	Вход начальной установки
14	GEN	Вход генератора опорной частоты
15	EN	Вход разрешения запуска
16	Ucc	Питание

- Вход GEN предназначен для подключения внешней RC-цепочки и организации генератора опорной частоты.
- Выход CUR служит для формирования опорного тока на схеме токового зеркала через резисторы R24, R244.
- Вход «2 В» предназначен для задания напряжения для компараторов с резисторного делителя R25, R24.

- Выход DLED подключается к светодиоду, сигнализирующему о режиме разряда аккумуляторов (аккумулятора).
- Выходы DIS1, DIS2 подключаются к внешним транзисторам, осуществляющим разряд аккумуляторов (аккумулятора).
- Выходы CHA1, CHA2 подключаются к цепям внешних транзисторов, осуществляющих заряд аккумуляторов.
- Выход REEADY подключается к светодиоду, сигнализирующему об окончании заряда аккумуляторов (аккумулятора).

Рекомендуемая схема включения

Рассматривая схему включения (рис. 4), нужно учесть, что она может служить лишь рекомендацией для инженеров, желающих применить K1580XM3-0048 в своих разработках. На ее основе изготовлено серийное устройство двух модификаций на зарядные токи на 90 и 150 мА (рис. 1) и время заряда 16 и 14 ч. В описанном зарядном устройстве питание осуществляется от сети постоянного тока 12–27 В. Мост служит для защиты от переплюсовки при включении. Контакты X3 и X4 составляют пару контактов, один (обозначен на схеме 1 (+) аккумулятора) подключен к микросхеме, вто-

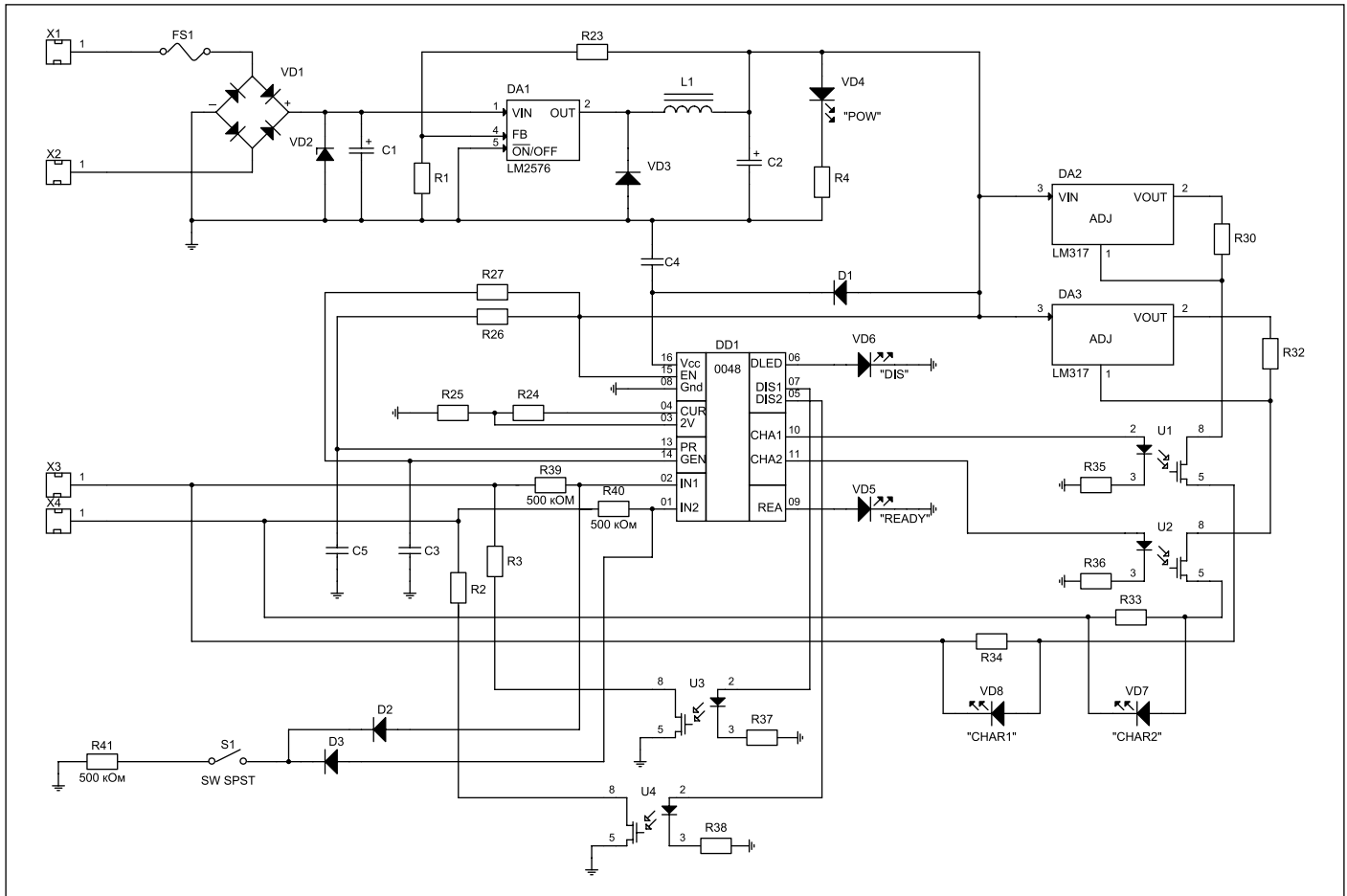


Рис. 4. Рекомендуемая схема включения

рой контакт (на схеме не показан) подсоединен к (-) аккумулятора. Времязадающая цепочка $R27 = 438 \text{ кОм}$, $C3 = 0,22 \text{ мкФ}$ определяет время заряда 16 ч. Потребляемая мощность зависит от величины зарядного тока, на который рассчитано ЗУ.

1. Перед включением требующие зарядки аккумуляторы должны быть установлены в соответствующие гнезда. Входы IN1 (2) и IN2 (1) подключаются к первой и второй паре аккумуляторов, соответственно включенных попарно последовательно.
2. Питание задается между выводами Vcc (16) и GND (8). Питание на вывод Vcc (16) задается через диод. Также питание непосредственно задается на вывод EN (15) для исключения запуска микросхемы при отсутствии внешнего питания при установленных аккумуляторах, запитывающих микросхему через диоды входной защиты.
3. При включении зарядного устройства по входу PR (13) микросхемы на R26C5 формируется короткий импульс логического «0» начальной установки (достаточно — 200 нс).
4. Выход CUR (4) служит для формирования опорного тока для работы компараторов на схеме токового зеркала через внешний резистор. Для оптимизации конструкции в качестве резистора используется делитель, задающий опорное напряжение для компараторов. Для снижения тока потребления следует ориентироваться на суммарный номинал резистора 350–500 кОм. На выходе CUR (4) при напряжении питания 5 В уровень составляет 3,5 В.
5. Вход 2V (3) предназначен для задания напряжения для компараторов с внешнего резисторного делителя R24: R25–180 и 200 кОм соответственно.
6. Вход GEN (14) предназначен для подключения внешней RC-цепочки (R27 C3) и организации генератора опорной частоты в режиме заряда аккумуляторов. Для 19-разрядного встроенного счетчика при частоте 5 Гц обеспечивается 14 ч работы таймера.
7. При включении устройства, если на одной или на обеих парах аккумуляторов напряжение больше 2 В (напряжения по входу 2V (3)), зарядное устройство переходит в режим разряда (той пары, на которой напряжение больше 2 В).
 - 7.1. В режиме разряда на выходе DLED (6) появляется напряжение. Загорается светодиод «Разряд», включенный через токоограничительный резистор 620 кОм.
 - 7.2. В режиме разряда с выходов DIS1 (7) и DIS2 (5) с той пары аккумуляторов, которая требует разряда, или с обеих пар подается напряжение на оптоэлектронные ключи U3 и U4 через токоограничительные резисторы R37 и R38–620 кОм. Через ключи начинает течь разрядный ток.
8. По окончании разряда обеих пар аккумуляторов или при включении устройства, когда на обеих парах аккумуляторов напряжение меньше 2 В, микросхема переходит в режим заряда.
 - 8.1. В режиме заряда выход DLED (6) закрывается, светодиод «Разряд» гаснет, DIS1 (7) и DIS2 (5) закрываются. Цепь разряда прерывается. ЗУ переходит в режим заряда.
 - 8.2. В режиме заряда на оптоэлектронные ключи подается питание с выходов CHA1 (10), CHA2 (11) через токоограничительные резисторы R35 и R36 620 кОм. Оптоэлектронные ключи U1 и U2 открываются. Начинает течь зарядный ток. Загораются светодиоды «Заряд».
 - 8.3. В режиме заряда включается генератор опорной частоты. Начинается отсчет времени таймером.
9. По истечении 14 ч выходы CHA1 (10), CHA2 (11) закрываются. Оптоэлектронные ключи U1 и U2 закрываются. Зарядный ток перестает течь. Светодиоды «Заряд» гаснут. Открывается ключ на питание по выходу REA (9). Загорается светодиод «Готов».
10. Режим заряда может включиться нажатием кнопки S1, понижая напряжения на входах IN1 и IN2.

TDK-Lambda

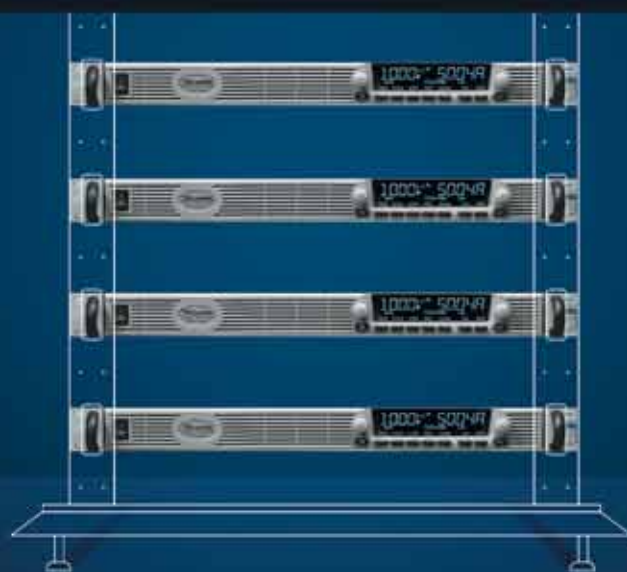


ОСВОБОЖДАЕМ
МЕСТО ДЛЯ
ДОПОЛНИТЕЛЬНЫХ
ВОЗМОЖНОСТЕЙ

ШИРОКАЯ ЛИНЕЙКА
ДЕМО-ОБРАЗЦОВ,
ДОСТУПНЫХ
ДЛЯ ТЕСТИРОВАНИЯ!

Отправьте
свою заявку на
ps@yeint.ru

5 кВт в 1 U



GENESYS™ Series

 **ЮЕ-ИНТЕРНЕЙШНЛ**

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР

Санкт-Петербург (812) 313-34-40

Москва (495) 150-52-21

Екатеринбург (343) 365-90-40

Новосибирск (383) 227-62-63

Самара (846) 264-80-47

Нижний Новгород (831) 220-59-64

Реклама

www.yeint.ru

yesupport@yeint.ru

Новое поколение программируемых источников питания мощностью до 5 кВт от TDK-Lambda

Евгений РАБИНОВИЧ
Evgeny.R@tdk-lambda.ru

Читатели журнала наверняка слышали о том, что компания TDK-Lambda уделяет особое внимание разработке программируемых источников питания. Публикации последних лет освещали новые модели серии GENESYS и новую серию Z+. А поскольку в компании не принято хвастаться задумками заранее, многие были заинтригованы вопросом «что будет представлять собой следующее поколение управляемых источников?». Этот год ознаменовался выходом долгожданной линейки GENESYS+, которая представляет собой результат кропотливой многолетней работы инженеров и других специалистов компании.

Новая серия (рис. 1) унаследовала очень эффективную и уже проверенную многолетним опытом концепцию модульной структуры. Каждый каскад, выполняющий отдельную задачу, будь то корректор коэффициента мощности (ККМ) или выходной фильтр, размещен на отдельной печатной плате. После каскада ККМ энергия поступает и преобразуется в модуле DC/DC-преобразования. Каждый такой модуль имеет мощность 1700 Вт и может включаться в параллель — таким образом, удается получать устройства различных кратных номиналов мощностей. Благодаря данной конструкции прибор становится надежнее, процесс технического обслуживания — намного более эффективным и простым, а разработка модельного ряда и производственная сборка занимает существенно меньше времени.

Первые представленные модели имеют мощность 5 кВт (таблица). При ширине 19" (483 мм) и высоте стандарта 1U это означает непревзойденную для данного типа приборов удельную мощность. В дальнейшем будут производиться модели мощностью 3,4 и 1,7 кВт с выходными напряжениями 10–600 В.



Рис. 1. Внешний вид программируемого источника питания серии GENESYS+

КПД новой серии существенно превышает параметры GENESYS 5 кВт и составляет 90–92% по сравнению с 84–88% предшественника. При этом весить новое устрой-

ство будет менее 7 кг, что вдвое меньше веса его более раннего аналога. Этим показателям инженерам удалось достичь благодаря целому ряду новых, а также усовершенствованных старых решений.

Например, корректор коэффициента мощности имеет активный тип и основан на топологии двух параллельных понижающих каскадов с фазным сдвигом (Interleaved Buck Converters) и применением техники переключения при нулевом токе (Zero current switching). Такое решение позволяет, с одной стороны, уменьшить выходные пульсации каскада и снизить требования к выходным емкостям, а с другой — минимизирует те-

Таблица. Модели серии GENESYS+ мощностью 5 кВт

Доступные модели				Выход в I квартале 2018 г.			
Модель	Выходное напряжение, В (DC)	Выходной ток, А	Выходная мощность, Вт	Модель	Выходное напряжение, В (DC)	Выходной ток, А	Выходная мощность, Вт
G10-500	0–10	0–500	5000	G40-125	0–40	0–125	5000
G20-250	0–20	0–250	5000	G60-85	0–60	0–85	5100
G30-170	0–30	0–170	5100	G80-65	0–80	0–65	5200
G300-17	0–300	0–17	5100	G100-50	0–100	0–50	5000
G600-8.5	0–600	0–8,5	5100	G150-34	0–150	0–34	5100

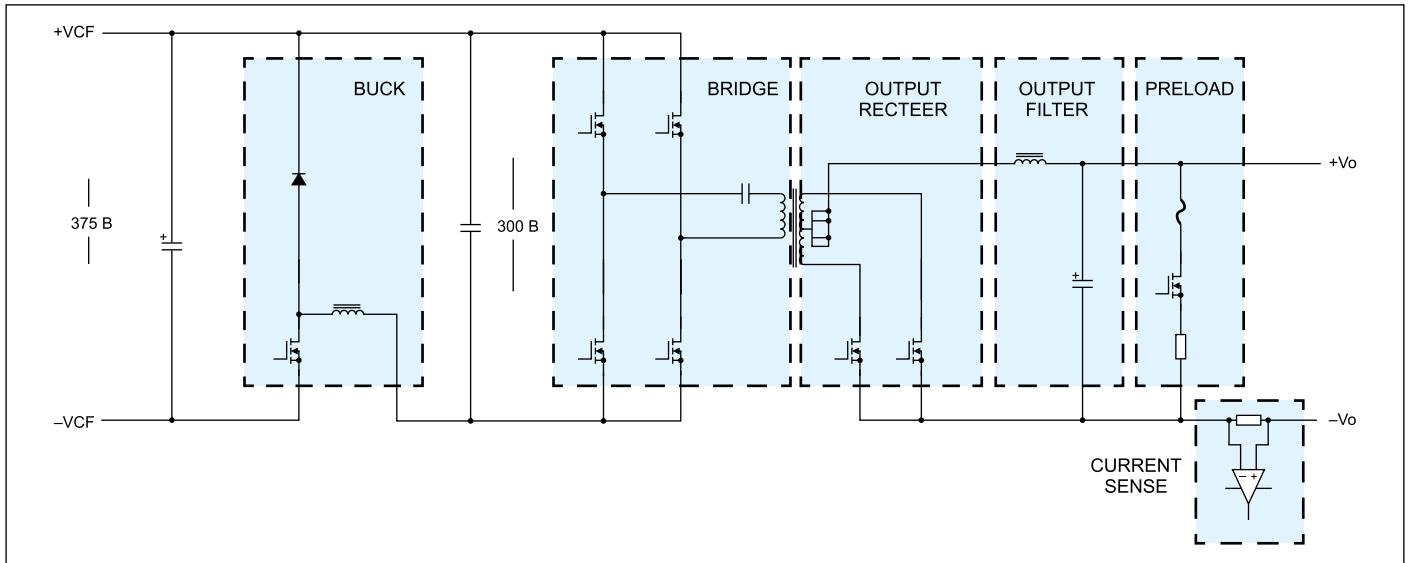


Рис. 2. Блок-схема DC/DC-каскада

пловые потери, что напрямую связано с повышением КПД. Третий плюс заключается в том, что за счет параллельности часть гармоник при наложении компенсирует друг друга, и это дает возможность улучшить показатели электромагнитной совместимости.

Поиск путей повышения КПД DC/DC-каскада привел к отказу от традиционной однокаскадной схемы в пользу двухкаскадного решения, которое на первый взгляд кажется противоречащим логике и самой поставленной задаче. Первый каскад (рис. 2) представляет собой понижающий регулятор Buck с ШИМ-управлением. Он обладает очень высокой эффективностью и берет на себя основную роль в регуляции выходного сигнала. Второй каскад — это полномостовая схема (Full Bridge) с резонансным контуром, что позволяет получить переключение при нуле напряжения (ZVS). Он также играет важную роль развязки между входом и выходом всего прибора. В итоге конечный КПД данной платы достигает 94–95% в области нагрузки 75–100%.

Центральная плата управления и обратной связи имеет в своем сердце высокопроизводительный контроллер Freescale (NXP) с ядром Cortex-M4, работающий на частоте 72 МГц, плата дисплея оснащена более простым ядром M0+, а интерфейсная плата построена на базе 168-мегагерцевого DSP-процессора STMicroelectronics Cortex-M4F. Цифровая технология, во-первых, расширяет функциональные возможности, доступные пользователю (о чем мы расскажем подробнее), во-вторых, позволяет достигать более высоких характеристик, а в-третьих, дает гибкую и надежную базу для тесной взаимосвязи между отдельными узлами и платами прибора.

Так, связь между интерфейсной платой и платой управления осуществляется по 3,6-МГц шине стандарта UART, а плата дисплея обменивается информацией с ин-

терфейсной платой по интерфейсу I²C на частоте 400 кГц.

В цифровом обмене информацией в новых моделях участвуют даже силовые DC/DC-модули: новая внутрисистемная информационная шина позволяет плате управления ведущего модуля не только постоянно следить за работой силовых модулей внутри источника питания, но и управлять DC/DC-платами параллельно включенных приборов. Поэтому точность распределения токов нагрузки между всеми ИП при параллельной работе значительно выросла, а показатели динамической стабильности выходных параметров при различных возмущающих воздействиях заметно улучшены: они лишь незначительно уступают тем же показателям отдельно работающего ИП. Таким образом, эта запатентованная схема межмодульной коммуникации поможет собирать более эффективные и стабильные системы, состоящие из параллельно работающих блоков. Все, что пользователю необходимо сделать, — соединить ведущий ИП (Master) с каждым ведомым прибором по принципу цепочки (In-Out-In-Out) с помощью специального кабеля параллельной работы. При этом Master автоматически идентифицирует каждое ведомое звено, определяет их количество и настраивает систему так, что оператор вводит и считывает с дисплея суммарные значения выходных параметров (напряжение, ток, мощность), а необходимость ручного ввода количества ведомых ИП (как в случае с параллельным включением серии GENESYS) отпадает. Другими словами, вся система работает как одно целое, а в случае неполадки в одном из блоков выдается сигнал ошибки, что препятствует перегрузке и выходу из строя остальных звеньев. Проведенные на данный момент испытания распространяются на четыре модуля, соединенных параллельно, но цифровое управление позволит увеличить количество параллельно действующ-

щих блоков. При необходимости можно заказать набор выходных шин для параллельного соединения четырех модулей (рис. 3).

ИП GENESYS+ работают не только в режиме стабилизации тока и напряжения, но и в режиме постоянной мощности (Constant Power Mode). Для реализации данной функции пользователь может задать значение ограничения выходной мощности, и в дальнейшем при изменении выходных показателей тока (напряжения) процессор будет подстраивать выходные значения напряжения (тока) по закону постоянной мощности.

Среди новых функций хочется отметить возможность установки произвольного времени спада/нарастания сигнала тока или напряжения (Slew Rate Control) Настройка данной функции доступна как при управлении с передней панели, так и через интерфейс, а ее реализация осуществляется простым заданием значения изменения выходного сигнала за 1 мс. Пользователь может указать все четыре эти параметра отдельно: для тока или напряжения и для нарастания или спада. В качестве примечания важно отметить, что скорость спада/нарастания не может быть больше, чем физические возможности прибора, отмеченные в спецификации.

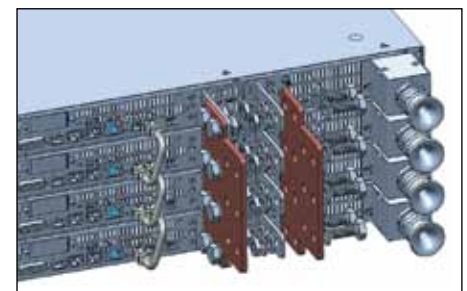


Рис. 3. Вид сзади при параллельном соединении четырех модулей GENESYS+ с использованием набора для выходных шин

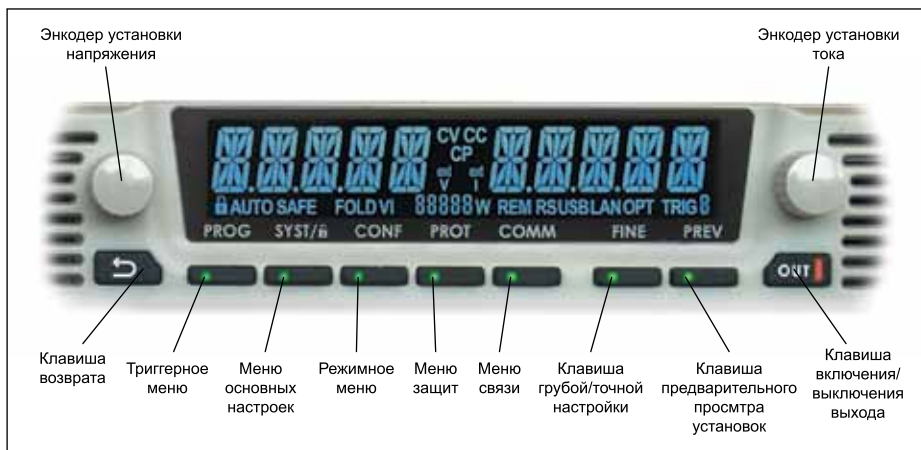


Рис. 4. Вид панели управления программируемого ИП серии GENESYS+

При заказе базовой версии любой модели пользователи получают в свое распоряжение не только изолированный аналоговый порт и цифровой интерфейс RS-232/485, но и USB2.0 и сетевой порт LAN (LXI 1.5). При этом новая серия полностью совместима с линейкой GENESYS и Z+, так как программно управляется с помощью тех же командных языков (GEN и SCPI). В качестве опциональных интерфейсов можно вооружиться шиной GPIB, а также интерфейсной платформой ANYbus, которая в дальнейшем будет поддерживать шины типа Modbus, Profibus, Devicenet, Ethercat и другие.

Притом что новое изделие унаследовало все ключевые элементы и цветовую гамму серии GENESYS, изменения не смогли не коснуться внешнего вида прибора. Прежде всего это новый жидкокристаллический дисплей передней панели, который обладает высокой контрастностью и широким углом считывания показаний. В отличие от предшественников он синего цвета и выдает индикацию с помощью 16 сегментов при одновременной буквенной индикации обо всех основных режимах работы и настройках параметров. В дисплее предусмотрена возможность установки четырех уровней яркости, а также функция затемнения (Dimming) с заданием произвольного времени задержки.

Все настройки источника G+, как и в серии Z+, задаются с помощью системы настроечных меню. Но в отличие от упомянутой серии здесь имеется не три, а пять главных меню: меню основных настроек (системное меню), меню связи, меню защит, режимное меню и триггерное меню. Вход в эти меню настроек при ручном управлении осуществляется нажатием на клавиши передней панели: Syst, Comm, Prot, Conf, Prog (рис. 4). В каждом из этих разделов с помощью энкодеров двойного действия выбирают нужный подраздел и осуществляют выбор параметра и ввод его значения.

Системное меню позволяет определять вид управления (местное или удаленное), работать с выбором ячеек памяти для за-

писи или вызова произвольных функций, осуществлять переход между местной и удаленной обратной связью, включать/выключать схему PRELOAD, настраивать работу дисплея, а также несколько других функций.

Меню связи предназначено для выбора вида активного интерфейса, задания порядкового адреса источника, установки скорости обмена данными, установки IP-адреса и MAC-адреса при работе с LAN-интерфейсом, а также выбора языка программирования.

Меню защит позволяет установить уровень защит по перенапряжению, установить или отключить защиту типа Foldback (отключение выхода при достижении границы установленного тока или напряжения), указать уровень защиты по низкому напряжению и значения задержек срабатывания защиты по низкому напряжению и защиты Foldback.

В режимном меню включаются режимы Start или AutoRestart, можно выбрать вид программирования, диапазоны аналогового управления, настроить режим ограничения мощности и ввести параметры функции Slew-Rate Control.

Триггерное меню настраивает работу входных и выходных триггеров при задании произвольных форм сигнала и при необходимости позволяет установить их задержки.

Одной из основных особенностей является возможность задания произвольных форм выходных сигналов напряжения и тока (рис. 5). Настройки, позволяющие указать данные функции, осуществляются программно посылкой команд или с помощью графических интерфейсов, разработанных производителем (рис. 5а) и доступных в разделе лабораторных источников питания на сайте компании www.tdk-lambda.ru или через запрос по адресу: info@tdk-lambda.ru. Принцип задания остается тем же: создается последовательный список значений тока или напряжения, а также список временных значений, соответствующих необходимому времени задержки сигнала на одном уровне или времени перехода на следующий уровень. Также возможна установка дополнительных пара-

метров, например параметра количества циклов, который предусматривает повторение одной функции необходимое количество раз (на рис. 5 этот параметр равен «1»).

Настройки любой заданной формы можно занести в память и в дальнейшем вывести без повторного задания всех параметров и списков. Для этого отведены четыре ячейки памяти. Но в отличие от модуля Z+, обладающего подобной функцией, максимальное количество точек произвольной формы увеличено с 12 до 100.

При симуляции работы аккумуляторных батарей полезной может оказаться новая функция программирования внутреннего сопротивления: пользователь может ввести значение в пределах 0–1000 мОм с шагом 1 мОм, и тогда напряжение на нагрузке будет меняться в соответствии с падением напряжения на внутреннем сопротивлении батареи. При этом дополнительная нагрузочная плата (речь идет о плате preload, благодаря которой время спада напряжения становится более коротким) у новых приборов стала отключаемой. Это еще одно преимущество, позволяющее более безопасно работать в приложениях, связанных с тестированием аккумуляторов, в процессе чего через такую плату может происходить непроизвольный разряд накопленной энергии.

Еще одно новшество затронуло схему управления питанием охлаждающих вентиляторов: скорость их вращения зависит не только от тока нагрузки, как в предыдущих сериях, но при этом является комбинированной функцией внутренней темпера-

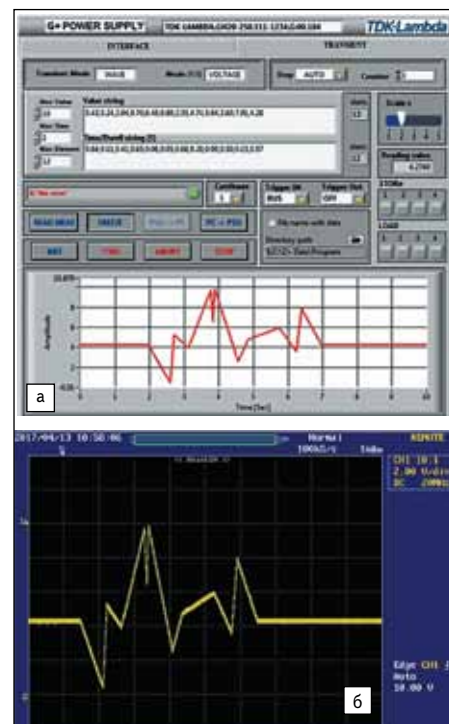


Рис. 5. Возможность задания произвольных функций: а) окно графического интерфейса; б) осциллограмма, снятая с выхода ИП



Рис. 6. Готовая сборка GSP:
 а) состоящая из двух источников питания серии GENESYS+ мощностью 10 кВт;
 б) состоящая из трех источников питания серии GENESYS+ мощностью 15 кВт

туры и тока нагрузки. С помощью сигнала ШИМ схема реализует пять уровней скорости вращения с плавным переходом между ними. В условиях динамических нагрузок, в которых источник может найти применение, данное решение обеспечивает более благоприятные характеристики акустических шумов.

Обязательно подчеркнем, что для удобства пользователей будут доступны готовые сборки мощностью 10 и 15 кВт, состоящие из одного ведущего модуля, через который осуществляется все управление, и одного или

двух ведомых, не имеющих органов управления с передней панели (рис. 6). Они получили сокращенное название GSP например, GSP100-150 — это сборка, выдающая максимум 150 А при максимальном напряжении 100 В. Помимо удобства эксплуатации, эти сборки позволят оптимизировать денежные затраты при наборе более мощных систем.

Важно отметить, что для применений, где планируется сразу дистанционное управление без необходимости считывать показания дисплея, любую модель из линейки G+ можно заказать без органов управления с перед-

ней панели. Для этого к ее коду просто прибавляется литера В — например, GB30-170.

Несомненно, GENESYS+ обладает целым рядом и уже привычных функций, таких как:

- запоминание последних настроек (Last Setting Memory);
- функции защит от перенапряжения и от перегрузки по току;
- защита типа FoldBack;
- защита от перегрева;
- выбор режима автоматического перезапуска (Auto-Restart) или безопасного перезапуска (Safe Start);
- выносная обратная связь;
- поддержка соединения Multi-Drop
- и многие другие функции.

В статье подробно описаны наиболее яркие функциональные отличия новой серии, чтобы предоставить читателю ясную картину о новом мощном и гибком инструменте, который с успехом найдет свое применение не только в уже знакомых нам промышленных процессах и научных установках, но и в осуществлении новых задач и, о которых мы надеемся узнать в ближайшем будущем.

Все модели GENESYS+ имеют гарантию 5 лет, отвечают стандартам IEC/EN61204 по кондуктивной и излучаемой электромагнитной совместимости для условий промышленного применения (FCC, ч. 15-A), а также одобрены по стандартам безопасности UL/EN/IEC 60950-1. Более подробную информацию о новых источниках питания можно найти на сайте компании в разделе программируемых источников питания.

ПОСТАВКА ПРОДУКЦИИ И ТЕХНИЧЕСКАЯ ПОДДЕРЖКА



Simplicity Studio



Бесплатная платформа разработки для микроконтроллеров EFM32 Gecko и EFM8



АВТОМАТИЧЕСКИ ОБНОВЛЯЕМЫЙ НАБОР ИНСТРУМЕНТОВ
 ДЛЯ ПОЛНОГО ЦИКЛА РАЗРАБОТКИ ПРОЕКТА

Обзор возможностей смотрите на YouTube-канале «EFO Company»:


www.youtube.com/EF0812



ООО «ЭФО» — ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР SILICON LABS

С.-ПЕТЕРБУРГ (812) 327-8654 ZAV@EFO.RU	МОСКВА (495) 933-0743 MOSCOW@EFO.RU	КАЗАНЬ (843) 518-7920 KAZAN@EFO.RU	ЕКАТЕРИНБУРГ (343) 278-7136 URAL@EFO.RU	РОСТОВ-НА-ДОНУ (863) 220-3679 ROSTOV@EFO.RU	ПЕРМЬ (342) 220-1944 PERM@EFO.RU	Н. НОВГОРОД (831) 434-1784 NNOV@EFO.RU	НОВОСИБИРСК (383) 286-8496 NSIB@EFO.RU
---	--	---	--	--	---	---	---



Прецизионные коаксиальные прижимные соединители на печатную плату до 67 ГГц от SV Microwave

Компания SV Microwave представляет серию торцевых прижимных соединителей с исключительными электрическими характеристиками. Надежная конструкция соединителей позволяет существенно упростить и ускорить монтаж на печатные платы различной толщины без применения пайки. Индивидуальный расчет и моделирование посадочного места обеспечивают оптимальное согласование линии и минимальный уровень КСВН.

Основные технические характеристики:

Артикул	Тип	Максимальная рабочая частота, ГГц	КСВН	Вносимые потери	Диапазон рабочих температур
SF2921-61450	SMA, розетка	26,5	1.05 + .005 f	.04 √ f	-65...+165 °C
SF1521-60107	2,92 мм, розетка	40	1.03 + .005 f		
SF1621-60036	2,4 мм, розетка	50			
SF3321-60021	1,85 мм, розетка	67			

Примечание. f = частота в ГГц.

www.radiant.su



Новая серия гибридных соединителей Eclipse от Positronic

контакты и штампованные сигнальные контакты. Твердотельные силовые контакты обеспечивают высочайшую величину линейной плотности тока и передаваемой мощности. Использование штампованных сигнальных контактов позволяет получить сбалансированное по стоимости решение.

Основные характеристики соединителей серии Eclipse:

- ток (max) и рабочее напряжение:
 - сигнальный контакт: 1 А, 300 В,
 - силовой контакт 8 AWG: 65 А, 700 В,
 - силовой контакт 16 AWG: 36 А, 600 В;

- сопротивление изолятора: 5 ГОм;
- рабочий диапазон температур: -55...+125 °C;
- тип монтажа контакта в отверстия платы: прямой монтаж, угловой монтаж (90°);
- материал изолятора: LCP (без галогенов);
- количество циклов стыковки: 250;
- количество контактов: 30, 34, 42.

Гибридные соединители Eclipse найдут применение в таких устройствах, как источники питания и серверное оборудование.

Компания Positronic представила новую серию гибридных соединителей Eclipse, сочетающих в одном корпусе твердотельные силовые

www.radiant.su

ОТКРЫТОЕ АКЦИОНЕРНОЕ ОБЩЕСТВО
ЭЛЕКОНД





КОНДЕНСАТОРЫ

разработка и производство



оксидно-электролитические алюминиевые

K50-15, K50-17, K50-27, K50-37, K50-68, K50-74, K50-76, K50-77, K50-80, K50-81, K50-83, K50-84, K50-85, K50-86, K50-87, K50-88, K50-89, K50-90, K50-91, K50-92, K50-93, K50-94, K50-95

объемно-пористые танталовые

K52-1, K52-1M, K52-1БМ, K52-1Б, K52-9, K52-11, K52-17, K52-18, K52-19, K52-20, K52-21, K52-24

оксидно-полупроводниковые танталовые

K53-1А, K53-7, K53-65(чип), K53-66, K53-68(чип), K53-71(чип), K53-72(чип), K53-74(чип), K53-77(чип)

оксидно-полупроводниковые ниобиевые

K53-4, K53-52, K53-60

ионисторы (суперконденсаторы)

K58-20, K58-21, K58-26

накопители электрической энергии на основе модульной сборки суперконденсаторов

Россия, 427968, Удмуртская Республика, г. Сарапул, ул. Калинина, 3
Тел.: (34147) 2-99-53, 2-99-89, 2-99-77
Факс: (34147) 4-32-48, 4-27-53
e-mail: elecond-market@elcudm.ru
<http://www.elecond.ru>

TDK-Lambda

СЕРИЯ

GENESYS



- Мощность 5 кВт в корпусе 1U
- Режим стабилизации напряжения (CV), тока (CC)
- Встроенные интерфейсы LAN, (LXI 1,5) USB, RS232/485
- Наличие собственной встроенной памяти для записи настроек и программирования профилей выходного сигнала напряжения и тока
- Параллельная работа (ведущий-ведомый) до 4 блоков, активное распределение токов
- Сертифицированные драйверы LabWindowsTM/CVI, LabViewTM и IVI
- Наличие сервисного центра на территории России
- Гарантия 5 лет

Шаг на пути к идеальной лаборатории



Symmetron

Техподдержка: genesis@symmetron.ru

МОСКВА
Ленинградское шоссе, д. 69, к. 1
Тел.: +7 495 961-20-20
moscow@symmetron.ru

САНКТ-ПЕТЕРБУРГ
ул. Таллинская, д. 7
Тел.: +7 812 449-40-00
spb@symmetron.ru

НОВОСИБИРСК
ул. Блюхера, д. 716
Тел. +7 383 361-34-24
sibir@symmetron.ru

МИНСК
ул. В. Хоружей, д. 1а, оф. 507
Тел. +375 17 336-06-06
minsk@symmetron.ru

www.symmetron.ru

Одноплатные компьютеры от компании AAEON

Сергей СТУКАЛО

Продукты AAEON традиционно предоставляют наиболее востребованный встроенный функционал, что позволяет клиентам экономить средства на дизайн аппаратной части и время на разработку собственного ПО. Помимо этого, поддержка компании AAEON помогает OEM/ODM-заказчикам соответствовать самым жестким производственным спецификациям и требованиям рынка.

Основанная в 1992 году, фирма AAEON (AAEON Technology Co., Ltd., Тайвань) принадлежит к числу ведущих разработчиков и производителей современных промышленных и встраиваемых вычислительных платформ и имеет сертификаты, подтверждающие высокий уровень реализованной в компании системы обеспечения качества, — ISO 9001:2000 QMS, TL 9000:R3.0 QMS, ISO 14001:1996 EMS, CE и FCC. Компания предоставляет интегрированные решения Industrial 4.0, аппаратные средства и интеллектуальные автоматизированные сервисы для ведущих OEM/ODM-производителей и системных интеграторов по всему миру, а также платформы под решения IoT, объединяющие виртуальные и физические сети и облачные ноу-хау. Надежные и высококачественные вычислительные платформы включают промышленные материнские платы и системы, промышленные дисплеи, прочные планшеты для специализированных применений, модули PC/104, PICMG и COM, встраиваемые SBC, встраиваемые контроллеры, сетевые устройства и связанные с ними аксессуары. Современные продукты AAEON отвечают потребностям рынков транспорта, промышленной автоматизации, сетевой безопасности и защищенных планшетов.

В 2011 году AAEON стала членом группы ASUS, получив возможность использовать передовые технологии группы и ее ресурсы. Сегодня фирма предлагает разнообразные встраиваемые продукты и решения по более высоким стандартам качества, в соответствии с самыми жесткими требованиями современного производства. Создав собственную оригинальную систему EMI/EMC-тестирования и отладки, компания продолжает активно вкладывать средства в НИОКР, сохраняя свое преимущество в инновационных проектах и регистрируя множество дизайнерских патентов по всему миру.

AAEON является ассоциированным членом Intel Internet of Things Solutions Alliance

и имеет престижную в отрасли IoT награду в разделе Panel PC System Design, BIOS Engineering. Многие разработки компании также отмечены наградами крупных промышленных форумов и потребительских ассоциаций.

Производственные мощности AAEON расположены в Тайбэе (Тайвань) и в Су Чжоу (Китай). Чтобы стать ведущим поставщиком промышленных компьютеров, AAEON создала производственные подразделения, не только имеющие гибкие возможности компоновки и расширения, но и способные оперативно удовлетворять возрастающий спорадический спрос на изготовление продукции.

Этот подход позволил AAEON обеспечить надежные позиции в автоматизации машинного и фабричного парков, а также в химической промышленности и на транспорте.

Компания выпускает следующие линейки продукции:

- специализированные встраиваемые компьютеры и платы;
- вычислительные системы;
- защищенные мобильные вычислительные и управляющие устройства;
- сетевые устройства и системы видеонаблюдения;
- интерфейсные платформы;
- аксессуары и опции;
- многопараметрические пороговые модели Phase-out.

Наиболее востребованные российским рынком продукты AAEON — это специализированные компьютеры (безвентиляторные одноплатные компьютеры и компьютеры для специальных применений) и встраиваемые процессорные модули (платы).

Новые одноплатные компьютеры AAEON — UP

В линейке решений для специализированных применений компания AAEON выпускает уже три поколения новых высокопро-

изводительных компактных одноплатных компьютеров UP Board, UP Squared и UP Core, имеющих низкое энергопотребление.

Одноплатники UP Board и UP Squared обладают мощными графическими возможностями, благодаря которым могут быть использованы при создании медиацентров и мультимедийных устройств, а также охраняемых устройств с распознаванием лиц. Для подключения монитора или телевизора предусмотрен комбинированный видеовыход или разъем HDMI.

Плата UP Board (рис. 1) создана на базе процессора Intel Atom x5-Z8350 (Quad Core) семейства Cherry Trail с максимальной тактовой частотой до 1,92 ГГц.

Плата UP Squared (рис. 2) построена на основе процессоров Intel Atom E3940 (тактовая частота до 1,8 ГГц), Intel Celeron N3350 (2,4 ГГц, Dual Core) и Intel Pentium N4200 (2,5 ГГц, Quad Core). В линейке внедрена обновленная технология защиты идентификационных данных Intel AES.

Плата UP Core (рис. 3) создана на базе процессора Intel Atom x5-Z8350 (Quad Core) с максимальной тактовой частотой до 1,92 ГГц, отличается компактностью, высокой производительностью, низким энергопотреблением и широким выбором беспроводных решений для реализации внешних



Рис. 1. Плата UP Board



Рис. 2. Плата UP Squared



Рис. 3. Плата UP Core

Таблица 1. Технические характеристики новых одноплатных компьютеров UP компании AAEON

Сравниваемый параметр	UP Board	UP Squared	UP Core
Тип	Одноплатный компьютер	Одноплатный компьютер	Одноплатный компьютер + компьютер-на-модуле
Процессор	Intel Atom x5-z8350 (4C) Processor (2M Cache, 1,44 ГГц до 1,92 ГГц), CPU с 64-битной архитектурой	Intel Celeron N3350(2C) 2,4 ГГц, Intel Pentium N4200(4C) 2,5 ГГц, Intel Atom x5-ze3940(4C) 1,8 ГГц, CPU с 64-битной архитектурой	x5-z8350 (4C) до 1,92 ГГц, CPU с 64-битной архитектурой
Графика	Intel 8-го поколения HD 400 Graphics, 12 EU, до 500 МГц. Поддержка DX*11.1/12, Open GL*42, Open CL* 1.2 OGL ES3.0, H.264, HEVC(decode), VP8	Intel 9-го поколения HD HD 500 /HD 505 с блоками исполнения 12 (Celeron) / 18 (Pentium), поддерживающий 4K-кодирование и декодер для HEVC4, H.264, VP8	Intel 8-го поколения HD 400 Graphics
I/O	IPS-аудиопорт		
Поддержка дисплея	DSI/ eDP, 1×HDMI 1.4b, 1×MIPI-DSI	1×Full HDMI 1.4b — 4K при 30 Гц + 1×DP 1.2 — 4K при 60 Гц, 1×eDP	1×HDMI, DSI/ 1×Full eDP
Камера	CSI (4 Мпикс)	Интерфейс камеры USB 2.0, электронная обработка данных, 1×MIPI-CSI2 (4-полосная) + 1×MIPI-CSI2 (2-полосная)	1×MIPI-CSI2 (4-полосная) + 1×MIPI-CSI2 (2-полосная)
USB, SATA, UART, mini-PCIe	4×USB2.0, 2×USB2.0 (pin header, всего 10 контактов), 1×USB 3.0 OTG	2×USB2.0, 3×USB3.0 (тип A) + 1×USB 3.0 OTG (Micro B), full-size порт SATA3 (SATA 6 Гбит/с), 2×UART (Tx/Rx) порт отладки (pin header), 1×mini-PCIe (full-size, автоматическое подключение к m-SATA) M.2 2230, SATA3	2×USB 2.0 (pin header), USB 3.0
Расширение	40-pin GP-bus, с поддержкой Altera Max V. ADC 8-бит при 188 ksos	40-pin GP-bus + 60-pin EXHAT + 4-канальный 12-бит A/D, шинный преобразователь (500 кбит/с в 1 Мбит/с), mini-PCIe (SATA), M2. 2230 E key	100-pin GP-bus
RTC	Да		
RAM	1/2/4 ГГбайт DDR3L-1600	2 ГГбайт (одноканальная) LPDDR4/ 4/8 ГГбайт (двухканальная) LPDDR4	2/4 ГГбайт DDR3L-1600
Поддерживаемая внешняя память	eMMC 16/32/64 ГГбайт	eMMC 16/32/64/128 ГГбайт	eMMC 16/32/ 64 ГГбайт
Коммуникационные возможности	1 ГГбайт Ethernet, RJ-45 (полноскоростной GbLAN)	2 ГГбайт Ethernet RJ-45 (полноскоростной GbLAN, Realtek 8111G)	AMPAK AP6214 802.11 b/g/n, однополосный 2,4 ГГц, Bluetooth 4.0
Поддерживаемая операционная система	Microsoft Windows 10, Linux (Ubilinux, Ubuntu, Yocto), Android Marshmallow (совместимый с Android 6.0, не включая пакет)	Microsoft Windows 10, Windows IoT Core, Linux (Ubilinux, Ubuntu, Yocto), Android Marshmallow (Android 6.0)	Windows 10, Linux (Yocto, Ubuntu, Ubilinux), Android 6.0
Питание	5 В DC в разъем jack при 3–4 А 5,5/2,1 мм	5 В DC в разъем jack при 4–6 А 5,5/2,1 мм	5 В DC в разъем jack при 3–4 А 5,5/2,1 мм
Размеры, мм	86,5×56,5	86,5×90	56,5×66
Диапазон рабочих температур, °C	0...+60		
Влажность	10–80% RH без конденсации	0–90% RH без конденсации	10–80% RH без конденсата
Сертификаты	CE/FCC Class A, RoHS Complaint, Microsoft Azure certified	CE/FCC Class A, RoHS, REACH	

Кроме того, это двухъядерная гигабитная LAN, двойной HDMI, eDP, мини-PCI-e, M.2 2230, SATA 3.0, 2×CSI (с поддержкой выбранной камеры), дополнительное 6-дюймовое расширение платы (EXHAT) с GPIO, SATA/USB3.0 и т.д.

Это первая плата производителя с Altera Max 10, имеющая поддержку FPGA на борту, что является еще одним преимуществом UP2 (UP Squared).

UP Core имеет функции безопасности Intel, необходимые для профессиональных приложений IoT, таких как Intel AES New Instructions и Intel Identity Protection Technology.

Технические характеристики всех трех плат приведены в таблице 1.

Реализованные характеристики оборудования, функционирующего на базе одноплатных компьютеров от AAEON, могут быть получены путем загрузки различного ПО, без внесения других изменений в созданное решение. Высокая производительность и удобные интерфейсы позволяют упростить запуск технологического решения.

Питание одноплатников осуществляется от 5-В адаптера через разъем jack при 4 А 5,5/2,1 мм. Рекомендуется использовать источник питания с силой тока не менее 4 А, чтобы иметь возможность подключать к USB-портам более энергоемкие устройства.

Аппаратный выключатель питания на плате отсутствует. Для включения одноплатника достаточно подсоединить кабель питания. Для выключения предусмотрены штатные функции операционной системы.

Особенности одноплатных компьютеров UP Board, UP Squared и UP Core:

- совместимость с большинством продуктов Raspberry Pi HAT;
- высокопроизводительные процессоры Intel и графические ускорители Graphic Performance;
- поддержка сообщества разработчиков;
- поддержка Rich Linux (Debian-Ubilinux, Ubuntu, yoctoLinux);
- поддержка Windows 10;

коммуникаций. Внутренний графический процессор — новый Intel Gen 8 HD 400 с чрезвычайно высокой производительностью 3D-графики. Благодаря 100-контактному разъему UP Core предоставляет разработчикам большую свободу в создании своего решения плат расширения.

Унаследованные идеи UP, реализованные в UP Squared, — это малый размер, до 8 Гбайт

оперативной памяти LPDDR4 и до 128 Мбайт встроенной eMMC 5.1, больше портов ввода/вывода, включая 3×USB 3.0, 2×USB 2.0 и 40-контактная GP-шина, а также контакты ввода/вывода общего назначения (GPIO), к которым можно подключить периферию для взаимодействия с внешним миром: исполнительные устройства, любые сенсоры и все, что работает от электричества.

- облачный сервис Ubiworx IoT;
- масштабируемая интеграция модулей ввода/вывода;
- промышленный уровень продукта и техническая поддержка;
- компактность (печатная плата не превышает размер кредитную карту для UP Board и UP Core и сдвоенную кредитную карту для UP Squared).

Одноплатники UP представляют собой детерминированный продукт и позиционируются как решение для управления дронами, «умными» тележками, использования в робототехнике, для создания систем «умного дома», в домашних метеостанциях и в других распределенных системах с высокой степенью автономности и сложными алгоритмами функционирования. Мощные графические возможности UP Board, UP Squared и UP Core позволяют устанавливать их в системах машинного зрения и распознавания образов, при создании динамической рекламы, медиacentров и мультимедийных устройств в цифровых вывесках и системах динамической рекламы.

Традиционные линейки встраиваемых одноплатных компьютеров AAEON

Исторически за этой группой компьютеров закрепилось общее классификационное название Single Board Computer (SBC) — «встраиваемые одноплатные компьютеры».

SBC от AAEON традиционно ориентированы на применение процессоров Intel. Естественно, их функциональное назначение и возможности во многом определяются конкретной моделью используемого процессора. Сегодня SBC от AAEON — это шесть основных линеек, различающихся, прежде всего, форм-фактором (табл. 2). Функциональное назначение одноплатников и возможности по их подключению (интеграции) внутри SBC-линеек могут существенно различаться. Наиболее популярные и востребованные линейки — это PICO, GENE и BOXER. Имея впечатляющие возможности расширения, большинство решений SBC, тем не менее, может быть адаптировано под индивидуальные требования заказчика.

Одноплатные безвентиляторные компьютеры предназначены для оптимизации процессов промышленной автоматизации, таких как распределенное управление промышленными предприятиями и управление жизненным циклом ответственных систем и изделий. Они могут эксплуатироваться как в стационарных условиях, так и на подвижных объектах. Встраиваемые решения от AAEON надежны, гибки, неприхотливы в обслуживании и являются оптимальным выбором для реализации архитектуры машинного зрения. ЦП, DRAM и мини-карты в SBC легко доступны, просто интегрируются, и поэтому каждый встроенный Box PC

Таблица 2. Общая классификация линеек встраиваемых одноплатных безвентиляторных компьютеров (SBC)

Линейки SBC и их базовые размеры	Образец	Общая характеристика линейки
Pico-ITX Board (100×72 мм), серия PICO		В линейке 11 продуктов, каждый из которых имеет несколько модификаций. Pico-ITX — один из самых компактных форм-факторов в продуктах от AAEON. Обладает малым энергопотреблением, имеет проприетарный разъем AAEON-BIO (Board to Board I/O), обеспечивающий расширение решения с помощью подключаемых дочерних плат.
PC/104 Board (90×96 мм), серия PFM		В линейке 9 продуктов, каждый из которых имеет несколько модификаций. Модули PC/104 SBC совместимы со стандартом PC/104, имеют модификации с расширенным температурным диапазоном. PC/104 — это компактный форм-фактор, низкое энергопотребление и возможность расширения с помощью модулей PC/104, PCI-104 или PC/104-Plus. Модули PC/104 также можно использовать с шиной ISA для поддержки старых версий. Линейка обеспечивает стабильную передачу данных и сверхнизкое энергопотребление.
Ультратонкий Box PC (90×96 мм), серия BOXER		Серия Embedded Box PC AAEON («BOXER») — это полная линейка разнообразных безвентиляторных встраиваемых компьютеров всех размеров для консолидации приложений в области мониторинга транспорта, развлечений, окружающей среды и промышленных объектов, биометрии, промышленного производства, машинного зрения, управления автоматизацией производства и контроля пищевых продуктов, автоматизации в строительстве и в других областях. Продукты серии BOXER долговечны, масштабируемы и применимы в экстремальных условиях эксплуатации, имеют удобный и гибкий интерфейс.
3,5" SubCompact Board (146×101 мм), серия GENE		В линейке 17 продуктов, каждый из которых имеет множество модификаций. Встраиваемые одноплатные компьютеры AAEON SubCompact 3,5" предназначены для реализации самых различных встроенных приложений и предлагают широкий спектр вычислительных мощностей от мало мощного 7-Вт AMD LX до мощных процессоров Intel i5/i7.
EPIC Board (165×115 мм), серия EPIC		В линейке 7 продуктов, каждый из которых имеет множество модификаций. EPIC SBC — оптимальное решение для промышленных приложений с существенными требованиями к возможностям ввода/вывода. Серия EPIC предлагает широкий спектр вычислительных мощностей, от мало мощного 7-Вт AMD LX800 до мощных процессоров Intel i5/i7. Оснащена привлекательным для промышленных пользователей функционалом. Обеспечивает обилие портов ввода/вывода, включение слота PCI-104 для обеспечения стыкуемости и другие возможности расширения.
5,25" Compact Board (203×146 мм), серия PCM		В линейке 4 продукта, каждый из которых имеет несколько модификаций. Компактные одноплатные компьютеры AAEON 5,25" обладают увеличенными возможностями расширения ввода/вывода, хорошо подходят для самых различных применений. Они оснащены всеми функциями стандартной материнской платы, поддерживают специальные промышленные функции и специализированные слоты расширения.

предоставляет большой спектр возможностей расширения для реализации специализированных приложений.

Особый интерес представляет семейство Kaby Lake Family, построенное на базе Intel Core 7-го поколения (прежнее название Kaby Lake). На его основе AAEON предлагает че-

тыре линейки продуктов: COM Express, PICO, GENE и EPIC. Они оснащены новейшим процессором Intel XEON E3v6 серии U, со сниженной потребляемой мощностью, при этом обеспечивающим повышенную на 20% производительность в сравнении с предыдущей платформой. COM-KBVB6 и EPIC-KBS7 соз-

даны для «тяжелых» вычислений, максимальной производительности, имеют богатый набор портов ввода/вывода, в то время как GENE-KBU6, PICO-KBU1 и NANOCOM-KBU являются миниатюрными платами, скорее подходящими для небольших корпусов и устройств, а также для работы и обеспечения целостности данных в сложных условиях эксплуатации. Платы GENE и EPIC обладают улучшенными возможностями подключения, так как построены на основе расширен-

ного числа слотов ввода/вывода. Это делает их оптимальными для применения в многофункциональных решениях, в том числе в беспилотном транспорте и в банкоматах, в устройствах промышленной автоматизации и управления, в шлюзовых системах IoT, в корпоративном ядре вендинговых устройств и в системах безопасности на транспорте.

В дополнение к набору основных функциональных возможностей одноплатные компьютеры AAEON содержат множество уни-

кальных функций и опций, повышающих удобство их использования и адаптации. К ним относятся конвертируемый интерфейс дисплея, в том числе поддержка независимой работы нескольких дисплеев, и расширенный рабочий температурный диапазон (WiTAS) $-40...+85$ °C, а также фирменный интерфейс AAEON BIO-Board, предназначенный для упрощения процессов аппаратного обновления и настройки пользовательских решений. ■

НОВОСТИ | дисплеи

Расширение линейки TFT-LCD-модулей Mitsubishi Electric с проектно-емкостной тач-панелью для промышленных применений

Компания Mitsubishi Electric расширяет линейку моделей, оснащенных PCAP (проектно-емкостными тач-панелями) с защитным стеклом до 5 мм.

Новые модули соответствуют растущим промышленным требованиям, предлагая оптимальное сочетание защищенности от внешних воздействий и чувствительности. Так, защищенные 5-мм стеклом модули работают при наличии влаги и/или при использовании перчаток.

Ключевые особенности моделей:

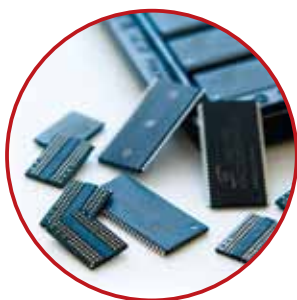
- мультитач: на 10 касаний;
- расширенный температурный диапазон работы и хранения: от -30 °C;

- жизненный цикл: 100 000 ч;
- работоспособность при использовании перчаток и/или наличии капель воды;
- закаленное стекло 5 мм и антибликовая/антиобледенительная/грязеотталкивающая обработка его поверхности;
- опциональная оптическая склейка для снижения процентного отношения отраженного света;
- комплексное решение TFT-матрица + PCAP с контроллером от производителя, предусмотрена сервисная поддержка и гарантия.

www.ptelectronics.ru



КОНКУР
электрИк



Delson

Technology Co, Ltd

Микросхемы оперативной памяти (DRAM)

- Чипы и модули SDRAM, DDR, DDR2, DDR3, а также **DDR4**
- Коммерческое и промышленное исполнение
- Производство "под заказ", в т.ч. для высоконадежных применений
- Долгий "срок жизни" выпускаемых чипов
- Техническая поддержка и образцы

winbond

Микросхемы энергонезависимой (Flash), оперативной и гибридной памяти

Микросхемы энергонезависимой Flash памяти:

- Serial NOR Flash (от 512Кбит до 512Мбит)
- Parallel NOR Flash (от 32Мбит до 1Гбит)
- Serial NAND Flash (от 1Гбит до 4Гбит)
- SLC NAND Flash (от 1Гбит до 8Гбит)

Микросхемы оперативной памяти:

- Mobile DRAM (Low Power SDR SDRAM, Low Power DDR/DDR2 SDRAM, PSEUDO SRAM)
- Specialty DRAM (SDRAM, DDR/DDR2/DDR3 SDRAM)

Гибридные NAND + DRAM микросхемы:

- Multi Chip Package (MCP) (от 1Гбит до 4Гбит с напряжением питания 1.8В) для мобильных и портативных применений



197342, Санкт-Петербург, Белоостровская ул., 28, офис 428
Тел.: (812) 441-36-38, 441-36-39, 496-20-63
Факс: (812) 441-34-27

105484, Москва, ул. 16-я Парковая, д. 21, корп. 1, офис 413
Тел./факс: (495) 755-93-29

www.konkurel.ru
info@konkurel.ru

ИНТЕГРАЛ

Заказные ЖКИ собственного производства

Альтернативой стандартным серийно выпускаемым графическим ЖК-модулям является использование более доступных и надежных заказных сегментных ЖКИ. Они остаются вне конкуренции по току потребления (единицы микроампер) и имеют более широкий температурный диапазон функционирования (−40...+85 °С без подогрева).

Принцип действия ЖКИ

ЖКИ — это пассивный знакосинтезирующий индикатор, в котором используется явление электрооптического эффекта в жидком кристалле. Для простоты его можно сравнить со стеклянным конденсатором, при создании обкладок которого на верхнее и нижнее стекло напылили тонкий прозрачный слой металла, а пространство между обкладками заполнили ЖК-смесью. Каждый слой металлической разводки имеет свой топологический рисунок. Там, где эти слои расположены один над другим, образуются

сегменты ЖК-индикатора (рис. 1). Выводы COMi называются общими, или строками. Выводы SEGi — сегментными, или столбцами. Отношение 1 к числу общих выводов COMi именуется мультиплексом ЖКИ. Мультиплекс ЖКИ на рис. 1 равен 1:8. К мультиплексу 1:1 применяют также термин «статический». ЖКИ со статическим мультиплексом имеют самый широкий температурный диапазон функционирования.

Для управления ЖКИ разработаны специализированные микросхемы — драйверы ЖКИ. Каждый такой драйвер имеет свое напряжение питания и мультиплекс.

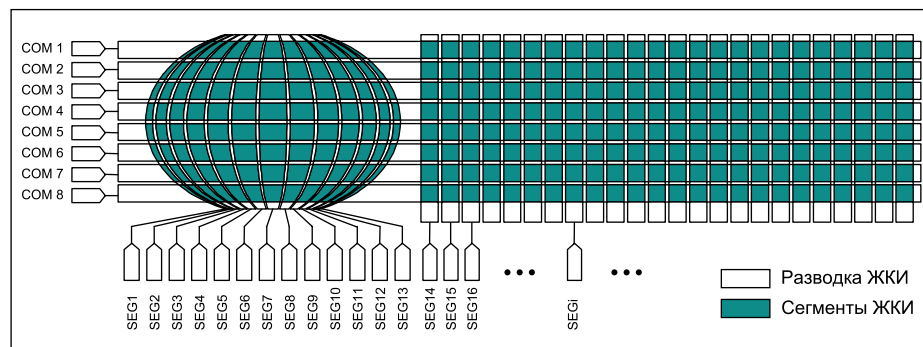


Рис. 1. Учебный пример разводки ЖКИ

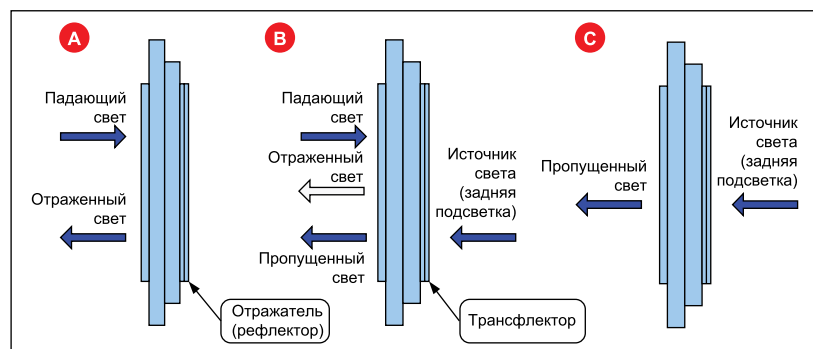


Рис. 2. Типы ЖКИ

Выпускаются также микроконтроллеры со встроенными драйверами ЖКИ.

Типы ЖКИ и оптическая мода ЖКИ

Можно выделить три типа ЖКИ (рис. 2):

1. ЖКИ на отражение (А). Отражатель (рефлектор), приваренный к заднему поляризатору, отражает падающий свет окружающей среды. Самая низкая потребляемая мощность за счет отсутствия подсветки.
2. ЖКИ на просвет и отражение (В). Трансфлектор, приваренный к заднему поляризатору, отражает свет, поступающий спереди, так же хорошо, как пропускает свет с обратной стороны. Используются с отключаемой подсветкой в условиях яркого освещения и с включенной подсветкой в условиях низкой освещенности для уменьшения общей потребляемой мощности.
3. ЖКИ на просвет (С). Используется без отражателя (рефлектора) или трансфлектора, приваренных к заднему поляризатору. Требуется задняя подсветка. Наиболее распространенный вариант — инверсное изображение на просвет (рис. 3).

Параметры ЖК-индикаторов

- Тип ЖКИ: просвет, отражение, просвет/отражение.
- Оптическая мода ЖКИ: позитив, негатив.
- Драйвер ЖКИ: внешний (на плате управления); встроенный, по технологии COG (Chip On Glass — «чип на стекле»).
- Напряжение питания: 3; 3,3; 3,6; 5 В.
- Мультиплекс: 1:1 (статический), 1:2, 1:3, 1:4.
- Минимальные проектные нормы: 30 мкм.
- Максимальная длина выводов: 33 мм.
- Шаг по выводам: 1,8; 2; 2,54 мм.
- Максимальный размер ЖКИ: 120×140 мм.
- Угол максимального контраста: 6, 12 ч и др.
- Максимальный диапазон рабочих температур: −40...+85 °С.

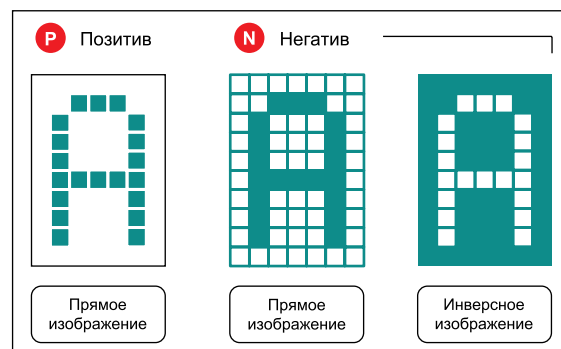


Рис. 3. Виды изображения

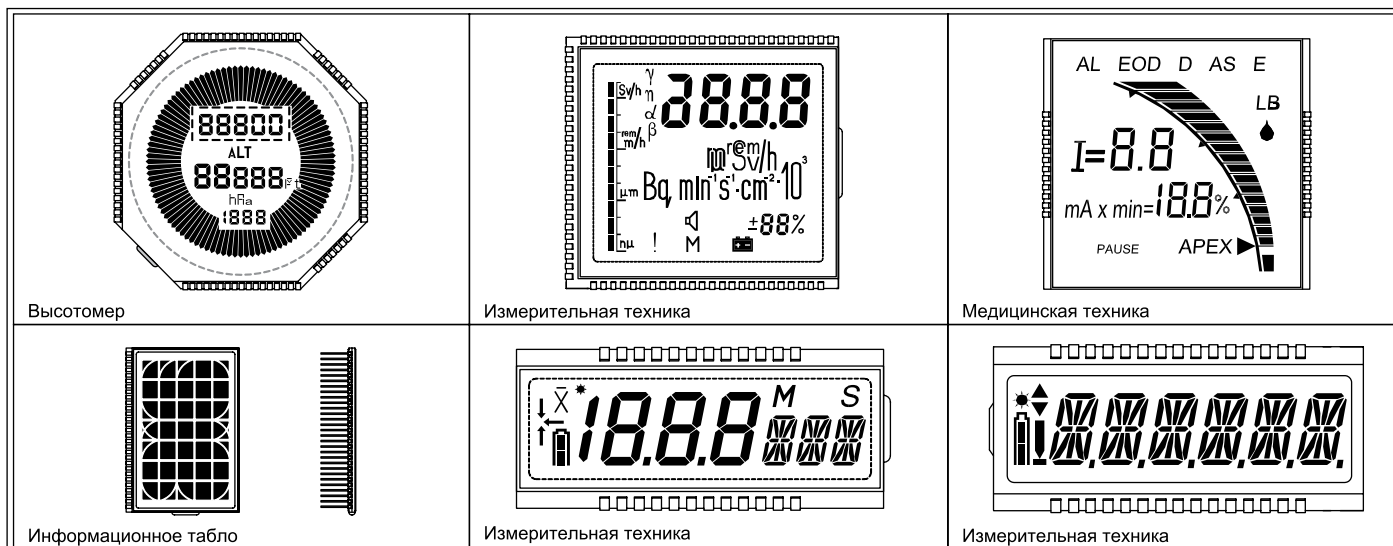


Рис. 4. Примеры ЖК-индикаторов с управлением от внешнего драйвера ЖКИ

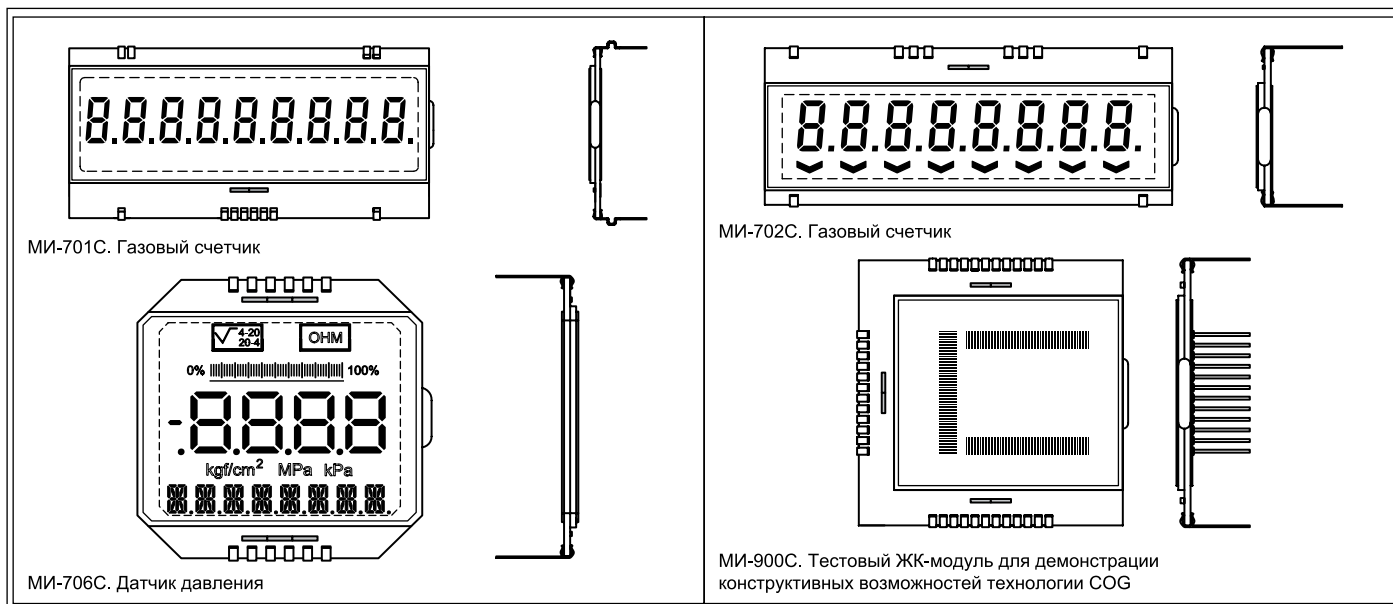


Рис. 5. Примеры ЖК-модулей, изготовленных по технологии COG

- Максимальный диапазон температур хранения и транспортировки: -50...+85 °С.

Примеры ЖК-индикаторов с управлением от внешнего драйвера ЖКИ представлены на рис. 4.

ЖК-модули могут быть изготовлены и по технологии COG (рис. 5) — характеристики таких модулей приведены в таблице.

Разработка и производство ЖКИ

На предприятии существует полный технологический цикл производства ЖКИ, включая разработку и изготовление фотошаблонов. Благодаря этому есть возможность изготовления мелкосерийных заказов (от 10 шт.). Для обеспечения максимальной надежности заказываемого изделия разработка ЖКИ проводится в тесном контакте с потребителями. На каждый ЖКИ подготавливается полный комплект документации, в том числе КД и ТУ. Имеется возможность производства ЖКИ под наблюдением Представителя Заказчика. ■

*Приглашаем вас к сотрудничеству!
Любой ваш рисунок можно перенести на стекло ЖКИ.*

Таблица. Характеристики ЖК-модулей, изготовленных по технологии COG

Характеристики	МИ-701С	МИ-702С	МИ-706С	МИ-900С
Тип дисплея	TN, просвет/отражение, позитив	TN, просвет, позитив	TN, просвет, позитив	TN, просвет, позитив
Габаритные размеры, мм	66×29×9,35	64×27×14,85	39×39×14,85	45×45×14,85
Напряжение питания, В	3	3	3,3	5
Мультиплекс	статический	статический	статический	статический
Количество сегментов ЖКИ, шт.	72	72	232	240
Угол максимального контраста, ч	12	6	12	12
Микросхемы драйвера ЖКИ; количество, шт.	ML1001B-2U 1	ML1001B-2U 1	ML1001B-3U 2	ML1001B-2U 3
Температура рабочая, °С	-40...+70	-40...+70	-40...+80	-40...+70
Температура хранения, °С	-40...+80	-40...+70	-40...+80	-40...+0

ОАО «ИНТЕГРАЛ» —
управляющая компания холдинга «ИНТЕГРАЛ»,
г. Минск, Республика Беларусь
integral.by
E-mail: market@integral.by, AParkhomchuk@integral.by
Тел.: (+375 17) 212-20-22, 398-74-32
Факс: (+375 17) 212-20-31

Проектирование современных печатных плат.

Часть 7. Трассировка сигнальных линий. Дифференциальные пары

Семен ТЮТЮКОВ
tyusa@tavridasip.ru

Это седьмая статья из цикла, посвященного систематизированному изложению ключевых рекомендаций по проектированию современных печатных плат. В ней рассматривается дифференциальная схема передачи данных, получающая все большее распространение в современных системах, и предлагаются рекомендации по трассировке дифференциальных пар, позволяющей обеспечить преимущества такой схемы.

В предыдущей статье [1] было показано, что перекрестная связь между независимыми сигнальными линиями является источником нежелательных помех. Однако в случае дифференциальной схемы передачи сильная перекрестная связь, напротив, делает сигнал более устойчивым к помехам. При такой схеме используются две линии (дифференциальная пара), источники сигнала которых находятся в противофазе, а приемник реагирует на разницу напряжений на линиях $V_{DIFF} = V_+ - V_-$ (рис. 1). Синфазный сигнал (англ. common signal) определяется как $V_{COMM} = 1/2 \times (V_+ + V_-)$ и может быть ненулевым, например, как в распространенном стандарте LVDS. Дифференциальная пара характеризуется двумя сопротивлениями:

$$Z_{DIFF} = V_{DIFF}/I, Z_{COMM} = V_{COMM}/I_{COMM}$$

Вводная теория дифференциальной передачи сигналов описывается во многих источниках, например в [2]. С точки зрения проектирования печатных плат важно остановиться на преимуществах дифференциальной схемы относительно асимметричной (англ.

single-ended) и на требованиях к топологии дифференциальных пар, эти преимущества обеспечивающих.

Прежде всего, идеальная дифференциальная пара симметрична, то есть на протяжении всей длины ее сечение должно быть неизменным и обладать осью симметрии (рис. 2). Это, так же как и в случае с асимметричной линией передачи, обеспечивает постоянство волнового сопротивления дифференциальной пары¹, что значительно снижает отражения в линии и искажения сигнала.

Рекомендация 1. Сечение дифференциальной пары должно быть максимально (в идеале — зеркально) симметрично и однородно на всем ее протяжении. Между линиями пары не должно быть элементов топологии других сигнальных цепей.

Каждой линии дифференциальной пары соответствует свое распределение возвратного тока в опорном слое. Если взаимная связь между линиями пары значительно меньше, чем их связь с опорным слоем, то распределения возвратных токов не пересекаются (рис. 3а). Такая дифференциальная пара называется дифференциальной

парой со слабой взаимной связью (англ. loosely coupled differential line, weak coupling). Поскольку распределение высокочастотных составляющих сигнала сконцентрировано в опорном слое в области $\pm 3 \times h$, практическим критерием для слабой связи является условие, что расстояние между краями печатных дорожек $s > 6 \times h$ или $s > 3 \times w$. Так как дифференциальный импеданс пары со слабой связью практически не зависит от расстояния между дорожками $Z_{DIFF} \approx 2 \times Z_0$, это расстояние может меняться вдоль длины линии — например, при наличии препятствия на пути дифференциальной пары. Это упрощает требования к топологии дифференциальной пары, однако такие линии лишены основных преимуществ дифференциальной передачи данных.

Уменьшение расстояния между линиями до $s \leq 2 \times h$ приводит к значительному увеличению взаимной связи и перекрытию распределений возвратных токов в опорном слое (рис. 3б). Такая дифференциальная

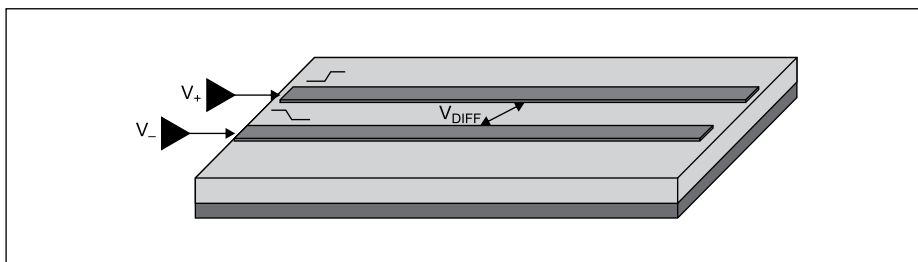


Рис. 1. Дифференциальная схема передачи сигнала по двум микрополосковым линиям

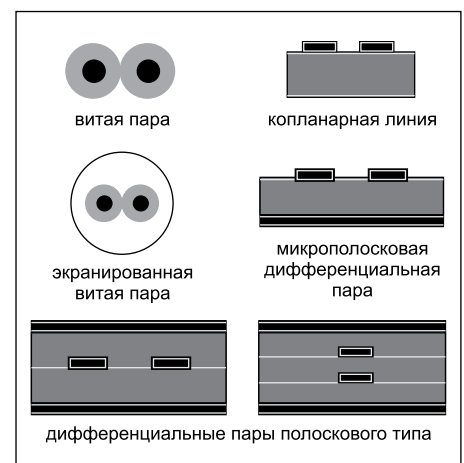


Рис. 2. Примеры сечений дифференциальных пар

¹ Во всех стандартах дифференциальной передачи данных указаны рекомендуемые значения волнового сопротивления пары (LVDS, RS-422 — 100 Ом; RS-485, CAN — 120 Ом и т. д.). Для стандартных структур печатных плат некоторые заводы-изготовители предоставляют по запросу рекомендуемую ими геометрию дифференциальной пары с типовым значением волнового сопротивления.

пара называется дифференциальной парой с сильной взаимной связью (*англ.* tightly coupled differential line). Дифференциальный импеданс становится в большей степени зависимым от расстояния между дорожками. Его значение снижается, поэтому для сохранения прежнего значения требуются более узкие дорожки, что несколько повышает омические потери. Однако именно данная топология дифференциальной пары обеспечивает следующие преимущества относительно асимметричной линии:

1. Большая устойчивость дифференциального сигнала к наведенным помехам, в том числе к перекрестным помехам и помехам в опорном слое. Близкое расположение и симметрия линий приводит к тому, что наведенные помехи на каждую из линий практически равны $V_{NOISE}^+ \approx V_{NOISE}^-$ поэтому дифференциальная помеха мала $V_{NOISE}^{DIFF} = V_{NOISE}^+ - V_{NOISE}^- \approx 0$. Эта помеха тем меньше, чем дальше от дифференциальной пары находится ее источник.
2. Меньший уровень ЭМИ и создаваемых перекрестных помех. Так как сигналы V_+ и V_- находятся в противофазе, то излучаемые ими электромагнитные поля примерно равны по величине и имеют противоположное друг другу направление. Это приводит к тому, что суперпозиция полей в дальнем поле стремится к нулю. Тот же эффект значительно снижает создаваемые дифференциальной парой перекрестные помехи в ближнем поле.
3. Меньшее влияние разрывов в опорном слое. Возвратные токи I_+ и I_- также находятся в противофазе, при этом в силу геометрической симметрии их распределения в опорном слое симметричны. В связи с этим суммарный ток в опорном слое $I_{REF} = I_+ + I_-$ уменьшается, а в области перекрытия становится равным нулю. В случае полного перекрытия, когда дифференциальная пара находится на удалении от опорного слоя $h > 2 \times (s + w)$ и взаимная связь линий значительно превышает их связь с опорным слоем, ток в опорном слое отсутствует (рис. 3в). Данная ситуация может возникать, в частности, когда дифференциальная пара пересекает широкий разрыв в опорном слое. Несмотря на то, что импеданс в месте пересечения претерпевает локальное изменение, искажения дифференциального сигнала малы по сравнению с искажениями асимметричного сигнала в подобном случае [2].

Указанные преимущества стоит назвать потенциальными преимуществами, потому что в полной мере они реализуются только при одновременном выполнении двух условий:

1. Строгая противофазность сигналов на всем протяжении линии.
2. Отсутствие помех синфазного сигнала.

Если не учитывать неидеальность источника сигнала², то выполнение первого требования обеспечивается соблюдением рекоменда-

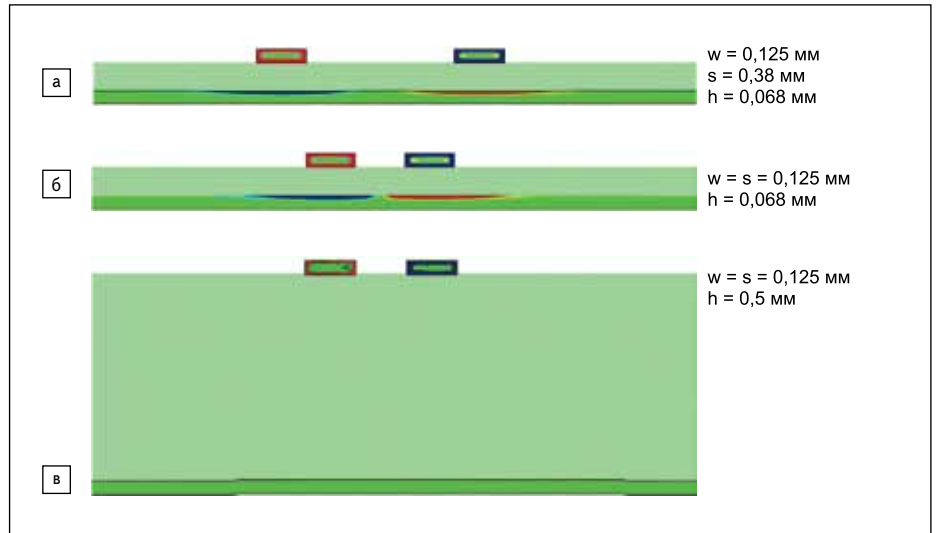


Рис. 3. Моделирование (Ansoft SI2D) распределения возвратного тока микрополосковой дифференциальной пары в зависимости от ее геометрии [2]

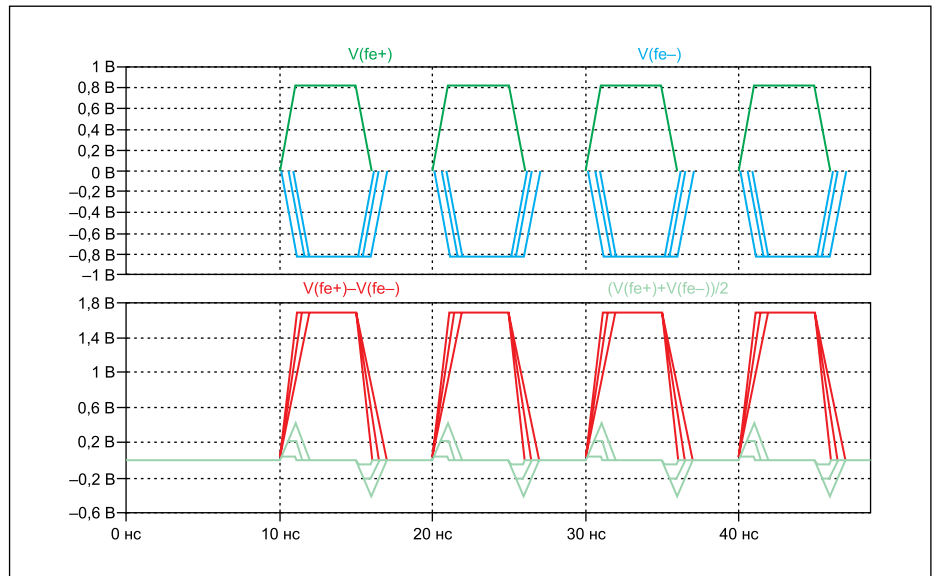


Рис. 4. SPICE-моделирование сигнала на дальнем конце дифференциальной пары с разностью электрических длин линий в 0, 1; 0,5 и 1 нс (фронт сигнала $t_f = 1$ нс)

ции и согласованием как дифференциального, так и синфазного сигнала на стороне нагрузки. Однако на практике из-за ограничений, накладываемых расположением и геометрией контактных площадок компонентов и переходных отверстий, необходимостью поворотов, строгое постоянство сечения дифференциальной пары трудно реализуемо, что выражается и в разности длин линий пары. Разность длин пары приводит к разбегу фазы, искажая дифференциальный сигнал и создавая помехи синфазного сигнала³ (рис. 4).

Распространенной практикой выравнивания длин линий (*англ.* length matching, tuning) является увеличение длины более

короткой линии за счет дополнительных изгибов, которые могут образовывать регулярную структуру (рис. 5). Очевидно, что при этом неизбежно изменяется расстояние между линиями пары. Это в свою очередь приводит к локальному изменению импеданса пары и возникновению отражений. Д. Брукс в статье [4] высказывает мнение, что задача выравнивания длин линий пары имеет большую важность с точки зрения целостности сигналов и ЭМС. А выбор геометрии изгибов не имеет критического значения, с той лишь оговоркой, что длинные и узкие изгибы не рекомендуются, так как могут приводить к искажениям за счет сильной взаим-

² Неодновременность переключения драйверов пары, различие в длительностях переднего и заднего фронта приводят к разбегу фаз (*англ.* skew). При выборе источника сигнала важно обращать внимание на этот параметр.
³ Результаты моделирования и измерений искажения дифференциального сигнала на различных элементах топологии представлены в презентации [3], доступной на сайте Simberian, Inc.

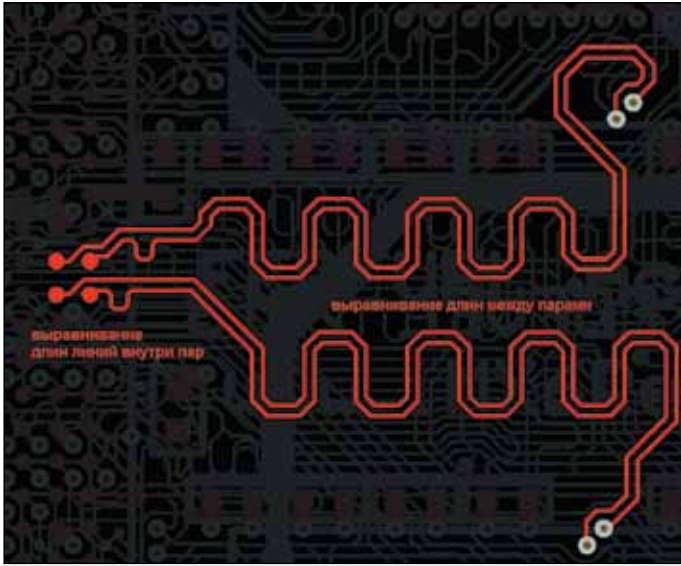


Рис. 5. Пример выравнивания длин линий внутри дифференциальных пар и между отдельными дифференциальными парами⁴

ной связи участков. Однако этот тезис не является универсальным правилом. Дело в том, что существует и более продвинутая методика выравнивания длин линий, которая заключается в одновременном сохранении импеданса пары в местах изгибов (за счет изменений ширины линий, применения локальных вырезов в опорном слое и т. п.). Но построение такой геометрии выравнивания становится достаточно сложной задачей, требующей применения специализированных САПР, и оправдано только для гигагерцевых сигнальных линий. Другой вариант — локальное увеличение расстояния между линиями пары и выравнивание за счет изгибов на одной из линий. Иными словами, осуществление локального перехода к дифференциальной паре со слабой связью, для которой импеданс не так сильно зависит от расстояния между линиями (что наблюдается в местах изгибов). Примеры и более подробную информацию по этим методикам можно найти в материалах, представленных на сайте Simberian, Inc.

Критерий достаточной степени равенства длин линий приводится в [2]: «Длины линий дифференциальной пары должны быть выровнены между собой с точностью $\Delta L < 0,1 \times t_p \times v$. Участок выравнивания рекомендуется располагать в той части дифференциальной пары, где симметрия уже нарушена (например, расположением выводов микросхемы)». По аналогии с асимметричными линиями влияние локальной неоднородности дифференциального импеданса тем меньше, чем меньше электрическая длина участка выравнивания по сравнению с длительностью фронта сигнала.

Задача осложняется тем, что выравнивание прекрасно работает только для полосковой линии, для которой скорости распространения синфазного и дифференциального сигналов равны. Для микрополосковой линии даже идеальное выравнивание длин линий пары не обеспечивает отсутствия искажений, а только является методом их снижения. Но так как полосковая линия требует перехода на внутренние слои с применением переходных отверстий, самих по себе являющихся неоднородностью, то нельзя однозначно сказать, что у микрополосковой линии нет преимуществ. Безусловно, значимость этих эффектов растет с повышением верхней границы частотной полосы сигнала. И если на частотах ниже 1 ГГц выравнивание обеспечивает низкий уровень искажений, то в области нескольких гигагерц и выше не существует универсальных рекомендаций и задача трассировки решается с помощью моделирования для каждого конкретного случая.

⁴ Задача выравнивания длин сигнальных линий возникает и в случае необходимости синхронизации высокоскоростных цифровых шин, при этом допустимая разность длин определяется временными параметрами протокола обмена данными. На рисунке длины дифференциальных пар за счет дополнительных изгибов приведены к требуемому для всей шины данных значению.

Таблица. Методы согласования дифференциальной пары

Название	Схема	Уровень потерь	Комментарии
Без согласования синфазного сигнала		низкий	<ul style="list-style-type: none"> • Простота выбора номинала. • Синфазный сигнал остается несогласованным, что вызывает его многократные отражения.
П-образная		высокий	<ul style="list-style-type: none"> • Высокие требования к нагрузочной способности источника дифференциального сигнала. • Одновременное согласование дифференциального и синфазного сигналов.
T-образная		высокий	
T-образная по переменному току		средний	<ul style="list-style-type: none"> • Снижение потерь. Сложность выбора оптимального номинала конденсатора, импеданс которого для низкочастотной составляющей сигнала должен быть мал по сравнению с сопротивлением резисторов. • В качестве отправной точки можно выбрать $C \sim (100 \times t_p) / Z_{\text{СОММ}}$.

Примечания.

1. При расчете значений согласующих сопротивлений удобно использовать значения импеданса четного Z_{EVEN} (англ. even mode) и нечетного Z_{ODD} (англ. odd mode) режимов работы дифференциальной пары. По определению это значения импеданса одной из линий в специальных режимах работы, когда сигнал при распространении в дифференциальной паре не искажается. В случае симметричной дифференциальной пары это равные сигналы $V_+ = V_-$ для четного режима и противофазные сигналы $V_+ = -V_-$ для нечетного режима. При этом они связаны со значениями характеристических импедансов дифференциальной пары следующими соотношениями: $Z_{\text{DIFF}} = 2 \times Z_{\text{ODD}}$, $Z_{\text{СОММ}} = 1/2 \times Z_{\text{EVEN}}$.
2. Для дифференциальной пары со слабой взаимной связью $Z_{\text{ODD}} \approx Z_{\text{EVEN}} \approx Z_0$ и T-образные схемы согласования вырождаются в параллельную схему согласования каждой из линий.

Помехи синфазного сигнала могут как возникать в самой дифференциальной паре из-за любой ее несимметричности, так и наводиться с других сигнальных линий. Исключить искажения невозможно, однако с помощью согласования линии, которое препятствует возникновению повторных отражений и осцилляций, удастся свести к минимуму их последствия. Основные методы согласования дифференциальной пары на дальнем конце представлены в таблице. Схема без согласования синфазного сигнала проста и поэтому используется достаточно часто, однако при наличии синфазных помех в линии простота оборачивается потенциальными проблемами. В отличие от дифференциального сигнала синфазный сигнал является хорошим источником ЭМИ. Особенно синфазные помехи становятся критичными при использовании для передачи сигнала неэкранированной витой пары, поэтому рекомендуется применять экранированные витые пары и синфазные дроссели на выходе.

Дифференциальная схема обладает множеством преимуществ относительно асимметричной и является основной для надежных и высокоскоростных стандартов передачи данных, в том числе для систем с большим количеством узлов. С продолжением тенденции роста тактовых частот разработчикам придется все чаще сталкиваться

с трассировкой дифференциальных пар, поэтому данная компетенция становится стратегически важной и должна быть не только основана на общих рекомендациях, но и подкреплена результатами моделирования в специализированных САПР и экспериментальными данными. ■

Литература

1. Тютюков С. А. Проектирование современных печатных плат. Часть 6. Трассировка сигнальных линий. Модели потерь и перекрестных помех // Компоненты и технологии. 2018. № 4.
2. Bogatin E. Signal and power integrity — simplified. 2nd ed., Pearson, 2010.

3. Shlepnev Y. Practical Notes on Mixed-Mode Transformations in Differential Interconnects. Simberian Inc., 2009. www.simberian.com/AppNotes/ModeTransformations_2009_01.pdf
4. Brooks D. Adjusting Signal Timing (Part 1). Mentor Graphics, Inc., 2003. www.ultracadm.com/mentor/mentor%20signal%20timing1.pdf

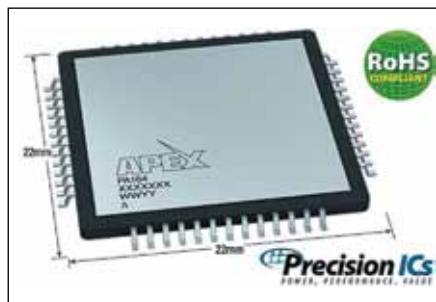
НОВОСТИ | усилители

ИС усилителя мощности PA164 от APEX Microtechnology с непрерывным выходным током 1 А

Компания APEX Microtechnology анонсировала выпуск высокоплотных многоцелевых ИС усилителя мощности 1 А/4 А, 200 В с внутренней мощностью рассеивания 28 Вт.

ИС PA164 является интегральной схемой усилителя мощности, созданной на основе полевых транзисторов и топологии кремниевого кристалла собственной разработки, и позволяет получить более высокие значения характеристик и параметров тепловыделения ИС усилителя мощности. Габариты посадочного места ИС составляют всего 22×22 мм, допустимый непрерывный выходной ток ИС равен 1 А, пиковое значение выходного тока может достигать 4 А с максимальным уровнем напряжения питания 200 В.

Усилитель PA164 использует отдельные линии питания для ядра схемы и выходного каскада, благодаря чему достигается мощность рассеива-



ния 28 Вт. Увеличению тепловой эффективности ИС также способствует применение корпуса PQ с сердечником, рассеивающим тепло на крышке корпуса. Это не только упрощает монтаж радиатора на отдельную ИС, но и позволяет использовать один общий охладитель для группы устройств.

Встроенные схемы защиты усилителя включают схему ограничения максимального выходного тока, задаваемого пользователем с температурной компенсацией, и выход температурного датчика. Наличие вывода отключения выходного каскада и вывод индикации повышенного выходного тока упрощают реализацию надежной схемы защиты от отказов на системном уровне.

Основные особенности ИС PA164 компании APEX Microtechnology:

- монолитная технология ИС;
- непрерывный выходной ток: 1 А;
- импульсный выходной ток: 4 А;
- напряжение питания: 200 В;
- внутренняя мощность рассеивания: 28 Вт.

www.icquest.ru



ООО "АйТи-Элком"
официальный дистрибьютор немецкой компании ODU в России предлагаем большой выбор:

- модульных разъемов
- цилиндрических разъемов с push-pull защелкой
- одиночных контактов
- разъемов для критических военных применений
- разъемов для жестких условий эксплуатации



A PERFECT ALLIANCE.





предлагаем большой выбор герметичных соединительных систем и распределительных коробок итальянской компании TECHNO



- уровень защиты IP68
- легкий пластиковый корпус
- простота сборки
- для различных применений, в т.ч. осветительное оборудование

Комплексные поставки ЭКБ*. Поставка кабельно-проводниковой продукции.

197227 г. Санкт-Петербург, Комендантский пр., 11, корп. В, оф.13 тел./факс: +7 (812) 242-53-78, +7 (812) 907-84-15
www.it-elcom.ru e-mail: info@it-elcom.ru, it-elcom@mail.ru
*Сертификаты ГОСТ РВ 0015-002-2012, ГОСТ Р ISO 9001-2015

Особенности проектирования кварцевых резонаторов с улучшенными спектральными характеристиками

Олег ФИЛИМОНОВ

С помощью коэффициента отражения выводится общее уравнение для так называемых захваченных частот. Решение этого уравнения позволяет найти их значение в зависимости от толщины и размера электрода для изотропной модели бесконечно большой плоской пластины с полубесконечным электродом.

Для бесконечно большой плоской пластины без электрода резонансные явления возможны только при распространении волны нормально относительно главных поверхностей пластины. В этом случае волновой вектор K имеет единственный компоненту, нормальную поверхностям, и его значение определяется выражением $K_y = n\pi/s$, где s — толщина пластины; $n = 1, 3, 5, \dots$ — порядок колебания. Модуль волнового вектора $K = \omega/C$, где C — скорость распространения волны, $\omega = 2\pi f$. При этом резонансная частота f определяется как $f_{n00} = nN/s$, где N — частотный коэффициент и $N = C/2$. Единственный размер, который определял резонансную частоту, — это s , и стоячая волна может быть только в направлении толщины (индекс n), в других направлениях стоячей волны нет (индекс 0).

Рассмотрим теперь случай, где предложена бесконечно большая пластина, на которую нанесен бесконечно длинный (полубесконечный) электрод шириной $2a$. Для удобства дальнейшего изложения вместо реального электрода будем рассматривать утолщение основной пластины в области электрода, обеспечивающее такую же частоту, как при нанесенном электроде. В этом случае есть две области с разной толщиной: s_2 — область, свободная от электрода, и электродная область с толщиной s_1 . Кроме того, появился дополнительный размер, описывающий электродную область, — это ее ширина $2a$. В данной задаче волновой вектор имеет две компоненты. Одна, как и ранее, направлена нормально поверхностям пластины K_y , другая, K_x , направлена поперек утолщения (двухмерная задача). Компоненты волнового вектора связаны с модулем волнового вектора соотношением $K^2 = K_x^2 + K_y^2$, откуда следует: $K_x = \sqrt{K^2 - K_y^2}$. Здесь возможны два варианта: $K_y < K$, тогда

волна имеет две действительные компоненты K_y и K_x и распространяется между плоскостями без затухания, и второй вариант $K_y > K$. В этом случае компонента K_x становится мнимой величиной и волна в направлении X становится затухающей. Для нашей модели значения K_y в разных областях пластины различны, так как $s_1 > s_2$ и, следовательно, $K_{y1} < K_{y2}$. Различны и резонансные частоты (вида f_{n00}) для этих областей, которые определяются выражением $f = nN/s$. Эти частоты далее будем называть граничными и обозначать $f_{гр}$ ($f_{гр1}$ — под электродом, $f_{гр2}$ — за электродом), причем $f_{гр1} < f_{гр2}$. Таким образом, есть диапазон частот между граничными частотами $f_{гр1} < f < f_{гр2}$, в котором волна будет распространяться без затухания в области утолщения пластины и затухать за пределами этой области, поскольку компонента волнового вектора K_{x1} — действительная величина, а K_{x2} — мнимая величина. Волна, распространяясь в области утолщения на границе со второй областью, испытывает отражение. Коэффициент отражения для нашей модели запишем в виде:

$$R_{12} = (C_1 - C_2) / (C_1 + C_2). \quad (1)$$

Здесь речь идет о компонентах скоростей в направлении X . Это выражение может быть преобразовано к виду:

$$R_{12} = -(1 - (K_{x2}/K_{x1})) / (1 + (K_{x2}/K_{x1})). \quad (2)$$

Поскольку компонента $K_{x2} = i|K_{x2}|$ — мнимая величина, то выражение (2) — комплексная величина, модуль которой равен 1, а фаза (-2Ψ) , где $\Psi = \arctg(|K_{x2}|/|K_{x1}|)$, причем $|K_{x2}| = \sqrt{K_{y2}^2 - K^2}$. В результате выражение (2) примет вид:

$$R_{12} = -\exp(-i2\Psi) = \exp(i(\pi - 2\Psi)). \quad (3)$$

Теперь частотное уравнение с учетом (3) будет иметь вид $4aK_{x1} + 2\pi - 4\Psi = 2\pi m$; и окончательно:

$$aK_{x1} = \pi/2(m-1) + \Psi, \quad (4)$$

где $m = 1, 2, 3, 4, 5, \dots$ — индекс резонансной частоты, полученной при решении уравнения (4). Так, $m = 1$ для основного колебания f_{n10} с порядком колебания n . В результате решения уравнения (4) могут быть получены значения резонансных частот вида f_{nm0} . Обычно предполагается, что резонансные частоты с четными значениями индекса m в спектре не проявляются из-за взаимной компенсации зарядов, однако для захваченных колебаний полная компенсация зарядов возможна только при значениях $\Psi = \pi/2$, что практически не выполняется и, следовательно, в спектре они всегда присутствуют.

При $m = 1$ уравнение принимает известный вид $aK_{x1} = \arctg(K_{x2}/K_{x1})$ уравнения захвата энергии, представленный, например, в работе [1], и с его помощью можно было найти частоту основного колебания. Это уравнение является частным случаем уравнения (4), с помощью которого могут быть найдены частоты всех захваченных колебаний, то есть колебаний, чья частота попадает в диапазон между граничными частотами. Решения уравнения (4) существуют только в области частот между двумя граничными частотами. Количество решений определяется размерами электрода — его шириной, высотой выступа и толщиной пластины, от которых зависит частотный диапазон захваченных колебаний. Для рассмотренной модели других резонансных частот, кроме захваченных, не существует. Для практических расчетов и анализа элементов конструкции удобнее использовать другое приближенное и упрощенное уравнение:

$$\frac{an\pi}{s_1} \sqrt{2 \frac{f-f_{rp1}}{f_{rp1}}} = \arctg \sqrt{\frac{f_{rp2}-f}{f-f_{rp1}}} + \frac{\pi}{2}(m-1). \quad (5)$$

Для основного колебания (f_{n10}), то есть $m = 1$, решение уравнения существует практически при любых размерах электродного покрытия, а для значений $m > 1$ решения возможны только при определенных соотношениях ширины и толщины электрода. Так, для колебания f_{n20} произведение aK_{x1} должно быть больше $\pi/2$, а для колебания f_{n30} больше π и т.д., и условия отсутствия захваченных колебаний f_{nm0} могут быть получены из этих соображений. Действительно, из уравнения (4) следует, что существование колебания f_{n20} возможно в том случае, если правая часть уравнения больше $\pi/2$, отсюда получаем наибольшую величину разности граничных частот, при которой этого типа колебания еще нет, и тем более нет и остальных колебаний, поскольку не выполняются условия захвата колебания. Величину этой разности, а в общем случае и разности, при которой конкретное колебание f_{nm0} не будет захвачено, можно получить из выражения:

$$\Delta f = \frac{1}{2} \left[\frac{(m-1)s}{2an} \right]^2 f_{rp1}. \quad (6)$$

Из выражения (6) следует, что для основного колебания ($m = 1$) условие «незахвата» реализуется при $\Delta f = 0$, то есть при отсутствии электрода. Для основного колебания f_{n10} , частота которого находится между f_{rp1} и f_{rp2} , важной характеристикой является степень приближения ее к f_{rp1} , то есть разность $f_{n10}-f_{rp1}$. Наиболее сильно эта разность зависит от отношения an/s , увеличение которого приводит к уменьшению разности $f_{n10}-f_{rp1}$, а также к уменьшению отношения $(f_{n10}-f_{rp1})/(f_{rp2}-f_{rp1})$. Влияние толщины электрода на эту разность менее заметно, причем повышение толщины всегда увеличивает эту разность, хотя одновременно уменьшает отношение $(f_{n10}-f_{rp1})/(f_{rp2}-f_{rp1})$.

Обычно под припуском понимают разность частот кристаллического элемента (пластины без электрода) и пластины с электродом (пьезоэлемента). Для нашей модели припуск — это разность частот $f_{rp2}-f_{n10}$. Важно помнить, что резонансная частота f_{n10} для ограниченного электрода всегда больше нижней граничной частоты (f_{n00}), а понижение частоты при нанесении ограниченного электрода меньше разности граничных частот. Ошибочно предположение, что нижняя граничная частота является номинальной частотой, и так как между ними существует разность, то, чтобы резонансная частота соответствовала номинальной, необходимо компенсировать эту разность, понижая ниж-

нюю граничную частоту на необходимую величину. Поскольку толщина электрода определяется разностью граничных частот, она всегда будет больше, чем толщина, при расчете которой использовали припуск на металлизацию, заложенный в документацию. Для правильного расчета толщины электрода надо сначала найти нижнюю граничную частоту, в противном случае всегда будет существовать разница, определяемая параметрами электрода резонатора и датчика. С помощью уравнений (4) или (5) эта разница может быть учтена.

В качестве примера приведем результаты расчета разности частот $f_{110}-f_{rp1}$, полученные с помощью уравнения (5) для частоты 10 МГц с различными значениями ширины электрода 2а и различными значениями разности граничных частот, которая определяет толщину электродного покрытия, $f_{rp2}-f_{rp1}$.

Из приведенных в таблице 1 результатов следует, что величина разности уменьшается при увеличении размера электрода и возрастает с увеличением его толщины, а отношение убывает при увеличении как размера, так и толщины электрода. Величина полученной разности частот показывает, насколько меньше реальное понижение частоты и насколько надо увеличить разность граничных частот (увеличить толщину электрода), чтобы получить заданное понижение частоты (припуск), а также каков процент ошибки при расчете припуска без учета эффекта захвата. Так как при напылении в качестве датчика используется пьезоэлемент, на который происходит многократное напыление электрода, при расчете необходимо учитывать количество уже нанесенного металла.

Из таблицы 1 видно, что при допылении одинаковых порций металла понижение частоты разное, в зависимости от уже нанесенного слоя. Кроме того, разность $f_{n10}-f_{rp1}$ будет сильно уменьшаться при возрастании n , и для датчика такое уменьшение позволит даже при первых напылениях получать более точное нанесение необходимой толщины напыляемого слоя. Увеличение частоты за счет использования гармонических колебаний тоже повысит точность напыления.

В таблице 2 приведены значения разности ($f_{rp2}-f_{rp1}$), необходимые для реализации заданных в документации понижений частоты (припуска по частоте) $f_{rp2}-f_{110} = 100$, 150, 200 кГц для тех же размеров электрода и той же частоты 10 МГц, что и в примере, рассмотренном выше (табл. 1).

Итак, нижняя граничная частота никогда не совпадает с номинальной частотой, и поэтому реальная толщина электрода всегда больше, чем та, для которой проведен расчет, а разность граничных частот всегда больше заложенного в документации припуска, и это обстоятельство необходимо учитывать в технологической документации.

С помощью уравнения (5) для нежелательного колебания типа f_{120} найдены значения

$f_{120}-f_{rp1}$ для тех же значений разностей граничных частот и тех же размеров электрода 2а, что и в таблице 1.

Далее с помощью уравнения (5) для тех же толщин электродного покрытия и ширины электрода 2а, были найдены разности ($f_{130}-f_{rp1}$), кГц, для нежелательного колебания типа f_{130} , результаты приведены в таблице 4. Отсутствие колебания f_{130} в случае 2а = 2 мм при разности граничных частот 100 кГц закономерно, так как оно появится только при ее увеличении свыше 139 кГц. Из таблиц 3 и 4 видно, что для колебаний f_{120} и f_{130} существуют те же закономерности, что и для f_{110} . В наибольшей степени разность частот $f_{120}-f_{rp1}$ и $f_{130}-f_{rp1}$ зависит от отношения (an/s) и меньше от разности граничных частот.

Итак, для нашей модели частотный спектр в зависимости от размера 2а и толщины электрода может состоять из одного основного колебания (f_{n10}) или нескольких колебаний. Количество захваченных нежелательных ко-

Таблица 1. Разность частот ($f_{110}-f_{rp1}$), кГц, и процентное отношение $(f_{110}-f_{rp1})/(f_{rp2}-f_{rp1})$ в зависимости от ширины электрода 2а и разности граничных частот ($f_{rp2}-f_{rp1}$)

$f_{rp2}-f_{rp1}$, кГц / 2а, мм	2	3	4
100	18,03 (18%)	9,8 (9,8%)	6,15 (6,15%)
150	20,1 (13,4%)	10,6 (7,1%)	6,5 (4,3%)
200	21,5 (10,75%)	11,1 (5,6%)	6,75 (3,4%)
250	22,5 (9%)	11,47 (4,6%)	6,93 (2,8%)
300	23,3 (7,77%)	11,75 (3,9%)	7,05 (2,4%)

Таблица 2. Значения разности ($f_{rp2}-f_{rp1}$), кГц, необходимые для получения заданных значений припуска частоты ($f_{rp2}-f_{110}$) при разных значениях 2а

$f_{rp2}-f_{110}$, кГц, заданный припуск	2а = 2 мм	2а = 3 мм	2а = 4 мм
100	118	110	106,2
150	170,1	160,7	156,55
200	222	211,2	206,77

Таблица 3. Разность частот ($f_{120}-f_{rp1}$), кГц, в зависимости от размера электрода 2а и разности граничных частот ($f_{rp2}-f_{rp1}$)

$f_{rp2}-f_{rp1}$, кГц / 2а, мм	2	3	4
100	67	38,3	24,25
150	77,1	41,8	25,88
200	83,65	44	26,9
250	88,3	45,55	27,6
300	91,85	46,8	28,15

Таблица 4. Разность частот ($f_{130}-f_{rp1}$), кГц, в зависимости от размера электрода «2а» и разности граничных частот ($f_{rp2}-f_{rp1}$)

$f_{rp2}-f_{rp1}$, кГц / 2а, мм	2	3	4
100	нет	80,8	53,4
150	148,2	91,2	57,5
200	173,5	97	60
250	188,5	101,1	61,8
300	198,8	104,1	63,1

лебаний при известных размерах электрода и разности граничных частот (Δf) может быть получено как целая часть выражения:

$$m \leq \frac{2an}{s} \sqrt{\frac{2\Delta f}{f_{rp1}}} \quad (7)$$

Для рассмотренной задачи общее количество нежелательных захваченных колебаний с четными и нечетными индексами m представлено в таблице 5.

Из изложенного можно сделать следующие выводы:

1. Получено для изотропной модели (полубесконечный электрод на бесконечно большой пластине) с помощью коэффициента

отражения общее частотное уравнение для захваченных колебаний (4), частным случаем которого является известное уравнение захвата энергии. Решение уравнения захвата энергии позволяет найти частоту основного колебания, а решение уравнения (4) — всех захваченных колебаний, как основного, так и нежелательных.

2. Для упрощения расчетов предложено приближенное уравнение (5).

3. Показано на конкретных примерах влияние основных параметров (ширины и толщины) электрода на значение частот (табл. 1, 3, 4).

4. Получено для произвольного колебания f_{nm0} значение наибольшей разности гра-

Таблица 5. Количество захваченных нежелательных колебаний в зависимости от ширины электрода $2a$ и разности граничных частот ($f_{rp2}-f_{rp1}$)

$f_{rp2}-f_{rp1}$, кГц / $2a$	2 мм	3 мм	4 мм
100	1	2	3
150	2	3	4
200	2	3	4
250	2	4	5
300	2	4	5

ничных частот (6), при которой не произойдет его захвата и следующих за ним колебаний.

5. Получено выражение (7), позволяющее оценить количество захваченных нежелательных колебаний с учетом параметров модели.

6. Показано принципиальное несовпадение нижней граничной частоты с номинальной частотой и припуска по частоте с разностью граничных частот.

Использование этого материала возможно:

- при разработке конструкторской и технологической документации для получения резонаторов с улучшенными спектральными характеристиками;
- на производстве — операция нанесения электродного покрытия с использованием пьезоэлектрических датчиков.

Представленный материал не исчерпывает тему захвата энергии и будет продолжен в следующих работах. ■

Литература

1. Shockley W., Curran D., Coneval D. Trapped energy modes in quartz filter crystals // Acoustical Society of America. 1967. Vol. 41. № 4.

ИСТОЧНИКИ ЭЛЕКТРОПИТАНИЯ И ГЕНЕРАТОРЫ ВЫЗЫВНОГО ТОКА

Санкт-Петербург
(812)4452680, 4452192
www.matrixlab.ru

НОВОСТИ источники питания

Бюджетные 1-Вт DC/DC-конвертеры с двуполярным выходом от RECOM

Компания RECOM расширила линейку DC/DC-конвертеров новой серией R1DX для приложений с двуполярным питанием. Серия R1DX оптимальна для обеспечения гальванической изоляции шины EIA/TIA-232 и широкого спектра устройств промышленной автоматизации, датчиков, изолированных операционных усилителей и контрольно-измерительного оборудования, где требуется двуполярное напряжение питания.

Серия R1DX представляет собой высококачественные бюджетные конвертеры в открытом корпусе, предназначенные для поверхностного монтажа, которые обеспечивают стабильную работу двух симметричных выходов. Устройства работают при напряжении питания 5 В и обеспечивают ± 5 , ± 9 , ± 12 или ± 15 В на выходе. Предусмотрена работа без нагрузки, при этом собственное потребление составляет 150 мВт. Расположение выводов является стандартным и аналогично сериям R1S/R1D. Высокая прочность изоляции до 3 кВ DC (опция /H) делает их оптимальным решением для обеспечения изоляции линий передачи данных, например RS-232, а также для изолированных ЦАП и датчиков. Рабочий диапазон температур составляет $-40...+95$ °C без снижения номинальной мощности. Поддерживается работа на емкостную нагрузку до ± 1000 мкФ, что в несколько раз больше, чем у конкурентов. Серия полностью сертифицирована согласно IEC/UL/EN62368-1, UL60950-1



и отвечает требованиям 10/10 RoHS. Для соответствия нормативам по ЭМС класса А нужен только дополнительный конденсатор на входе, а использование LC-фильтра необходимо для соответствия классу В.

www.recom-power.com

Импульсные модули питания Flex

Ri06-003240, PKB4204, BMR457, PKM4304, PKM 4111D, PKM4817, BMR453, PKJ2316U, PKJ2316U, PKY4616, PMB4418T, PMC8818T, PMD4118O, PME4118V, PMF5318T, PMG5518T, PMH8918L, PMJ5918T

- Изолированные и без изоляции
- Аналоговые и цифровые
- Выводные, SMD, герметичные
- КПД: до 97%
- Диапазон напряжений:
входных: от 3 до 75 В
выходных: от 0,55 до 33 В
- Выходной ток: до 120 А

flex®



• Техническая поддержка • Сопровождение проектов • Складские программы



www.teson.ru

ООО «ТЕСОН»
117342 г. Москва,
ул. Профсоюзная, д.65, корп. 1
+7 (495) 935-71-01
info@teson.com.ru



Комплексные поставки электронных компонентов максимально широкой номенклатуры. Мы работаем с крупнейшими мировыми независимыми складами и поставляем продукцию любых производителей. Нашими заказчиками являются ведущие промышленные предприятия России и СНГ, которые всегда получают:

- возможность заказать практически любые электронные компоненты, в том числе труднодоступные и снятые с производства
- лучшие цены на партию электронных компонентов благодаря регулярным и налаженным поставкам
- минимальные сроки поставки (стандартно 1-2 недели)
- взаимовыгодное сотрудничество на постоянной основе

Дистрибуция и информационная поддержка:

- разъёмы Lemo, E-tec
- высокочастотные приборы Mini-Circuits, Tai-Saw
- фильтры и дуплексеры Temwell
- трансформаторы Taehwatrans
- реле Mors Smitt, Hongfa
- оборудование для RFID технологий
- силовая электроника Filtran

RFID технологии:

- поставка комплектующих
- установка, обучение и обслуживание
- консультации

IT услуги:

- разработка и внедрение CRM систем (www.icdbs.com)
- создание и поддержка веб-сайтов



ООО «Витал Электроникс»
 web: www.vital-ic.com
 mail: main@vital-ic.com

Санкт-Петербург
 ул. Матроса Железняка 57-А
 тел.: +7 (812) 325-97-92
 факс: +7 (812) 325-97-93

Москва (представительство)
 Лужнецкая наб., 2/4, стр. 19, оф. 119
 тел.: +7 (495) 747-75-90
 тел./факс: +7 (495) 540-67-82

Реклама

ООО «ПЕРЕЛ РАША»

192029, Санкт-Петербург, ул. Бабушкина, 3
 Тел. (812) 325-8828, 325-8827. Факс (812) 325-8830
<http://www.perel-russia.ru> e-mail: sales@perel-russia.ru

Профессиональные тестовые приспособления АТХ



- Стандартные тестовые установки с одно и двух сторонним тестированием печатных плат и электронных модулей.
- Тестовые установки под заказ в соответствии с ТЗ заказчика.
- Установки с заменяемыми тестовыми кассетами, что позволяет тестировать на одной установке различные печатные платы.
- Варианты с ручным-, электро-и пневмоприводом.
- Поставка стандартных комплектующих и модулей для тестовых установок АТХ.

Реклама

Алгоритм на основе MUSIC для быстрого измерения пульса

Фаруха ФАРУЗАН
(Foroohar FOROOZAN)
Перевод: Михаил РУССКИХ
tau68@rambler.ru

Через несколько десятилетий наши внуки не будут знать слово «больница», и вся информация о здоровье будет записываться и контролироваться дистанционно с помощью датчиков. Основываясь на данных о вашем здоровье, системы датчиков будут регулировать соответствующие параметры окружающей среды в домах. Компания Analog Devices имеет возможность это осуществить, поскольку она предоставляет дополняющие друг друга продукты: датчики, программное обеспечение и алгоритмы. В статье описывается адаптация алгоритма MUSIC для высокоточного и быстрого измерения сердечного ритма с использованием ФПГ-сигналов, снятых с запястья. Для этого применяется платформа в форме наручных часов ADI.

Мониторинг сердечного ритма является основной функцией многих существующих носимых и медицинских устройств. Эти устройства, как правило, считывают фотоплетизмографические (ФПГ) сигналы, которые получают путем освещения кожи человека с помощью светодиодов и определения посредством фотодиода изменений интенсивности отраженного света, вызванных влиянием потоков крови. Форма ФПГ-сигнала похожа на форму волны артериального давления, что делает этот сигнал популярным в научном сообществе, поскольку он является потенциальным неинвазивным инструментом измерения пульса (сердечного

ритма). Периодичность ФПГ-сигнала соответствует сердечному ритму. Следовательно, пульс можно определить по таким сигналам. Тем не менее эффективность измерения сердечного ритма может быть ухудшена из-за плохой перфузии крови, окружающего света и, что самое важное, артефактов движения [1]. Для удаления шумов, вызванных влиянием артефактов движения, было предложено много методов обработки сигналов. Например, компания Analog Devices создала алгоритм движения и слежения за частотой с использованием трехосевого датчика ускорения, расположенного в непосредственной близости с ФПГ-датчиком. В случае если движение

не наблюдается, желательно, чтобы специальный алгоритм обеспечивал быстрое и точное измерение сердечного ритма. В статье описана адаптация предназначенного для спектрального анализа сигналов алгоритма MUSIC¹ для высокоточного и быстрого измерения сердечного ритма с использованием ФПГ-сигналов, снятых с запястья. Для этого применяется платформа в форме наручных часов ADI, работа которой основана на блок-схеме, приведенной на рис. 1. Элементы блок-схемы будут подробнее описаны в следующих разделах.

¹ Алгоритм MUSIC (Multiple Signal Classification) был предложен Р. Шмидтом (R. O. Schmidt) в 1979 году. Основан на разделении пространства на сигнальное и шумовое подпространства. — Прим. ред.

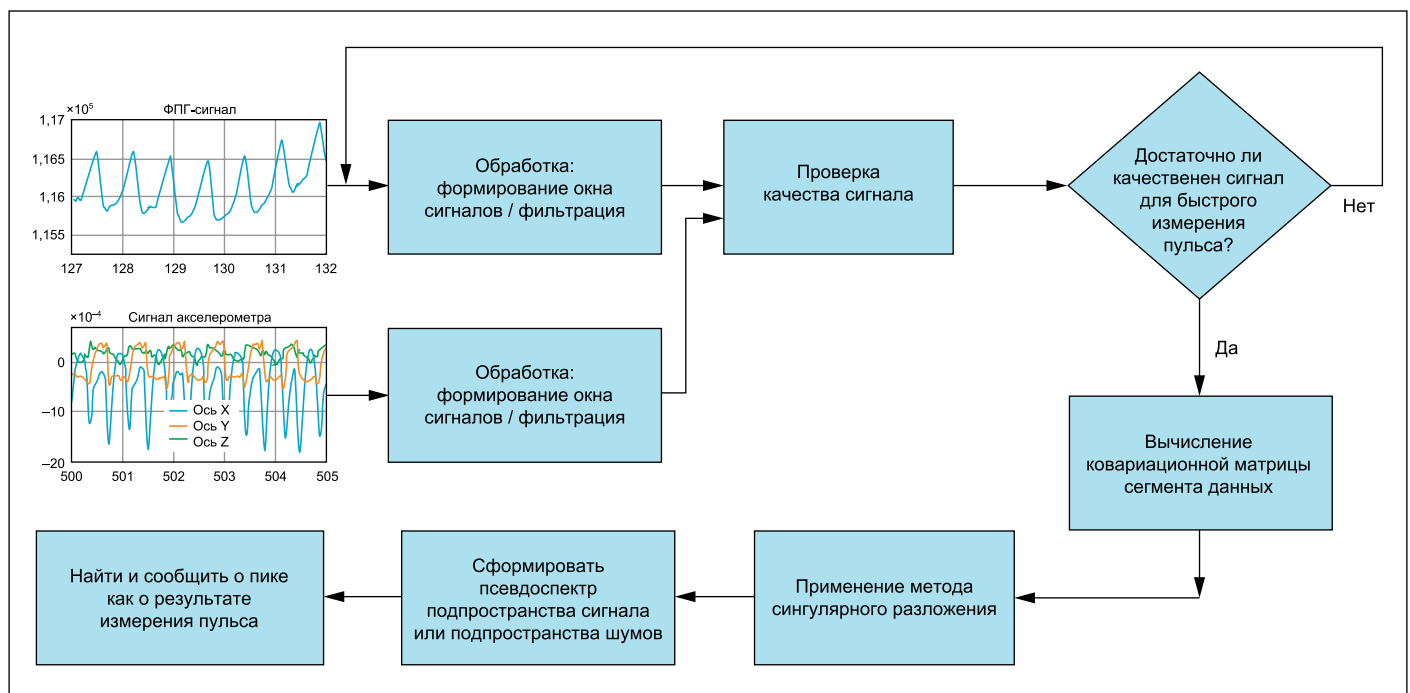


Рис. 1. Алгоритм на основе MUSIC для быстрого измерения пульса на основе информации о ФПГ-сигналах, снятых с запястья

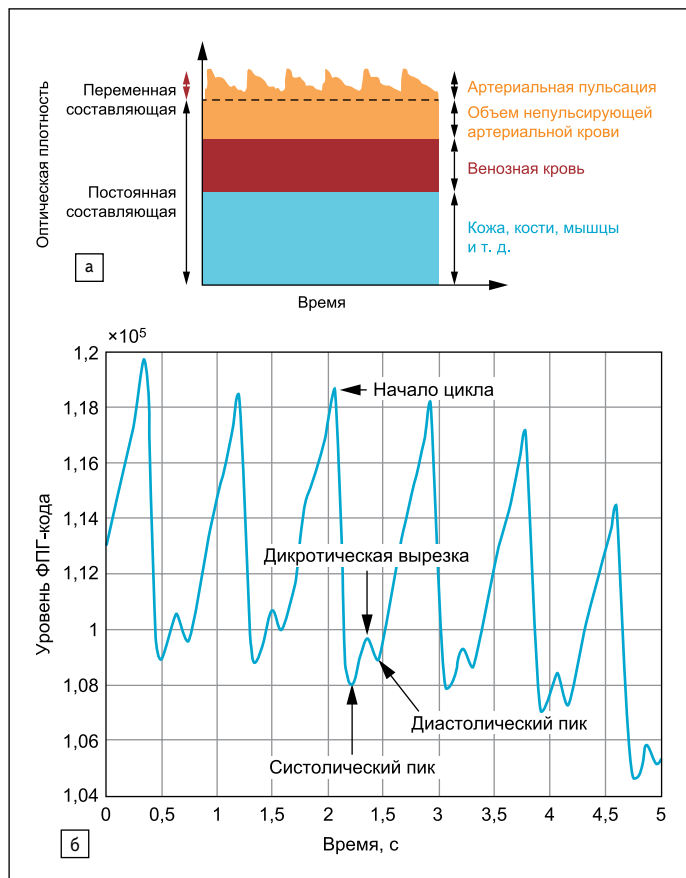


Рис. 2. ФПГ-сигнал: а) стандартный, с постоянной и переменной составляющими; б) снятый с помощью наручных фитнес-часов ADI

Что представляет собой ФПГ-сигнал, считанный с помощью наручных фитнес-часов ADI?

При излучении светодионом света кровяные потоки и ткани организма поглощают различное количество фотонов, вследствие чего фотоприемник регистрирует разные значения входной величины. Фотоприемник измеряет изменения пульсаций крови и выдает ток, который затем усиливается и фильтруется для дальнейшего анализа. На рис. 2а показан стандартный ФПГ-сигнал, имеющий постоянную и переменную составляющие. Постоянная составляющая ФПГ-сигнала определяет оптический сигнал, отраженный от ткани, костей и мышц, а также средний объем крови как артериальной, так и венозной. Переменная составляющая демонстрирует изменения в объеме крови, происходящие между систолической и диастолической фазами сердечного цикла, где основная частота переменной составляющей зависит от сердечного ритма. На рис. 2б показан ФПГ-сигнал, полученный с помощью установленного в наручных часах фотометрического входного интерфейса ADPD107, который подробно описан в статьях на Analog Dialogue. Цель мультисенсорных часов ADI — считывать несколько жизненно важных показателей с запястья. Часы ADI имеют компоненты для считывания ФПГ, электрокардиограмм и электродермальной активности, а также акселерометр и датчик температуры. В статье основное внимание уделяется именно датчику ФПГ и акселерометру.

Рассмотрим сходство формы ФПГ-сигнала и волны артериального давления. Форма волны артериального давления образуется благодаря выбросу крови из левого желудочка. Основное давление распространяется вниз по системной сосудистой сети и достигает некоторых участков организма, что в итоге приводит к отражению волны из-за значительных изменений артериальной резистентности. Первый участок — это соединение между грудной и брюшной

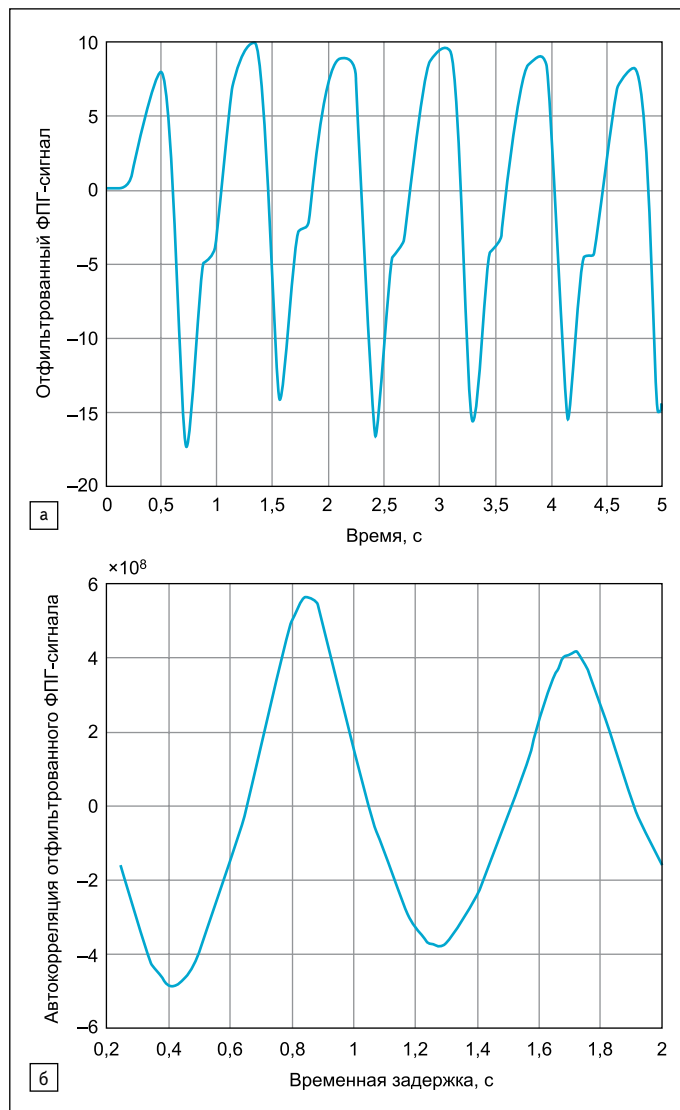


Рис. 3. а) Отфильтрованный полосовым фильтром ФПГ-сигнал из рис. 2а; б) автокорреляция графика сигнала из рис. 2а

аортами, которое вызывает первое отражение, обычно известное как поздняя систолическая волна. Второй участок, где происходит следующее отражение, представляет собой соединение между брюшной аортой и общими подвздошными артериями. Основная волна снова отражается, из-за чего формируется небольшой провал, называемый дикротической вырезкой, который можно наблюдать между первым и вторым отражениями. Существуют и дополнительные незначительные отражения, сглаживаемые в ФПГ-сигналах [2]. В статье рассматривается измерение сердечного ритма, который зависит только от периодичности ФПГ-сигналов, форма волны этих сигналов данным алгоритмом не учитывается.

Предварительная обработка ФПГ-сигналов

Чувствительность ФПГ-сигнала к плохой перфузии крови периферических тканей и влиянию артефактов движения давно известна [1]. Чтобы минимизировать влияние этих факторов на последующих этапах ФПГ-анализа для определения сердечного ритма, требуется предварительная обработка сигналов. Полосовой фильтр необходим для удаления как высокочастотной составляющей (например, от источников питания) ФПГ-сигнала, так и низкочастотных составляющих, вызванных изменением плотности капилляров и объемом венозной крови, а также изменением температуры и прочих факто-

ров. На рис. 3а показан ФПГ-сигнал после фильтрации. Для поиска первого окна ФПГ-сигнала, соответствующего алгоритму быстрого измерения пульса, используется определенный набор показателей качества сигнала. Сначала анализируются данные, полученные от акселерометра, и ФПГ-сигнал, чтобы определить, можно ли выделить сегмент данных, свободных от движения, и лишь после этого измеряются другие показатели качества сигнала. Значения из такого окна данных отклоняются алгоритмом, если было зарегистрировано движение выше определенного порога по абсолютной шкале данных акселерометра по всем трем осям. Следующая проверка качества сигнала основана на определенной автокорреляции, характерной для конкретного сегмента данных. Один пример автокорреляции отфильтрованного ФПГ-сигнала показан на рис. 3б. Автокорреляция приемлемых сегментов сигнала проявляет такие свойства, как наличие по меньшей мере одного локального пика и не более определенного числа пиков, соответствующих максимально возможному значению пульса, наличие локальных пиков в порядке убывания с увеличением задержек друг относительно друга и другие свойства. Автокорреляция рассчитывается только для задержек, которые соответствуют значимым частотам сердечных сокращений в пределах диапазона 30–220 ударов/мин.

Когда проверку на качество пройдет достаточное количество сегментов данных, второй этап алгоритма начнет извлечение точного значения сердечного ритма с использованием алгоритма на основе MUSIC.

Алгоритм на основе MUSIC для быстрого измерения сердечного ритма

MUSIC представляет собой подпространственный метод, использующий модель гармонических сигналов, который может оценивать частоту с высокой точностью [3]. Когда дело доходит до ФПГ-сигналов, искаженных шумом, преобразование Фурье может дать неудовлетворительные результаты, поэтому необходим алгоритм измерения сердечного ритма с высоким разрешением. Кроме того, преобразование Фурье распределяет шум во временной области равномерно по всей частотной области, что ограничивает точность измерения. При этом достаточно проблематично обнаружить небольшой пик вблизи большого пика, если применять преобразования Фурье [4]. Поэтому в данном случае был использован основанный на MUSIC алгоритм для измерения частоты сердечного ритма. Основная идея, лежащая в основе MUSIC, заключается в том, что подпространство шумов является ортогональным по отношению к подпространству сигналов, а потому нули подпространства шумов будут определять частоты сигналов. Следующие шаги показывают суть алгоритма, используемого для измерения пульса:

1. Устранить средние значения и линейные участки из набора данных.
2. Вычислить ковариационную матрицу данных.
3. Применить метод сингулярного разложения к ковариационной матрице.
4. Вычислить порядок подпространства сигналов.
5. Сформировать псевдоспектр подпространства сигнала или подпространства шумов.
6. Для измерения сердечного ритма найти пики псевдоспектра MUSIC.

Алгоритм MUSIC предполагает применение метода сингулярного разложения и поиск спектральных пиков во всем диапазоне частот. Итак, проанализируем некоторые математические выражения, которые позволят сделать вышеописанные шаги более понятными. Предположим, мы имеем окно с отфильтрованными ФПГ-сигналами длиной m , которое обозначается как x_m , при этом $m \leq L$ (здесь L является общим количеством выборок отфильтрованного ФПГ-сигнала в данном окне). Тогда первый шаг состоит в том, чтобы сформировать ковариационную матрицу выборок следующим образом:

$$\hat{R} = \frac{1}{L-M} \sum_{m=1}^M x_m x_m^T.$$

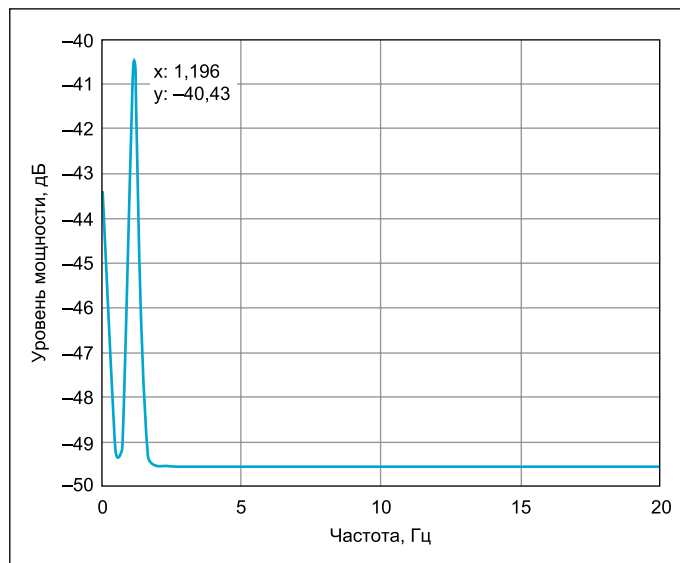


Рис. 4. Одна выборка измерения на основе MUSIC из набора ФПГ-данных

Затем применим метод сингулярного разложения к этой ковариационной матрице выборок, как показано ниже:

$$\hat{R} = U \Lambda V = U_s \Lambda U_s^T + U_n \Lambda U_n^T.$$

Здесь U — левые собственные векторы ковариационной матрицы; Λ — диагональная матрица собственных значений; V — правые собственные векторы ковариационной матрицы. Нижние индексы s и n обозначают сигнальные и шумовые подпространства. Как мы уже упоминали, алгоритм на основе MUSIC модифицирован для измерения пульса с использованием предварительной информации о том, что сигнал прошел этап проверки качества сигнала, поэтому единственным частотным компонентом в сигнале после этапа предварительной обработки является частота сердечного ритма. Затем мы формируем сигнальные и шумовые подпространства, предполагая, что порядок модели содержит только один тон, как это показано далее:

$$U_s = U(1:p, :); U_n = U(p+1:end, :).$$

Здесь $p = 2$ — номер модели. Учитываются только частоты в значимых пределах сердечного ритма. Это значительно упрощает вычисления и делает возможной реализацию алгоритмов для встраиваемой электроники, работающих в реальном времени. Вектор поиска частоты определяется как:

$$a(k) = \left[1, e^{-1 \times \frac{2\pi j(k-1)}{L}}, e^{-2 \times \frac{2\pi j(k-1)}{L}}, e^{-3 \times \frac{2\pi j(k-1)}{L}}, \dots, e^{-(m-1) \times \frac{2\pi j(k-1)}{L}} \right]^T \hat{T}.$$

Здесь k — элемент разрешения по частоте в интересующем диапазоне частот измеряемого сердечного ритма; L — длина окна для данных в $xm(t)$. После этого следующий псевдоспектр принимает собственные векторы подпространства шумов с целью поиска пиков MUSIC, как показано ниже:

$$\Phi(k) = 1/(a^H U_n U_n^H a).$$

В данном случае используется слово «псевдоспектр», поскольку оно указывает на наличие синусоидальных компонентов в исследуемом сигнале, но это не истинная спектральная плотность мощности. На рис. 4 показана одна выборка из 5-секундного окна данных, полученная с помощью алгоритма на основе MUSIC, которая демонстрирует резкий пик на частоте 1,96 Гц и соответствует сердечному ритму 117,6 ударов/мин.

Результаты алгоритма на основе MUSIC для быстрого измерения пульса

Эффективность этого алгоритма была протестирована на наборе данных, состоящем из 1289 тестовых примеров (data1), и перед началом сбора данных испытуемые должны были стоять спокойно. В таблице продемонстрирован результат работы алгоритма на основе MUSIC, показано, насколько измеряемый сердечный ритм соответствует эталонному сигналу (ЭКГ) с погрешностью 2 и 5 ударов/мин, а также в ней показаны 50-й процентиль (средний) и 75-й процентиль времени измерения. Во второй строке таблицы указана эффективность алгоритма при периодическом движении (например, ходьба, бег разминочным темпом, полноценный бег) на основе набора данных из 298 тестовых примеров (data2). Алгоритм считается успешным, либо если данные отклоняются как ненадежные, поскольку было зарегистрировано движение, либо если было произведено точное измерение пульса, несмотря на движение. Если говорить об использовании памяти, то при условии, что размер буфера равен 500 (то есть 5 с при 100 Гц), общий объем необходимой памяти составляет около 3,4 кбайт при 2,83 цикла за один вызов для интересующего диапазона частот, то есть 30–220 ударов/мин.

Заключение

Алгоритм на основе MUSIC для быстрого определения сердечного ритма является одним из многих алгоритмов в сегменте мониторинга жизненно важных показателей организма, которые предлагает бизнес-подразделение ADI, специализирующееся на разработках в области медицины. Алгоритм быстрого определения показателей организма, используемый в фитнес-часах, отличается от обсуждаемого здесь метода на основе MUSIC, поскольку требует меньше вычислительных ресурсов. ADI предоставляет программное обеспечение и алгоритмы как для сенсорных узлов встраиваемых систем, так и для

Таблица. Показатели эффективности алгоритма на основе MUSIC для быстрого определения сердечного ритма

Метрика	Точность 2 удара/мин	Точность 5 ударов/мин	50-й процентиль	75-й процентиль
Точность (data1)	93,7%	95,2%	5 с	5 с
Точность (data2)	93,4%	94,1%	5 с	5 с

удаленных узлов «Интернета вещей», которые обрабатывают данные с целью извлечения ценной информации, при этом отправляя только самые важные сведения в облако и позволяя клиентам и партнерам принимать решения на локальном уровне. Компания в первую очередь выбирает приложения, результаты работы которых действительно важны для заказчиков и для которых у ADI есть уникальные технологии измерения. В этой статье были приведены лишь отдельные особенности алгоритмов, над которыми работают в ADI. Имея богатый опыт в области проектирования датчиков и в разработке биомедицинских алгоритмов (как для встраиваемых систем, так и для облака), ADI предоставляет современные алгоритмы и программное обеспечение для глобального рынка здравоохранения.

Литература

1. Tamura T., Maeda Y., Sekine M., Yoshida M. Wearable Photoplethysmographic Sensors — Past and Present // Electronics. 2014. Vol. 3. Iss. 2.
2. Couceiro R., Carvalho P., Paiya R. P., Henriques J., Quintal I., Antunes M., Muehlsteff J., Eickholt C., Brinkmeyer C., Kelm M., Meyer C. Assessment of Cardiovascular Function from Multi-Gaussian Fitting of a Finger Photoplethysmogram // Physiological Measurement. 2015. Vol. 36. Iss. 9.
3. Stoica P., Moses R.L. Spectral Analysis of Signals. Pearson Prentice Hall, 2005.
4. Smith S.W. The Scientist and Engineer's Guide to Digital Signal Processing. California Technical Publishing, 1997.

Точные резисторы

AS5491 – делитель из двух согласованных резисторов



$R1 \approx R2 \approx 24950 \text{ Ом}$
 $R1/R2 = 1 \pm 0,0004\%$
 $\Delta R1/R1 < 0,04\%$
 $\Delta R2/R2 < 0,04\%$
 $\Delta R/(R \cdot \Delta T) < 50 \text{ ppm}/^\circ\text{C}$
 $\Delta(R1/R2)/[(R1/R2) \cdot \Delta T] < 0,05 \text{ ppm}/^\circ\text{C}$

AS5400 – четыре независимых согласованных резистора



$\Delta R1/R4 < 0,04\%$
 $\Delta R2/R3 < 0,04\%$
 $(\Delta R/R)_{\text{CMR}} < 0,005\%$
 $\Delta R/(R \cdot \Delta T) < 50 \text{ ppm}/^\circ\text{C}$
 $\Delta(R1/R2)/[(R4/R3) \cdot \Delta T] < 0,05 \text{ ppm}/^\circ\text{C}$

R2=R3, Ом	10к	100к	10к	1к	1М	1к	1,25к	10к
R1=R4, Ом	10к	100к	100к	1к	1М	5к	5к	1М
Отношение	1:1	1:1	1:10	1:1	1:1	1:5	1:4	1:100

Активное экранирование



Дифференциальный усилитель



AS "ALFA RPAR"
АО "АЛЬФА РЗПТ"
www.alfarzpp.lv

Генеральное представительство
ООО "АЛЬФА" г. Москва
www.alfarzpp.ru

НОВОСТИ транзисторы

Серия планарных МОП-транзисторов следующего поколения на 600 В от Toshiba

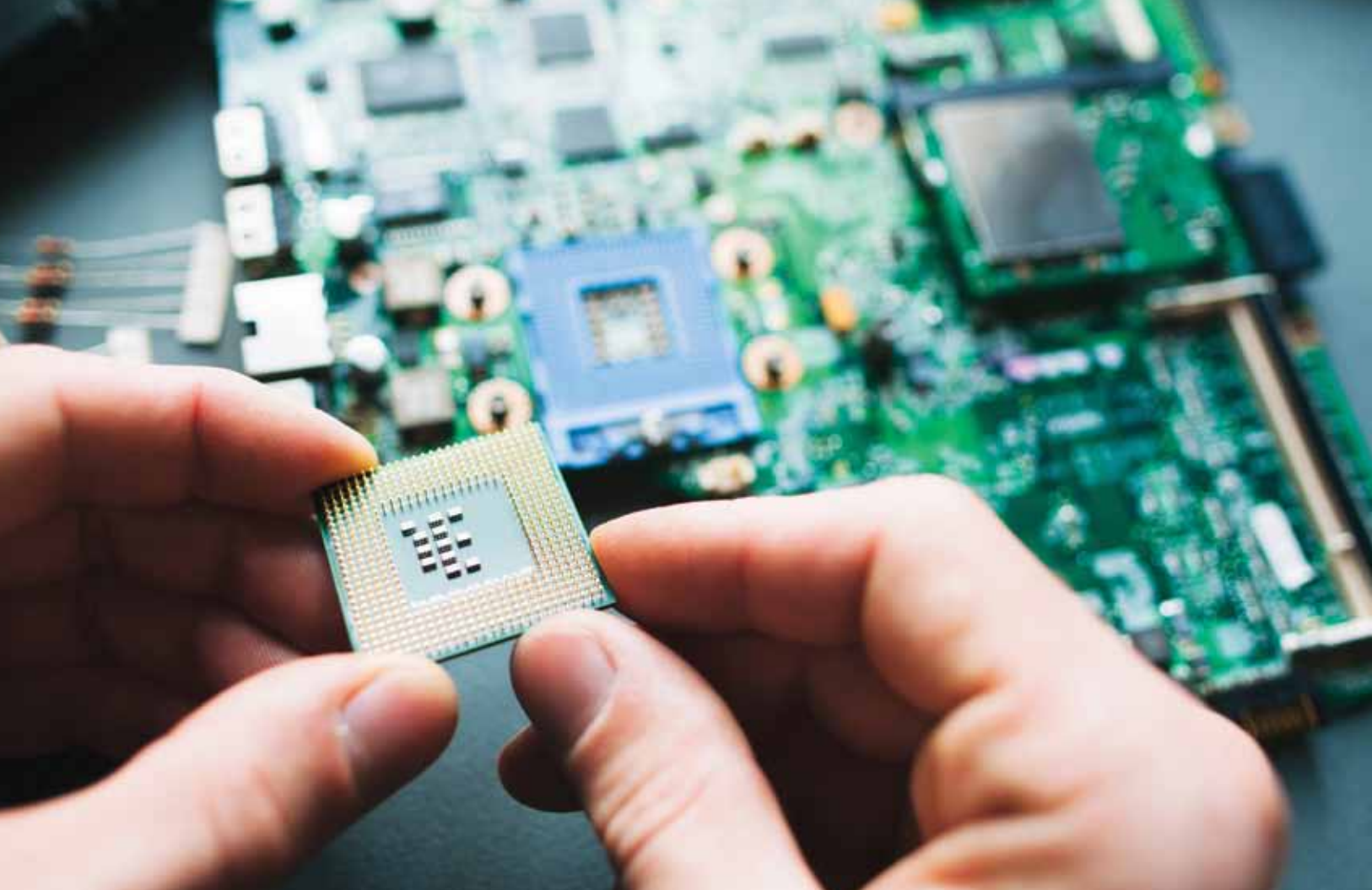


Компания Toshiba Electronics Europe объявила о начале выпуска новой серии планарных МОП-транзисторов на 600 В с обозначением π -MOS IX. Новая серия предназначена для малых и средних импульсных источников питания, аналогичных используемых в портативных ПК, адаптерах переменного тока, игровых консолях и осветительных системах.

Серия π -MOS IX применяет оптимизированную структуру кристалла и обеспечивает снижение пикового уровня электромагнитных помех на 5 дБ по сравнению с устройствами текущего поколения (серии π -MOS VII) при сохранении высокого уровня эффективности. Первыми устройствами в серии π -MOS IX станут TK1K9A60F, TK1K2A60F, TK750A60F и TK650A60F с параметрами $R_{\text{DS(ON)}}$ 1,9–0,65 Ом. Они обладают таким же номинальным лавинным током и постоянным током (I_D), что позволяет легко заменить существующие МОП-транзисторы.

Устройства выпускаются в стандартном корпусе TO-220SIS и предоставляют проектировщикам дополнительную свободу, упрощая разработку конструкций с применением МОП-транзисторов. Компания Toshiba будет расширять серию π -MOS IX, предлагая дополнительные устройства на 600 В, а также версии на 500 и 650 В.

www.toshiba.semicon-storage.com



Arrow Electronics — глобальный дистрибьютор и стратегический партнер Analog Devices

Теперь, когда Linear Technology стал частью Analog Devices, разработчики и производители электронных систем получают преимущества всесторонней технической поддержки и комплексного обслуживания, обеспечиваемых компанией Arrow.

Arrow Electronics помогает быстрее начать успешный проект с применением аналоговых микросхем Linear Technology и Analog Devices благодаря мощным и современным сервисам своего сайта: непревзойдённой on-line технической поддержке и обширной библиотеке документации по применению компонентов.



Приглашаем на серию юбилейных семинаров по LTSpice в Москве, С.-Петербурге и Ростове-на-Дону (28 мая - 1 июня)
<https://www.arrow.com/en/research-and-events/events/free-ltspice-xvii-workshops>

ООО «Арроу Электроникс Рус»
123001, г. Москва, Мамоновский пер., д. 6

Телефоны для связи: Москва: +7 495 6265597;
Санкт-Петербург: +7 812 3328232; Екатеринбург: +7 343 2871112

ARROW
arrow.com

Голосовой коммуникатор на базе микроконтроллера Nuvoton M451LG6

Сергей ГАЕВСКИЙ
info@nuvoton.com.ua

В статье показана практическая возможность выполнения цифровой обработки аудиосигналов на микроконтроллерах общего назначения семейства Cortex M4F. На примере проекта с открытым исходным кодом [1] — голосового коммуникатора на базе бюджетного микроконтроллера Nuvoton M451LG6 — подробно описывается реализация аналогового аудиоинтерфейса с использованием аналого-цифрового (Analog-to-Digital, ADC) и цифро-аналогового (Digital-to-Analog, DAC) преобразований, обслуживаемых средствами прямого доступа к памяти (Direct memory access, DMA), голосового кодирования, буферизации и транспортного UART-интерфейса. Статья будет полезной разработчикам систем связи, диспетчеризации и оповещения.

Важнейшим элементом современной промышленной и бытовой автоматизации являются системы диспетчеризации, обеспечивающие взаимодействие пользователя не только с автоматизированными центрами управления и контроля, но и непосредственно с человеком — представителем поставщика услуг. Это особенно важно в экстремальных ситуациях, когда предпочтительнее человеческое общение, предоставляющее возможность оперативно согласовывать нестандартные решения, не предусмотренные алгоритмами штатного функционирования компьютерных систем. Основой коммуникации между людьми выступает речь, позволяющая им наиболее эффективно обмениваться информацией. Голосовая телефония сегодня считается одним из наиболее распространенных видов связи и не собирается уступать свои позиции, несмотря на широкое развитие альтернативных способов обмена информацией.

Передача голоса по цифровым линиям связи требует от последних достаточной полосы пропускания, определяющей такие важные характеристики голосового канала, как разборчивость и сохранение индивидуальных речевых характеристик. Существует множество алгоритмов цифровой обработки речи, подавляющее большинство из них основано на использовании статистических особенностей человеческого голоса. Некоторые кодеки могут сжимать речь, достигая скорости передачи данных 300 бит/с. Платой за высокую степень сжатия становится снижение качества речи, обычно проявляющееся сначала в потере индивидуальных характеристик, а затем и в некоторой потере разборчивости. Так, алгоритм MELPE, применяемый в системах связи

военного назначения, позволяет генерировать поток 600–2400 бит/с, сохраняя хорошую разборчивость, но речь принимает характерный «английский оттенок» из-за перетренированности используемых кодовых таблиц. Лучшим и, наверное, самым популярным в системах связи общего назначения является алгоритм AMR-NB (Adaptive Multi-Rate Narrow Band), разработанный ETSI (European Telecommunications Standards Institute) в 1999 году [2]. В зависимости от настроек AMR работает на скоростях 4,75; 5,15; 5,9; 6,7; 7,4; 7,95; 10,2 или 12,2 кбит/с, сохраняя высокую разборчивость и индивидуальные оттенки голоса. Кодек использует дискретизацию аудиосигнала 13 бит

с частотой 8000 Гц и сжимает аудиофрейм из 160 отсчетов (20 мс голоса) в блок размером 12–31 байт, в зависимости от выбранного режима работы. Допускается смена режима «на лету», позволяющая динамически адаптировать алгоритм к текущим характеристикам канала передачи данных. Кодек AMR также имеет встроенный детектор голоса (Voice active detector, VAD), позволяющий обнаруживать речевые паузы и не включать их в поток передаваемых данных, в результате чего снижается общая нагрузка на действующий канал связи. Кодек AMR базируется на алгоритме MR-ACELP (Multi-Rate Algebraic Code Excited Linear Prediction) — алгебраическом линейном

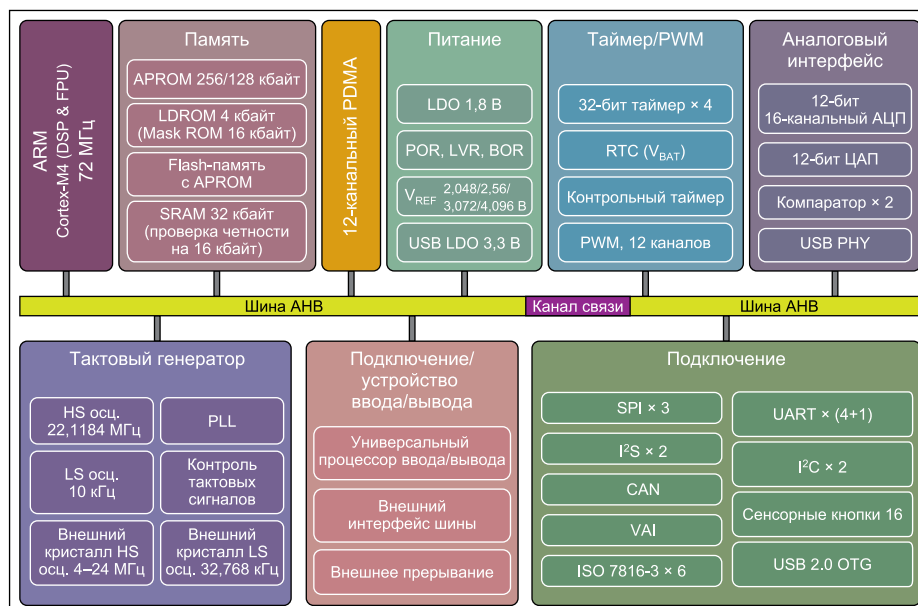


Рис. 1. Блок-схема микроконтроллеров Nuvoton серии M451

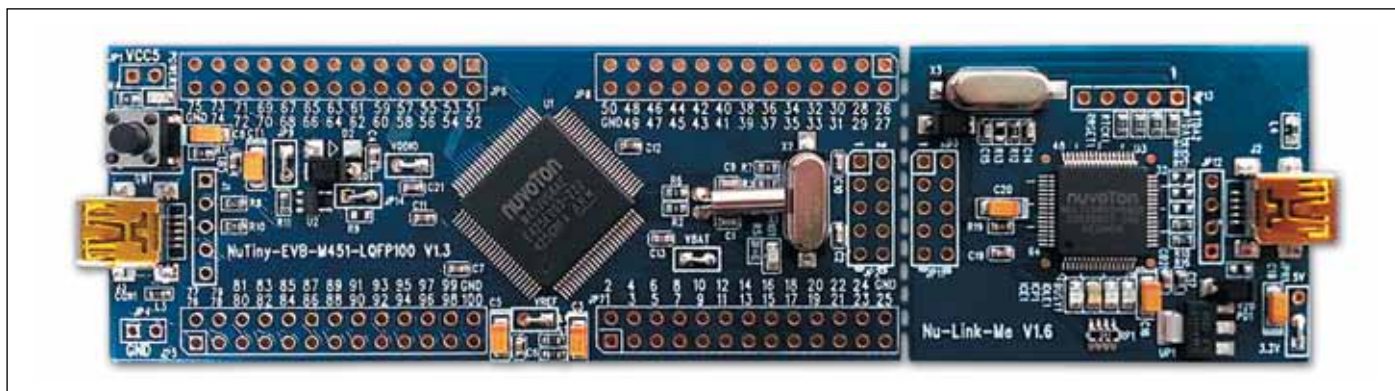


Рис. 2. Отладочная плата NuTiny-EVB-M451

предсказании с несколькими скоростями [3]. Такая реализация требует не менее 20 MIPS быстродействия и 4 кбайт оперативной памяти при идеальной оптимизации под платформу, в реальных условиях требования обычно в несколько раз выше.

До недавнего времени цифровая обработка сигнала (Digital Signal processing, DSP) выполнялась исключительно на DSP-процессорах с набором соответствующих аппаратных средств и предусматривала специфические подходы к созданию кода, доступные только узкому кругу программистов, специализирующихся в данной отрасли. Но с появлением недорогих мощных процессоров широкого назначения ситуация радикально изменилась. Современные процессоры имеют систему команд, расширенную так называемыми DSP-инструкциями, и поддерживают аппаратные операции с числами с плавающей точностью. Сегодня реализация DSP-алгоритмов вполне возможна на ARM-ядрах, начиная с Cortex-M4, при использовании исходных кодов на языке C и минимальной адаптации к платформе, а современные стандартные компиляторы обеспечивают хорошую оптимизацию по скорости.

В качестве примера рассмотрим решение на базе бюджетного микроконтроллера Nuvoton M451LG6AE стоимостью всего около \$2,5, в режиме реального времени обеспечивающее дуплексную передачу речевого аудиосигнала, сжатого до 4750 бит/с, через последовательный порт с возможностью горячего подключения, компенсацией неравномерности транспортных задержек и неточности частот дискретизации. Встроенный голосовой детектор останавливает передачу во время речевых пауз. Поток данных фрагментируется на пакеты по 12 байт, следующие с периодом 20 мс, и может передаваться по любым каналам связи с достаточной пропускной способностью, например через Ethernet или GPRS, с использованием соответствующих транспортных модулей, подключаемых по интерфейсу UART.

Серия Nuvoton M451 Base представлена микроконтроллерами на базе ядра Cortex-M4F, работающими на частоте

72 МГц [4]. Периферию (рис. 1) составляют четыре 32-битных таймера, модули PDMA и RTC, пять UART с 16-байтовыми буферами FIFO, три контроллера SPI с поддержкой 4-битного режима для работы со скоростными SD-картами, два контроллера I²C с поддержкой протоколов SMBus и PMBus, два контроллера I²S, два модуля LIN, модули CAN-шины, интерфейсов ISO-7816-3, полноскоростного USB OTG и USB-DEVICE, интерфейс EBI для расширения оперативной памяти, 16-канальный 12-разрядный ADC со встроенным модулем формирования опорного напряжения (VREF), 12-разрядный DAC, два аналоговых компаратора и датчик температуры. Особенностью серии является наличие модуля PWM с разрешением до 144 МГц. В сочетании с 4-канальным драйвером PWM обеспечивает аппаратную защиту от торможения и функции захвата импульсов для экономии вычислительной нагрузки процессора при управлении двигателем. Также следует отметить функцию VAI (Voltage Adjustment Interface), позволяющую использовать уровни логических сигналов на выводах 1,8–5,5 В для экономии дополнительных затрат на согласование напряжений интерфейса периферийных компонентов.

Используемый в проекте микроконтроллер Nuvoton M451LG6AE имеет постоянную память 256 кбайт, оперативную память 32 кбайт и выполнен в корпусе LQFP48 [5, 6]. Из многочисленных периферий в проекте были задействованы модули 12-битного аналого-цифрового и цифро-аналогового преобразователей (ADC и DAC), модуль UART, таймеры и контроллер DMA для обеспечения записи и проигрывания аудио.

Следует заметить, что хорошей альтернативой ADC и DAC служит применение I²S-интерфейса, также имеющегося в микроконтроллере, совместно с внешним аудиокодеком, например Nuvoton NAU8810. Такой аудиокодек содержит микрофонный усилитель с автоматической регулировкой усиления и выходной усилитель мощностью 1 Вт [7].

Для удобства разработки производитель предоставляет отладочную плату NuTiny-

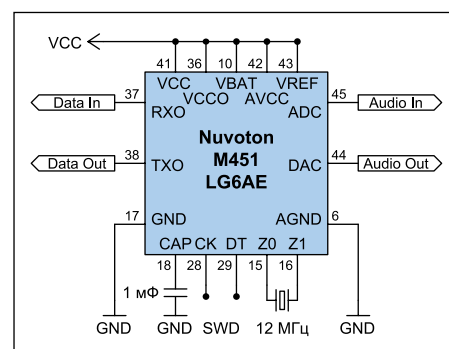


Рис. 3. Схема подключения и минимально необходимая обвязка микроконтроллера

EVB-M451 со встроенным программатором Nu-Link (рис. 2). В качестве альтернативы можно собрать минимальную конфигурацию самостоятельно, существенно снизив бюджет проекта. Так, в нашем проекте микроконтроллер был запаян на стандартную плату-переходник QFN48, а необходимая обвязка включала лишь кварцевый резонатор 12 МГц и блокировочный конденсатор 1 мкФ (рис. 3).

Разработка велась в среде Keil μ Vision IDE. Компания Nuvoton обеспечивает программную поддержку своей продукции, предоставляя установочный пакет для Keil Nuvoton, NuMicro_DFP [8] и программный пакет M451 Series_BSP [9], содержащий CMSIS, HAL и многочисленные примеры работы с периферией. По аналогии с STM32CubeMX (продуктом от STMicroelectronics) производитель предлагает графические утилиты NuTool-PinConfig (рис. 4) и NuTool-ClockConfig (рис. 5), позволяющие быстро настроить используемую периферию и выбрать нужные режимы ее тактирования. Следует заметить, что в отличие от STM32CubeMX, сразу создающего пустой проект, указанные утилиты генерируют фрагменты C-кода, подключаемые в ваш проект вручную.

Заливка программы в микроконтроллер и полнофункциональная аппаратная отладка осуществлялись с помощью подключенного по SWD-интерфейсу бюджетного клона программатора ST-Link v2 непосредственно из среды разработки Keil μ Vision IDE.

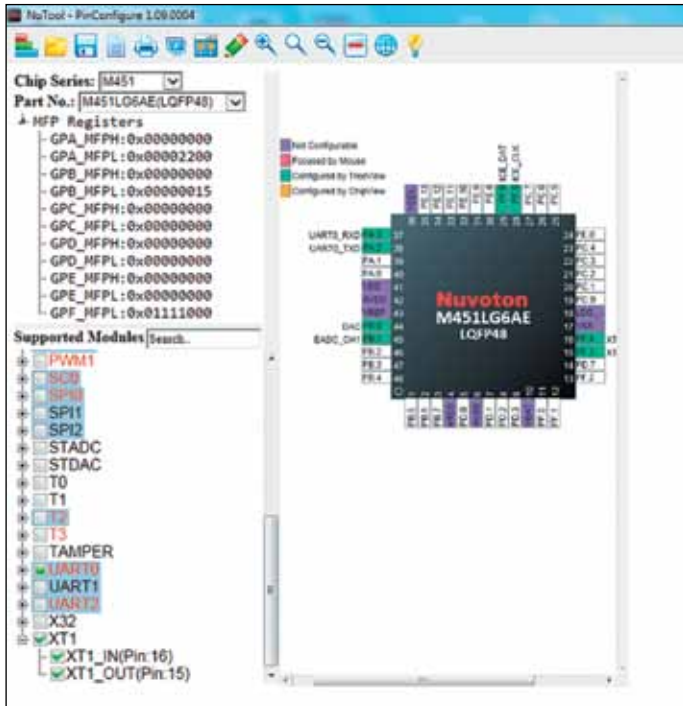


Рис. 4. Графическая утилита для настройки выводов микроконтроллера

Для этого в меню **Options > Debug** был указан ST-Link Debugger и в подменю **Settings > Flash Download** был выбран драйвер M451 256kB Flash AP, предоставляемый в пакете поддержки Nuvoton, а также скорректирован размер оперативной памяти, резервируемый для размещения драйвера: RAM for Algorithm = 0x1000.

Для реализации кодака использовался референс-код алгоритма AMR на языке C, использующий арифметику с плавающей точкой [10]. В среде Keil был создан новый проект и подключены исходные файлы кодака: *sp_enc.c*, *sp_dec.c*, *interf_enc.c*, *interf_dec.c* и *amr_speech_importance.c*. В соответствии с требованиями кодака к объему памяти в файле *startup_M451Series.s* были установлены значения *Stack_Size EQU 0x00002000* и *Heap_Size EQU 0x00004000*.

Адаптация исходного кода в основном заключалась в замене всех математических функций, по умолчанию использующих числа с плавающей точкой двойной точности, на соответствующие функции одинарной точности (*fabsf*, *sqrtf*, *sinf*, *cosf* и др.). Также была выполнена замена типов *double* на *float* и добавление ко всем десятичным константам модификатора *f* (0.0f; и т. п.). Такая правка позволила в полной мере реализовать аппаратные ресурсы процессора Cortex M4F, поддерживающего вычисления с плавающей точкой лишь одинарной точности. При выполнении подобной адаптации необходимо особо внимательно вычитывать код, чтобы не пропустить использование любых значений двойной точности, поскольку даже единственное такое значение снизит скорость выполнения кода за счет программной эмуляции подобных вычислений.

Дискретизация аудиосигнала производилась 12-битным модулем ADC. В качестве триггера, запускающего преобразование, выступал таймер, работающий в режиме *TIMER_PERIODIC_MODE* на фиксированной частоте 8000 Гц. 12-битный результат преобразования выдавался в знаковом виде благодаря установке значения *DMOF_TWOS_COMPLEMENT*. Для сохранения в памяти фрейма из 160 результатов преобразования использовался двойной буфер: пока один фрейм формировался с помощью DMA, второй обрабатывался кодом. В результате кодирования получали 12-байтный блок с флагом VAD. Транслировались только голосовые блоки, передача данных во время речевых пауз не производилась. В итоге 12-байтный блок с помощью DMA выдавался через UART.

Прием 12-байтных блоков данных из UART также осуществлялся с помощью DMA. Синхронизация приемника выполнялась во время речевых пауз. По состоянию VAD-флага определялось наличие речевой паузы непосредственно перед принятым блоком. Затем данные записывались в кольцевой буфер, вмещающий 32 блока, который необходим для компенсации спонтанных задержек в канале связи (джиттера). Такой буфер вносил определенную латентность в канал, обеспечивая равномерное извлечение данных и тем самым предупреждая перерывы в воспроизведении голоса. Для нормальной работы проигрывателя важно поддерживать оптимальное наполнение буфера: как можно меньшее для снижения латентности, но достаточное для компенсации неравномерности доставки блоков данных. Неравномерность постоянно оценивалась в процессе приема, и на основе этой оценки обновлялось значение уровня наполнения буфера, оптимальное для данных условий связи.

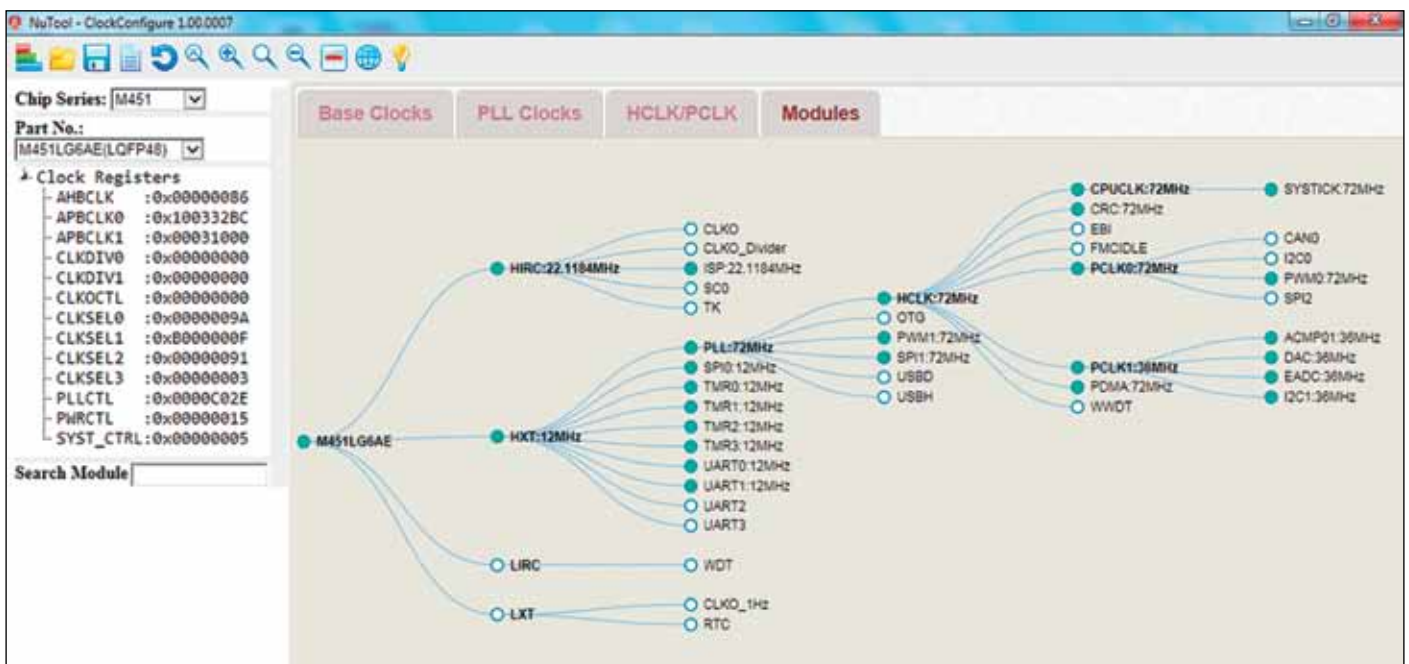


Рис. 5. Графическая утилита для настройки тактирования модулей микроконтроллера

Поддержка оптимального заполнения буфера производилась двумя способами. При непрерывной речи уровень заполнения буфера регулировался подстройкой скорости воспроизведения и изменением периода соответствующего таймера (см. ниже). А в случае пауз с приходом первого речевого фрейма в буфер предварительно помещались фреймы тишины в количестве, необходимом для поддержки оптимального заполнения.

Формирование аудиосигнала производилось 12-битным модулем DAC, управляемым подстраиваемым таймером. Данные на DAC пересылались с помощью DMA через двойной аудиобуфер. Заполнение неиспользуемой части двойного буфера реализовано декодером, извлекающим очередной блок данных из кольцевого буфера и преобразующим его во фрейм. В случае если кольцевой буфер был пуст, вместо декодирования происходило обнуление соответствующей половины аудиобуфера, в результате чего формировалась речевая пауза.

Цифровое эхоподавление не применялось, так как ресурсы микроконтроллера недостаточны для выполнения данной задачи. При фиксированном расположении микрофона относительно динамика (например, в составе переговорного устройства или телефонной трубки) хорошей альтернативой является аппаратная реализация эхоподавления с подачей части сигнала с выхода динамика на микрофонный вход через подобранную фазовращающую RC-цепочку.

В результате компиляции размер исполняемого кода составил 73 008 байт, табличных данных — 113 720 байт. Программа использовала 420 байт глобальных переменных в ОЗУ и еще 26 292 байт было зарезервировано для динамического выделения. Длительность процедуры кодирования составила 13 мс для голосовых фреймов и 4 мс для фреймов тишины, декодирование выполнялось за 2 мс. Таким образом, задача потребовала 75% постоянной памяти, 85% оперативной памяти и 75% вычислительной мощности контроллера, что позволяет при необходимости расширить функционал (например, использовать стойкое шифрование голосовых данных, динамическое обновление OLED-дисплея и т. п.).

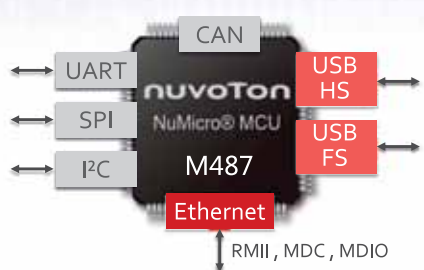

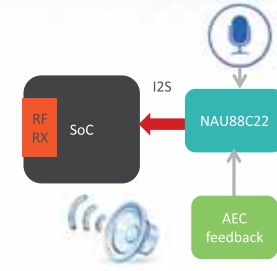
Таким образом, бюджетные микроконтроллеры Nuvoton серии M45x могут быть применены для цифровой обработки речи, обеспечивая


работу в режиме реального времени, хорошее качество телефонии и достаточную степень сжатия данных. Исходный код проекта открыт и доступен на github [1]. Получить консультацию по данному проекту, возможностям его модификации и кросс-платформенной реализации, а также по применению микроконтроллеров компании Nuvoton и разработке их программного обеспечения можно непосредственно у инженеров-консультантов, поддерживающих тесный контакт с производителем для оперативного и полного решения всех технических вопросов. ■

Литература


1. The demo project of speech com-mu-nicator on Nuvoton Cortex M4F M451LG6 microcontroller. www.github.com/GammaUA/M451_DSP
2. Сотовая связь: история, стандарты, технологии. AMR (Adaptive Multi-Rate). www.celnet.ru/amrate.php
3. ETSI TS 126.090. Adaptive Multi-Rate (AMR) speech codec; Transcoding functions. www.etsi.org/deliver/etsi_ts/126000_126099/126090/09.01.00_60/ts_126090v090100p.pdf
4. Nuvoton ARM Cortex-M4 MCUs M451 Base Series. www.nuvoton.com/hq/products/microcontrollers/arm-cortex-m4-mcus/m451-base-series/m451lg6ae/?_locale=en
5. NuMicro Family M451 Series Data-sheet. www.nuvoton.com/resource-files/DS_M451_Series_EN_Rev2.05.pdf
6. NuMicro Family M451 Series Technical Reference Manual. www.nuvoton.com/resource-files/TRM_M451_Series_EN_Rev1.00.pdf
7. Differential/Mono Audio Codec with 2-wire Interface Control Interface. www.nuvoton.com/resource-files/NAU8810_Datasheet_Rev_2.8.pdf
8. Nuvoton ARM Cortex-M NuMicro Family Device Support. www.keil.com/dd2/Pack/#/third-party-download-dialog
9. Nuvoton software: M451 Series_BSP_CMSIS, NuTool-PinConfig, NuTool-Clock-Config. www.nuvoton.com/hq/support/tool-and-software/software/?_locale=en
10. ANSI-C code for the floating-point Adaptive Multi-Rate (AMR) speech codec. www.portal.3gpp.org/desktopmodules/Specifications/SpecificationDetails.aspx?specificationId=1400

Joy of innovation
NUVOTON

<p style="text-align: center;">M480</p> <p>192 МГц Flash 512/256 Кб RAM 160/96 Кб (32 Кб Cache) Run mode — 175 мкА/МГц; Sleep mode <1 мА</p> 	<p style="text-align: center;">ARM9</p> <p>ARM926E-JTM MPU; 300 МГц MMU — Linux OS 3.x Интегрированная память 64 Мб DDR2 SDRAM Ethernet; CAN; USB; UARTx8; SD Host; I2S; CMOS</p> 	<p style="text-align: center;">Аудио кодеки</p> <p>МОНО/СТЕРЕО SNR: ЦАП 94 дБ; АЦП 91 дБ THD: ЦАП -84 дБ; АЦП -80 дБ Драйвер динамика/наушников: 1 Вт (8 Ом/5 В)/40 мВт (16 Ом/3,3 В) Частота дискрет: 8÷192 кГц</p> 
--	---	--



Дистрибьюторские поставки
Проектные цены
Техническая инженерная поддержка



ГРУППА КОМПАНИЙ
ПРОМЭЛЕКТРОНИКА

www.ic-contract.ru • info@ic-contract.ru • тел.: (343) 372-92-30

Один корпус — несколько вариантов подключения: модульная система корпусов серии ME-IO

Мартин КИРХГОФФ
(Martin KIRCHHOFF)

Современные автоматизированные системы сбора данных и управления технологическими процессами, непрерывное совершенствование технологий автоматизации предполагают появление новых инновационных решений. Необходимость повышения производительности и быстродействия ПЛК устанавливает новые требования не только к элементной базе, но и к корпусам и разъемам. Система корпусов для электроники серии ME-IO от Phoenix Contact обладает многочисленными функциями, включающими систему фронтальных разъемов с высокой плотностью контактов, шинный разъем для передачи данных на DIN-рейке, и представляет собой комплексное и гибкое решение.

Среди требований к контроллерам самые популярные — это модульность, унификация, расширенный диапазон рабочих температур, возможность увеличения номенклатуры модулей ввода/вывода в короткие сроки. Иными словами, любой современный ПЛК должен быть модульным и легко масштабируемым, а с учетом особенностей непрерывных производств — обеспечивать возможность резервирования, горячей замены, расширения без прерывания технологических процессов.

Системы корпусов, которые дают разработчику максимальную гибкость в проектировании, возможность расширения функционала устройства за счет различных технологий подключения внешних сигналов и в то же время позволяют оптимизировать затраты на проектирование и производство, становятся все более важными при создании аппаратно-программных комплексов и ПЛК. Для таких задач существует множество вариантов корпусов для электроники, уже доступных на рынке в этом сегменте.

В одних случаях корпуса разработаны и изготовлены специально для конкретного применения или по ТЗ заказчика. В других — доступные на рынке корпуса адаптируются с дополнительными затратами и необходимостью доработки, для того чтобы удовлетворить требования, предъявляемые к конкретным приложениям. Соответствие современным регламентам по масштабируемости систем, доступность и гибкость в «настройке» корпусов для определенных устройств являются основными критериями, которые важны для изготовителей электроники при разработке их устройств.

Концепция системы корпусов ME-IO с фронтальной технологией подключения

Для достижения максимальных результатов при производстве ПЛК и модулей ввода/вывода, а также для более быстрого и гибкого реагирования на потребности рынка специалисты в области разработки электроники должны максимально сконцентрироваться на своей деятельности, при этом в полной мере используя собственные знания и опыт. Именно для этих пользователей компания Phoenix Contact разработала серию корпусов ME-IO (рис. 1). Система корпусов, выполненная с учетом всех современных требований, создана в тесном сотрудничестве с ключевым клиентом. Основываясь на многолетнем опыте, который Phoenix Contact имеет как разработчик и производитель промышленной электроники и систем



Рис. 1. Благодаря легко масштабируемым корпусам система ME-IO позволяет использовать широкий спектр решений для производителей промышленной электроники

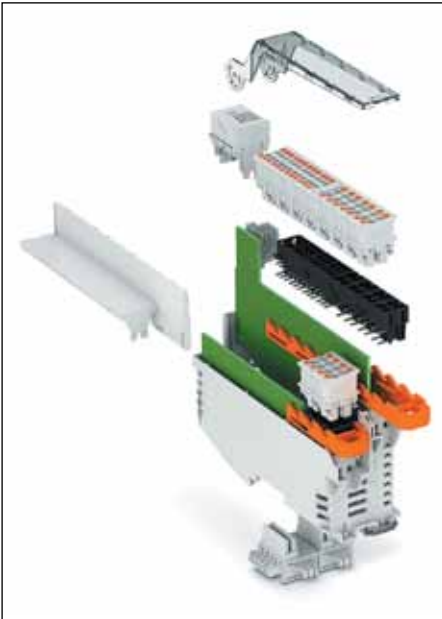


Рис. 2. Разъемы фронтального соединения и габариты системы корпусов ME-IO оптимально ориентированы для систем распределенного ввода/вывода

корпусов приборов, а также применив отраслевой опыт партнера по развитию, компания представила новое семейство корпусов ME-IO, максимально удовлетворяющее критериям современных систем промышленной автоматизации. Однако корпуса серии ME-IO также используются в приложениях, которые находятся далеко за пределами этого сектора, — например, в системах автоматизации зданий, судостроения и ветроэнергетики.

Одной из сильных сторон новой системы жилищного строительства является инновационная технология подключения, которая, как и множество других компонентов от Phoenix Contact, опирается на широко распространенное в настоящее время разъемное соединение. Монтаж полевых проводов удобен и не требует специальных навыков и инструментов благодаря пружинному контакту Push-in, что также дает огромное преимущество по срокам монтажа и подключения системы в сравнении с обычными винтовыми разъемами или пружинными клеммами. Кроме того, контакт Push-in обеспечивает надежное и вибрационно-стойкое соединение. Кодированные разъемы РСВ могут быть легко освобождены с помощью установленного механизма блокировки и отпуска. Благодаря этому механизму они поддерживают безопасную замену устройства (рис. 2).

Тенденция постоянного увеличения числа функций и одновременное сокращение габаритов устройств тоже находят свое отражение в оборудовании АСУ ТП. Не меньшее значение имеют дизайн корпуса и идентификация, поскольку только корпус обеспечивает электронике выразительный внешний вид. Система корпуса ME-IO от Phoenix Contact отвечает всем указанным требовани-



Рис. 3. Модули и крышки разработаны таким образом, что их можно адаптировать для соответствующего применения

ям. Для настройки технологии соединения доступны пять типов фронтальных разъемов, которые подключаются друг к другу в любой комбинации. Таким образом, соединители с большим количеством полюсов могут быть реализованы с 48 контактами общей шириной 18,8 мм и настроены для соответствующего применения. Кроме того, разъемы можно конфигурировать и поставлять с различными цветными корпусами разъемов и/или цветными кнопками-толкателями Push-in-контактов (рис. 3).

Преимущества THR-технологии пайки

Другим преимуществом является то, что разъемы для печатных плат могут быть смонтированы на автоматизированных линиях пайки. Все выводные разъемы на плате изгото-

товлены из термостойкого пластика и предназначены для пайки оплавлением (THR), спрос на pin-in-paste- или THR-компоненты стабильно растет. Для монтажа на плату доступны спаренные или встроенные разъемы на 8 и 12 контактов, предназначенные для пайки волной или оплавлением. Для идентификации сигналов по типам можно использовать и цветные кнопки в Push-in-разъемах. В целях удобного обозначения и маркировки разъемов предусмотрена прозрачная откидная крышка, в которую легко установить маркировочную табличку или нанести маркировку непосредственно на крышку. Для комфортной светодиодной индикации имеются стандартные заглушки с отверстиями под матрицы световодов на необходимое количество каналов: 8, 16 или 32. Они могут быть установлены на верхнем конце модуля, чтобы световые индикаторы не перекрывались жгутом проводов.

Индивидуальные варианты

Корпусная система ME-IO обеспечивает множество вариантов применения, и не только из-за ее модульного принципа. Если модули корпуса сначала сконфигурированы в соответствии с требованиями производителя устройства, связь между несколькими модулями может быть установлена через разъем TBUS, который удобно закреплен на DIN-рейке. Затем модули ввода/вывода могут быть извлечены без разрыва соединений и при установке в систему надежно соединены между собой. Разъем TBUS доступен как в 5-, так и в 8-контактной версии. Восьмиконтактный разъем в свою очередь существует в трех исполнениях: со сквозным соединением модулей по шине, с одним или двумя последовательными контактами (рис. 4).



Рис. 4. Готовые модули в корпусах ME-IO могут быть извлечены из системы без разрыва соединений. Горячее подключение возможно благодаря шинному соединению разъемом TBUS на DIN-рейке

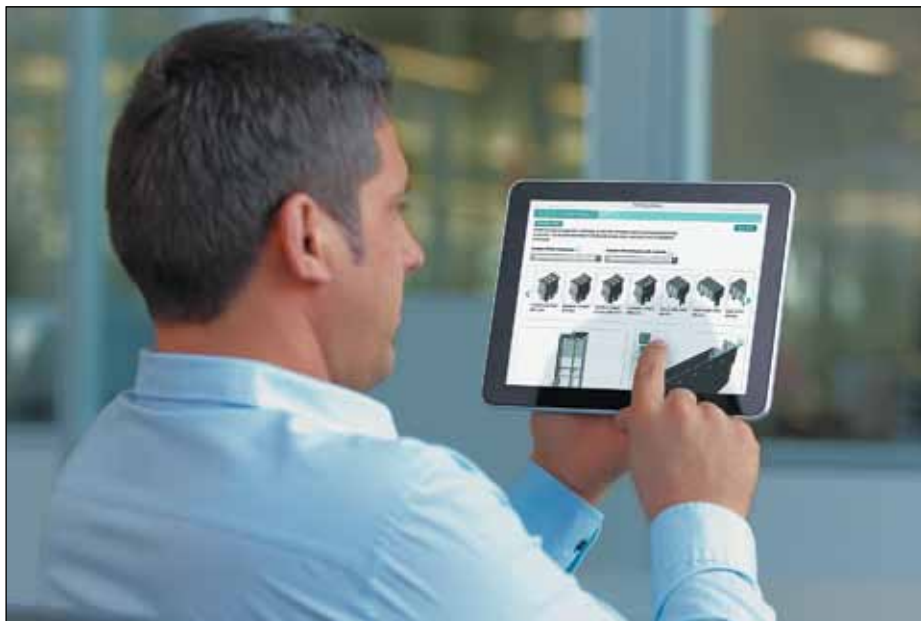


Рис. 5. Ввод кода #0512 в поле поиска на главной странице Phoenix Contact приводит пользователя непосредственно к конфигуратору корпусов

Веб-конфигуратор Phoenix Contact прежде всего помогает сэкономить время при подготовке сборки корпуса для изготовления определенного модуля системы. Конструктор может выбрать и объединить необходимые компоненты всего за несколько шагов через Интернет. По завершении процесса 3D-модель отображается и загружается в стандартные типы файлов САПР, что позволяет производителю устройства напрямую обращаться к геометрии модуля печатной платы. Кроме того, список деталей

удобно экспортировать напрямую, а модуль можно снова вызвать в любое время через идентификатор решения (рис. 5).

Корпусная система ME-IO предлагает производителю устройств много преимуществ, которые Phoenix Contact, имея большой опыт изготовления корпусов для электроники, реализовал при создании этого корпуса. Благодаря обширному ассортименту продукции, включая различные типы интерфейсных соединителей, разработчик может найти необходимые комплектующие в одном

Корпуса ME-IO от Phoenix Contact — это модульная система корпусов, оптимизированная для реализации ПЛК и модулей ввода/вывода. Конфигурация, специфичная для пользователя, расширяется широким спектром услуг, включая создание новых цветовых версий и сервисов, таких как печать, фрезерование и интеграция дисплеев. Многие производители устройств, которые для экономии времени хотят сосредоточиться на электронике при разработке ПЛК, теперь имеют возможность собирать и свободно конфигурировать модульную систему корпусов для конкретного применения.

Преимущества системы:

- Компактный дизайн модулей ввода/вывода (ширина модуля всего 18,8 мм).
- Две дополнительные ширины модуля для реализации модулей управления.
- До 48 контактов на передней панели.
- Push-in-технология для подключения проводников без инструмента.
- Модульный принцип для множества различных решений.
- Безопасная блокировка и разблокировка разъема.
- Кодировка «свой-чужой» для кабельных разъемов и устройств.
- Удобное подключение модулей по шинному разъему TBUS на DIN-рейке.

месте, что позволит оптимизировать затраты и количество поставщиков. Кроме того, Phoenix Contact предлагает широкий ассортимент разъемов для всех корпусов. Для проектирования электронных устройств также выгодно, если клиент имеет доступ к корпусу напрямую и поэтому может сосредоточиться на разработке электроники и программного обеспечения.

НОВОСТИ | LDO-регуляторы



LDO-регуляторы на 1,5 А в ультракомпактном корпусе от Toshiba

до 1,5 А, что позволяет применять их в цепях источников питания радиочастотных блоков, таких как чипсеты Wi-Fi или модули «Интернета вещей» и беспроводной связи. Регуляторы новой серии также могут управлять питанием устройств с высоким потребляемым током, включая ноутбуки, цифровые видеокамеры, устройства хранения данных и телевизионные приставки.

Решения серии TCR15AG обладают лучшим в отрасли коэффициентом подавления пульсаций (95 дБ) и самым быстрым откликом на изменение нагрузки, тем самым существенно снижая пульсации и помехи от ИС управления электропитанием или преобразователей постоянного тока. Пульсации и помехи часто бывают лимитирующим фактором для блоков питания камер и радиочастотных (РЧ) контуров. Устройства серии TCR15AG помогают минимизировать колебания выходного напряжения, вызванные резкими из-

менениями тока при изменении режимов работы камер и РЧ-контуров.

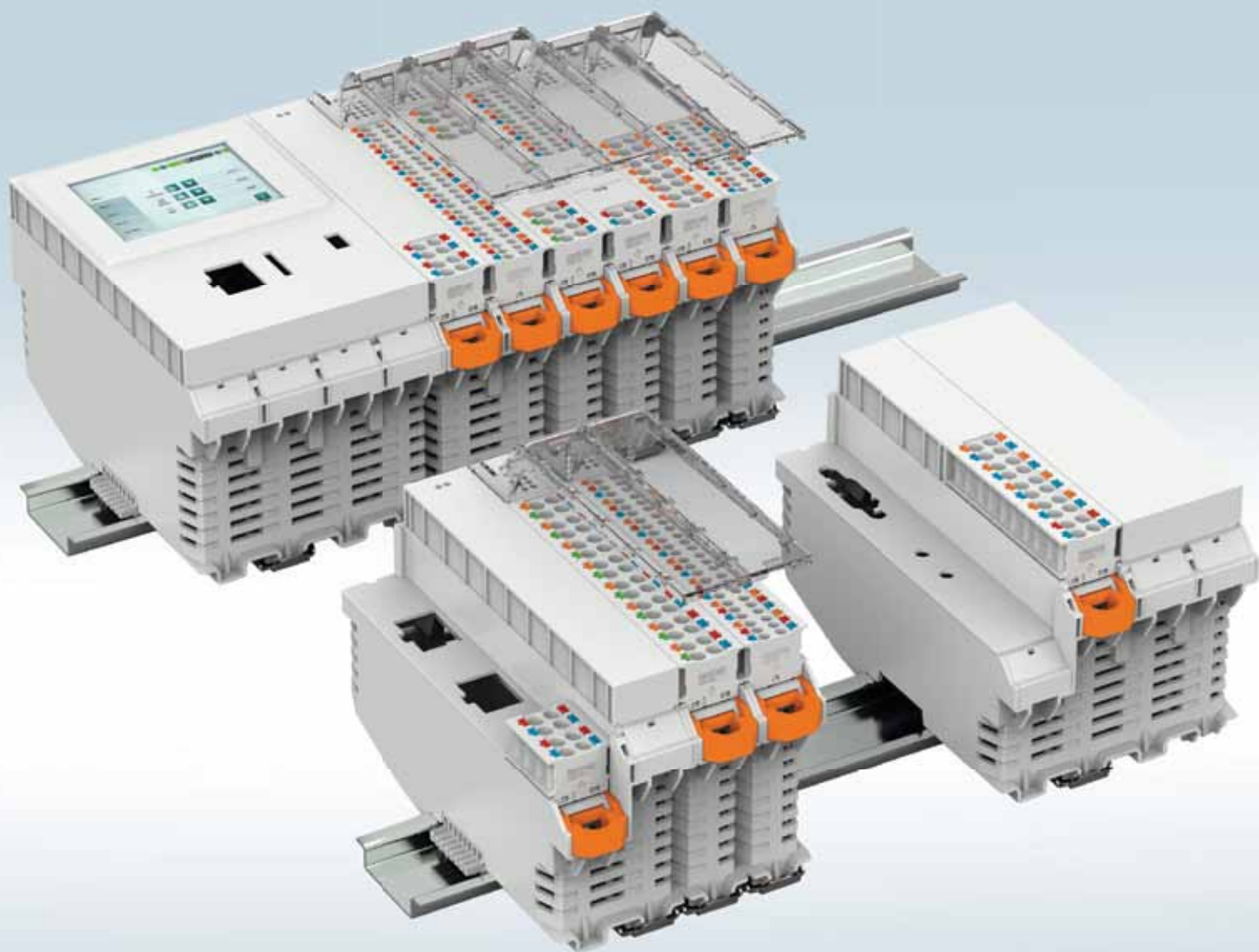
Низкое падение напряжения обеспечивается применением внешнего напряжения смещения (V_{BIAS}), что помогает повысить энергоэффективность систем и увеличить время между зарядкой аккумуляторов мобильных устройств.

Новинки серии TCR15AG имеют дополнительные функции защиты, в том числе защиту от перегрузки по току и отключение при перегреве, а также регулируемые и фиксированные значения выходного напряжения, благодаря чему они могут использоваться в самых разных источниках питания. Выпускаются устройства с фиксированным выходным напряжением 0,65–3,6 В и устройства с регулируемым выходным напряжением 0,6–3,6 В (при помощи внешних резисторов).

www.toshiba.semicon-storage.com

Компания Toshiba Electronics Europe начала поставки новой серии регуляторов с низким падением напряжения (LDO-регуляторов) в самом миниатюрном в отрасли корпусе WCSP6F размерами всего 1,2×0,8×0,3 мм. Серия TCR15AG содержит устройства на 47 различных значений напряжения и предназначена для любых мобильных или модульных систем, требующих миниатюрных и тонких LDO-регуляторов с высоким управляемым током.

Несмотря на миниатюрный корпус, устройства серии TCR15AG могут управлять большими токами



Индивидуальное решение для ПЛК КОГДА важны и содержание и форма!

Серия модульных корпусов на DIN-рейку для ПЛК и модулей ввода-вывода

Многофункциональные корпуса ME-IO для промышленной электроники, реализации ПЛК и модулей ввода-вывода, это идеальное решение для уменьшения габаритов устройств. Корпуса 4 типоразмеров с возможностью шинного соединения по DIN-рейке (TBUS соединитель на 5 или 8 контактов) и фронтальными разъемами с высокой плотностью контактов (до 54 контактов на устройство шириной 18.8мм). Создавайте современную электронику вместе с Phoenix Contact. Корпуса для ПЛК серии ME-IO создают индивидуальный дизайн Ваших приборов. Форму мы берем на себя, Вы отвечаете только за содержание.

Калибровка пробников: как обеспечить достоверность измерений

Бун КЭМПБЕЛЛ (Boon CAMPBELL)
Tmo_russia@keysight.com

Представьте, что вы только что купили несимметричный и дифференциальный ВЧ-пробники и ожидаете отличных результатов. Однако, выполняя параллельные измерения обоими пробниками, замечаете разницу в значениях напряжения и длительности положительных перепадов. Это заставляет задуматься о том, насколько точно выполненные измерения соответствуют реальным сигналам в исследуемом устройстве. В статье рассмотрены причины подобных отличий и показано, что надо сделать, чтобы исправить ситуацию.

Суть проблемы

Сигнальный тракт от исследуемого устройства до осциллографа вносит искажения в сигнал и порождает отличия по амплитуде и фазе. Типичная форма сигнала в различных точках измерительного сигнального тракта показана на рис. 1. Исходный сигнал — это сигнал в исследуемом устройстве до подключения пробника. При подключении пробника к устройству сигнал может быть искажен из-за внесенной собственной емкости и индуктивности пробника.

Задержки фронтов и искажения амплитуды сигналов порождают существенные погрешности измерения. Задержка фронта определяется как разность по времени между одинаковыми точками двух сигналов. Помимо этих паразитных задержек, отличия по амплитуде приводят к тому, что глазковая диаграмма сигнала исследуемого устройства кажется более закрытой, чем есть на самом деле. Это выглядит так, будто в сигнале присутствует значительный шум или джиттер, но на самом деле подобный шум порождается измерительным сигнальным трактом. Не имея истинного представления сигналов устройства на осциллографе, невозможно соответствующим об-

разом отладить разрабатываемую схему и завершить проектирование.

Компенсация пассивного пробника

Нужно настроить подстроечный конденсатор пассивного пробника так, чтобы емкость пробника соответствовала входной емкости осциллографа. Для этого большинство осциллографов имеет выход опорного прямоугольного сигнала. Можно подключить пробник к этому выходу и убедиться, что сигнал имеет строго прямоугольную форму. Следует настроить подстроечный конденса-

тор пробника так, чтобы на сигнале не наблюдалось ни подъемов, ни провалов, как показано на рис. 2.

Может оказаться, что осциллограф имеет встроенную функцию автоматической компенсации, но если ее нет, необходимо сделать это вручную.

Периодическая проверка пассивного пробника

Если для выполнения ответственных измерений используется пассивный пробник, то рекомендуется периодически проверять

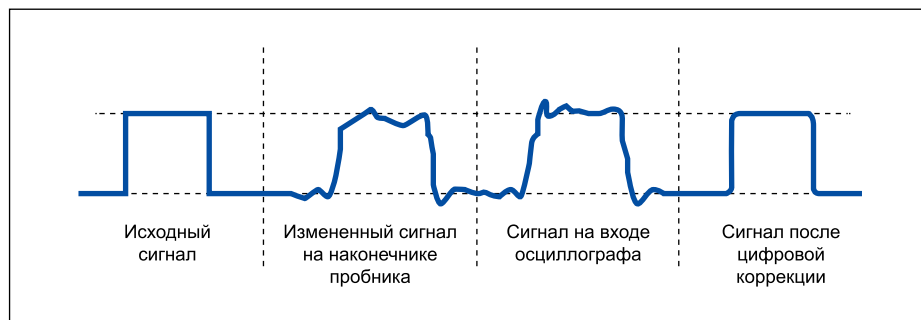


Рис. 1. Упрощенный измерительный сигнальный тракт

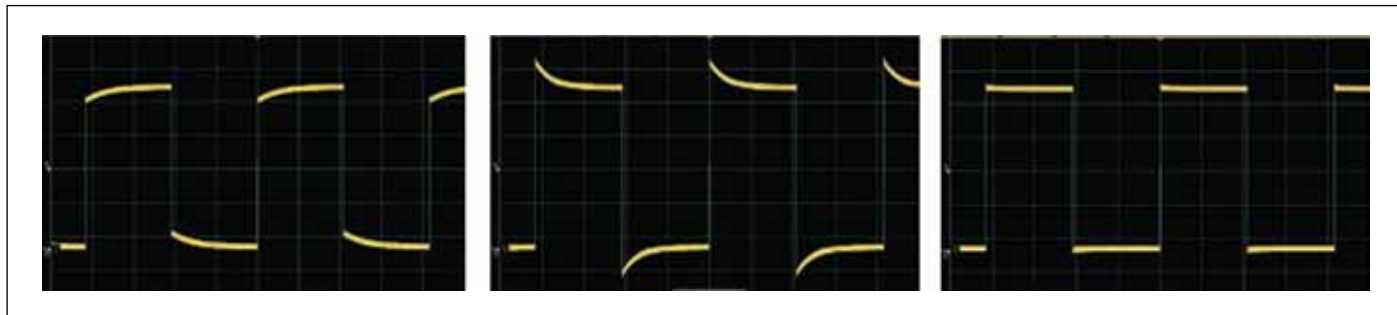


Рис. 2. Разные варианты настройки компенсирующего конденсатора

Таблица. Оборудование для периодической проверки пассивного пробника

Описание	Минимальные требования	Номер по каталогу
Цифровой мультиметр	Разрешение 6,5 разряда, погрешность измерения сопротивления $\pm 1\%$	Keysight 34401A
Калибратор	Постоянное напряжение 0... ± 1100 В	Fluke 5700A
Переходник BNC (вилка) на BNC (розетка), 50 Ом с оконечной нагрузкой		Keysight 11048C
Модифицированный комплект для проверки фазовых сдвигов и характеристик, между дорожкой 50 Ом и «землей» запаан прецизионный шунт 1 МОм $\pm 0,1\%$		Keysight E2655B
Осциллограф	Для тестирования N2870/1/2/3/4A или N2894A: входное сопротивление 1 МОм Для тестирования N2874/6A: входное сопротивление 50 Ом	Keysight 4000-X

его коэффициент ослабления и сопротивление. Для выполнения подобной процедуры понадобится оборудование, перечисленное в таблице, или другое аналогичное оборудование.

Для проверки коэффициента ослабления пробника можно использовать следующую процедуру.

Нужно переключить цифровой мультиметр (Keysight 34401A) в режим измерения постоянного напряжения. Установить входное сопротивление > 10 ГОм. Закоротить наконечники и выполнить установку нуля Null.

1. Настроить калибратор (Fluke 5700A) на 10 В.
2. Подключить наконечник пробника N287XA к выходу HI калибратора.
3. Подключить «земляной» провод пробника N287XA к выходу LO калибратора.
4. Для моделей N2874A и N2876A — подключить выход пробника к переходнику 50 Ом (11048C). Подключить выход 11048C к цифровому мультиметру. Для всех других моделей подключить выход пробника к входу дорожки модифицированной оснастки 50 Ом Keysight PV. Вход дорожки терминирован прецизионным резистором 1 МОм $\pm 0,1\%$. Следует подключить выход дорожки 50 Ом к цифровому мультиметру.
5. Нужно убедиться, что измеренное значение находится в допустимых пределах, указанных в техническом описании пробника. Для большинства пассивных пробников допустимое отклонение коэффициента ослабления составляет $\pm 2\%$.

Для проверки входного сопротивления пробника можно выполнить следующий ряд действий:

1. Включить цифровой мультиметр. Закоротить пробники мультиметра и выполнить установку нуля Null.
2. Подключить пробники мультиметра к наконечнику и «земляному» проводнику измеряемого пробника.



Рис. 3. Выходной сигнал генератора и сигнал пробника

3. Подключить выход пробника к одному из входных каналов осциллографа. Установить входное сопротивление осциллографа в соответствии с техническим описанием пробника.
4. Настроить мультиметр на измерение сопротивления. Рассчитать погрешность по приведенной ниже формуле.
5. Убедиться, что измеренное значение находится в допустимых пределах, указанных в техническом описании пробника. Для большинства пассивных пробников допустимое отклонение сопротивления составляет менее 1%.

$$\text{Погрешность (\%)} = (\text{Измеренное значение} - \text{Требуемое значение}) / \text{Требуемое значение} \times 100.$$

Калибровка активного пробника

О необходимости калибровки активного пробника часто забывают, но это весьма важный аспект, обеспечивающий максимальную точность измерений. В комплект поставки несимметричных и дифференциальных пробников входит сертификат калибровки, гарантирующий, что пробник соответствует заявленным характеристикам. Однако и пробник, и осциллограф являются измерительными системами, а значит, выходные характеристики каждого пробника и входные характеристики осциллографа имеют некоторый разброс. Передача сигнала в описанном выше сигнальном тракте определяется тремя переменными величинами. Во-первых, связью исследуемого устройства с пробником, во-вторых, связью выхода пробника с входом осциллографа и, в-третьих, связью входа осциллографа с его системой цифровой обработки сигнала. Попробуем устранить влияние некоторых из этих переменных, откалибровав пробник и улучшив его амплитудные и фазовые характеристики.

Осциллографы Keysight автоматически распознают активные пробники Keysight, и если калибровка пробника не соответствует осциллографу, информация об этом выводится на экран. На рис. 3 показан сигнал генератора 50 МГц до поступления на пробник, полученный с помощью компенсирующей оснастки Keysight E2655C (желтая кривая). Затем сигнал проходит через дифференциальный пробник и подается на второй канал осциллографа (зеленая кривая). Выходной сигнал генератора в канале 1 имеет амплитуду 1,04 В_{п-п}, а амплитуда сигнала пробника в канале 2 составляет 965 мВ_{п-п}. Кроме того, наблюдается существенная задержка между каналами 1 и 2 (около 3 мс) — другими словами, фронты сигналов совершенно не совпадают.

Заметьте, как изменилась картина после калибровки (рис. 4). Этот снимок экрана сделан после калибровки амплитуды и фазы. Теперь амплитуда увеличилась до 972 мВ_{п-п}, а фаза скорректировалась так, что фронты сигналов совместились.



Рис. 4. После калибровки амплитуды и фазы

Коррекция частотной характеристики активного пробника

Поскольку частотные характеристики пассивных пробников ограничены обычно частотой 500 МГц, а насыщенный гармонический состав прямоугольных сигналов вносит дополнительные частотные ограничения, популярность активных пробников неизменно возрастает.

С расширением полосы пропускания осциллографов в область нескольких гигагерц коррекция по постоянному току оказывается недостаточно для измерения и коррекции частотной характеристики на высоких ча-

стотах. Внесение поправок по переменному току приводит частотную характеристику пробника в соответствие с идеальной равномерной характеристикой. Производители пробников измеряют S-параметры пробника и его головки и сохраняют полученные данные в энергонезависимой памяти пробника. Эти данные используются для создания корректирующего фильтра, который формирует частотную характеристику системы «пробник-осциллограф». Такая коррекция значительно повышает точность по сравнению с обычной поправкой по постоянному току.

Обратите внимание, что методы коррекции пробников, предлагаемые производи-

телями, применимы лишь к стандартным конфигурациям пробников и сменных наконечников. Специальные или доработанные наконечники существенно меняют поведение пробника, затрудняя коррекцию АЧХ или вообще делая ее невозможной.

Заключение

Система передачи сигнала, связывающая исследуемое устройство с пробником и с осциллографом, порождает погрешности измерений. Для достижения максимальной достоверности измерения сигналов рекомендуется калибровать пробник вместе с осциллографом. ■

СТРАСТЬ К НЕПРЕРЫВНОМУ СОВЕРШЕСТВОВАНИЮ

АКЦИОНЕРНОЕ ОБЩЕСТВО
ЭЛВИРА
ПРОИЗВОДИТЕЛЬНАЯ ФИРМА

СК4-БЕЛАН 400М
НОВЫЙ ФЛАГМАН
РОССИЙСКИХ СПЕКТРОАНАЛИЗАТОРОВ

СPECTRUM ANALYZER "SK4-BELAN 400" 3 MHz - 40 GHz

Marker
1.00000277 GHz
-2.81 dBm

Scale/Div
15.50 dB

ЗАО ПФ "ЭЛВИРА"
143983 МОСКОВСКАЯ область, г. ЖЕЛЕЗНОДОРОЖНЫЙ, ул. ЗАВОДСКАЯ, дом 10, стр. 1
Тел./факс: (495) 748-24-33, 748-2434, 527-1305 e-mail: pribor@elvira.ru, веб-страница: www.elvira.ru

SUCOFLEX 126 — инновационное развитие серии кабельных сборок SUCOFLEX 100

SUCOFLEX_126

сочетает в себе преимущества кабелей 100-й серии с плетеным и сплошным центральным проводником за счет инновационной технологии его формирования с опрессовкой.

- Применение до 26,5 ГГц
- Минимальный КСВН
- Отличная стабильность фазы и амплитуды
- Низкие потери
- Широкий ассортимент соединителей
- Дополнительные защиты
- Складские позиции



Технические характеристики

SUCOFLEX 126

SUCOFLEX 126E

SUCOFLEX 126EA

Масса, г/м	70	66	171
Мин. радиус изгиба (однократный), мм	16	16	30
Мин. радиус изгиба (многократный), мм	25	25	50
Диапазон рабочих температур, °С	-55...+125	-40...+85	-40...+85
Оболочка	FEP	PUR	PUR
Наличие защиты	нет	нет	да
Внешний диаметр, мм	5,5	5,5	10,3
Фазовая стабильность при изгибе °el/ГГц	<0,9	<0,9	<0,9
Фазовая стабильность в диапазоне температур (-40/+85 °С), ppm	<1500	<1500	<1500
Стабильность затухания при изгибе, дБ	±0,2	±0,2	±0,2
Стабильность затухания в диапазоне температур, %/°С	<0,2	<0,2	<0,2
Стабильность затухания при встряхивании, дБ	±0,1	±0,1	±0,1

Складские позиции SUCOFLEX_126_E / SUCOFLEX_126_EA

Артикул	Обозначение	Длина, мм	Макс. частота, ГГц
85072824	SF126E/SMAm/SMAm/500mm	500	18
85072825	SF126E/SMAm/SMAm/1000mm	1000	18
85072826	SF126E/PC35m/PC35m/1000mm	1000	26,5
85072828	SF126EA/Nm/Nm/1000mm	1000	18
85072827	SF126EA/SMAm/SMAm/1000mm	1000	18
85072829	SF126EA/Nm/Nf/1500mm	1500	18
85072830	SF126EA/Nm/Nm/1500mm	1500	18

Осциллографы смешанных сигналов серии MSO5 компании Tektronix

Владимир МАКАРЕНКО,
к. т. н.
v.makarenko@vdm.ais.ua

В статье приведена краткая информация о характеристиках новых осциллографов компании Tektronix серии MSO5 различных моделей. Благодаря высокой частоте дискретизации до 6,25 ГГц приборы могут исследовать сигналы в диапазоне частот до 2 ГГц в режиме реального времени. В режиме интерполяции эквивалентная частота дискретизации возрастает до 500 ГГц. Осциллографы разрешают одновременно анализировать восемь аналоговых или 64 цифровых сигнала, а также смешанные сигналы, что значительно расширяет возможности использования этих приборов. Большой объем памяти и высокая скорость сохранения измеренных значений помогают находить кратковременные выбросы и другие аномалии сигналов. Модификация осциллографов в низкопрофильном корпусе позволяет создавать системы сбора и обработки сигналов в стандартных 19-дюймовых корпусах.

Компания Tektronix, один из крупнейших производителей измерительного оборудования, выпустила новую серию цифровых осциллографов со значительно улучшенными характеристиками [1].

Осциллографы серии MSO5 имеют следующие отличия:

- самый большой в отрасли сенсорный дисплей;
- интерфейс пользователя, позволяющий управлять режимами работы жестами на экране;
- наличие универсальных входов Flex-Channel, каждый из которых может измерять один аналоговый или восемь цифровых сигналов;
- количество анализируемых аналоговых сигналов — до 8, цифровых — до 64;

- 12-разрядный АЦП для измерения параметров аналоговых сигналов (16-разрядный при частоте дискретизации менее 125 МГц).

Компанией Tektronix выпускается три модификации осциллографов с дисплеем (рис. 1) (4, 6 и 8 каналов) и низкопрофильный осциллограф (рис. 2), созданный на базе восьмиканального осциллографа MSO58 [2, 3].

Низкопрофильный осциллограф изготавливается в двух модификациях корпуса:

- для монтажа в стандартную 19-дюймовую стойку;
- в виде настольного прибора (по отдельному заказу).

Основные характеристики осциллографов серии MSO5 приведены в таблице.

Только перечисление основных функций уже дает представление о том, что это целая лаборатория в одном корпусе, позволяющая не только исследовать сигналы любой формы, но и генерировать их. А возможность масштабирования изображения на экране простым движением пальцев значительно повышает как скорость работы с осциллографом, так и ее удобство.

Технология FlexChannel обеспечивает максимальную гибкость использования входов системы. Преобразование аналогового входа в цифровой осуществляется присоединением специализированного пробника TLP058, предназначенного для подключения до восьми цифровых каналов (рис. 3).

С помощью таких пробников можно комбинировать для анализа число аналоговых и циф-



Рис. 1. Осциллограф MSO58



Рис. 2. Осциллограф MSO58LP (Low Profile):

а) стандартный корпус для монтажа в стойку; б) корпус в виде настольного прибора

Таблица. Основные характеристики осциллографов серии MSO5

Число входных каналов FlexChannel	4, 6 или 8 (каждый канал FlexChannel позволяет исследовать 1 аналоговый сигнал или 8 цифровых с пробником TLP058)
Полоса пропускания канала вертикального отклонения	350 и 500 МГц, 1 и 2 ГГц (требуется обновление)
Максимальная частота дискретизации в реальном времени	6,25 ГГц (в режиме интерполяции эквивалентна значению 500 ГГц)
Объем памяти для записи отсчетов	62,5 млн ячеек (в каждом канале) и 125 млн ячеек по отдельному заказу
Скорость захвата осциллограмм	Более 500 000 осциллограмм /с
АЦП	12-разрядный АЦП в канале вертикального отклонения (16 разрядов в режиме High Res mode)
Стандартные режимы синхронизации	По маске, по фронту/спаду, ширине импульса, длительности паузы, выполнению логических условий, по длительности фронта/спада, по совпадению параллельного кода, по последовательности импульсов
Возможности анализа и измерений	Анализ формы сигнала, измерения с помощью курсоров, построение вертикальных, горизонтальных и смешанных гистограмм
Количество видов измерений	36
Запись в сегментированную память	Быстрая, более 5 млн осциллограмм /с
Отображение на экране	Осциллограммы, гистограммы и спектры сигналов
Математические операции	Базовые арифметические функции, быстрое преобразование Фурье и обработка по формулам, введенным с помощью редактора уравнений
Поиск нужного фрагмента осциллограммы	По одному из критериев синхронизации
Измерение джиттера и фазового шума	Есть (по отдельному заказу расширенные функции измерения джиттера и построение глазковых диаграмм)
Анализ сигналов в последовательных шинах интерфейсов	PC, SPI, RS-232/422/485/UART, CAN, CAN FD, LIN, FlexRay, USB 2.0, Ethernet, I ² S, LJ, RJ, TDM, MIL-STD-1553, ARINC 429
Встроенный генератор сигналов произвольной формы	Максимальная частота формируемого сигнала — 50 МГц. Форма сигналов: синус, прямоугольный импульс, меандр, треугольный, пилообразный, постоянное напряжение, Гауссов импульс, импульс Лоренца, экспоненциальный фронт или спад, sin(x)/x, белый шум, гаверсинус, кардиосигнал
Встроенный 4-разрядный цифровой вольтметр	Измеряет среднеквадратическое значение переменного напряжения, постоянное напряжение и сумму переменного и постоянного напряжений (бесплатно при условии регистрации на сайте компании)
Счетчик синхроимпульсов	8-разрядный
Дисплей	TFT-дисплей 15,6 дюйма по диагонали, разрешающая способность 1920×1080 точек, сенсорный, емкостный (multi-touch)
Интерфейсы внешних устройств	7 портов USB Host, 1 порт USB De-vi-ce, Ethernet (10/100/1000 Base-T Ethernet; LXI Compliant), Display Port, DVI-D, Video Out
Управление	Удаленный контроль и управление осциллографом по локальной сети через стандартный веб-браузер
Стандартные пробники	10 МОм /4 пФ
Гарантия	3 года
Габаритные размеры	309×454×204 мм
Масса	11,4 кг



Рис. 3. Пробник для анализа цифровых сигналов TLP058



Рис. 4. Контактные площадки для подключения цифровых входов

ровых каналов. Максимальное количество аналоговых каналов равно восьми, а при подключении ко всем входам пробников TLP058 есть возможность анализировать до 64 цифровых

каналов. Подключение цифровых входов обеспечивается через контактные площадки (рис. 4), расположенные рядом с разъемом BNC для подсоединения аналогового сигнала.

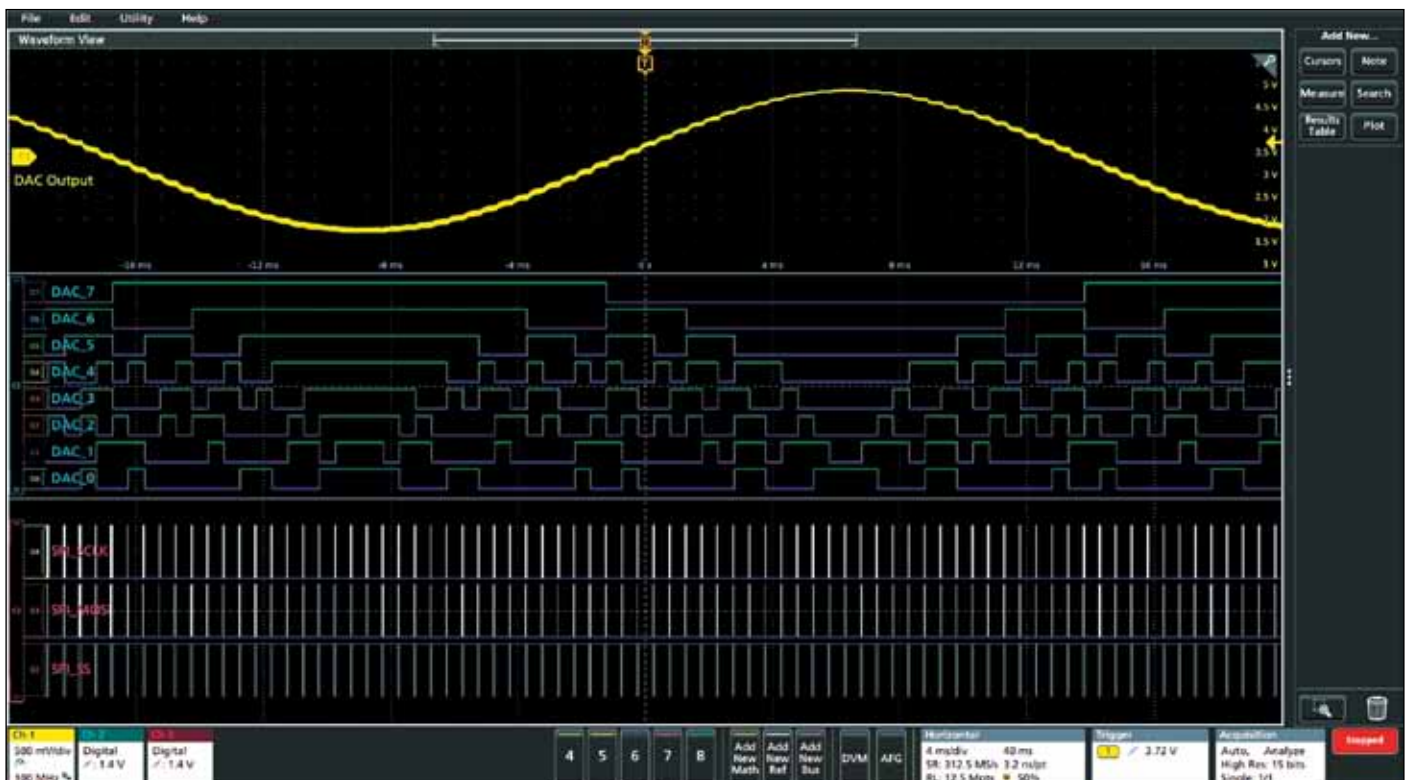


Рис. 5. Пример отображения на экране результатов анализа одного аналогового и 11 цифровых сигналов

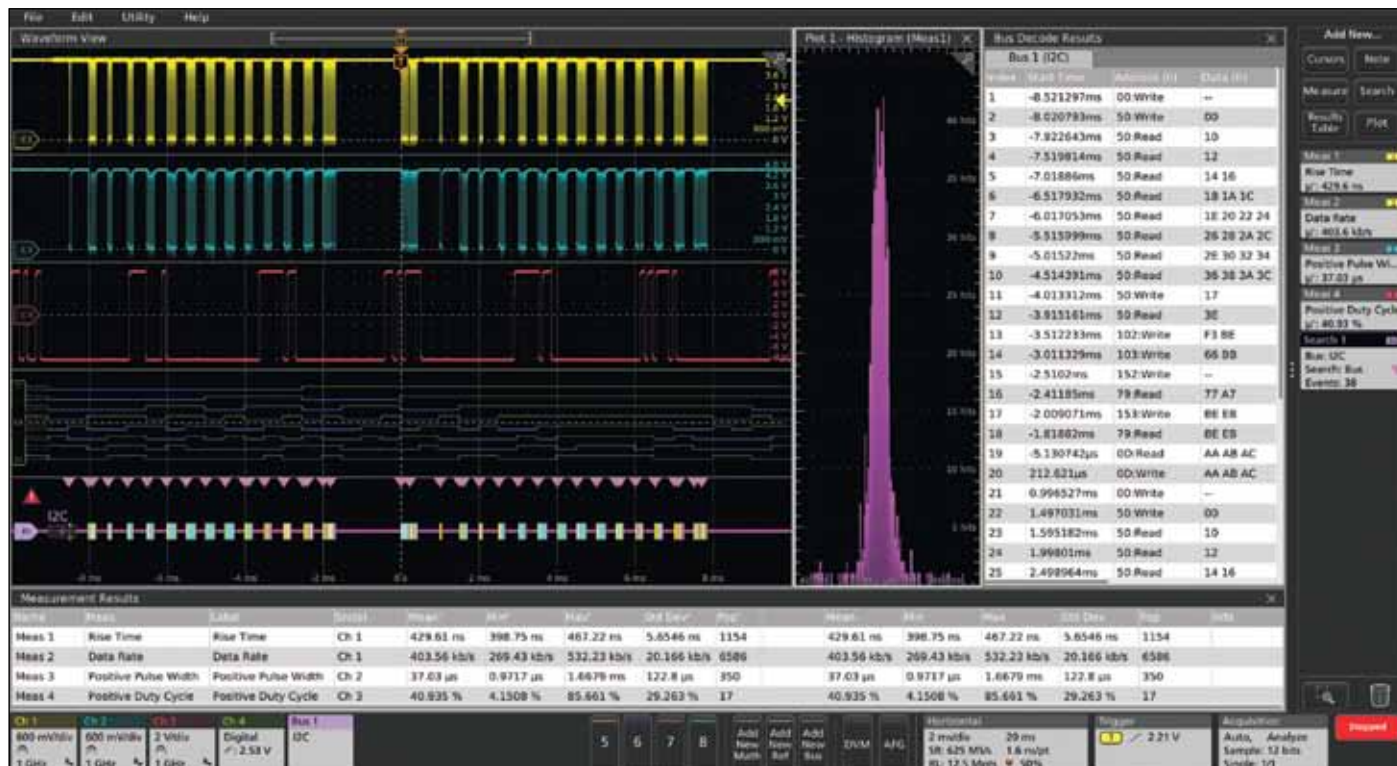


Рис. 6. Пример отображения на экране осциллограмм, гистограммы и таблиц с параметрами сигналов последовательных шин

На рис. 5 приведен пример отображения на экране результатов анализа одного аналогового и 11 цифровых сигналов. Каждый канал осциллографа имеет цветовую маркировку, по которой очень легко ориентироваться и определять, где отображаются сигналы различных источников. На рис. 5 приведена осциллограмма сигнала на выходе 8-разрядного ЦАП (первый канал желтого цвета), входные сигналы ЦАП (второй канал зеленого цвета) и сигналы интерфейса SPI (третий канал красного цвета). В нижней части экрана выводится информация о номере канала и характере исследуемого сигнала и другие параметры. На этом рисунке хорошо видно, что в правой части экрана находятся сенсорные органы управления меню.

В осциллографах 5-й серии MSO используется революционный подход в отображении сигналов на дисплее. При выводе большого числа каналов на экран в обычных осциллографах необходимо вручную изменять амплитуды сигналов и перемещать их по вертикали для того, чтобы они не перекрывались. В новых осциллографах эта процедура автоматизирована. При отключении какого-либо источника сигнала автоматически изменяется амплитуда отображаемых сигналов и их положение таким образом, чтобы они не перекрывались. Аналогичные процессы происходят и при добавлении новых источников сигналов.

Благодаря дисплею большого размера с высоким разрешением на экран можно выводить не только осциллограммы, но и таблицы, графики и другую вспомогательную информацию (рис. 6).

Дружественный пользовательский интерфейс помогает сосредоточиться на задаче измерения. Панель настроек позволяет быстро задать основные параметры и легко осуществлять управление сигналами.

В нижней части экрана отображаются значки каналов и органов управления. Одним касанием экрана можно включить или выключить ка-

нал, активировать математическую обработку сигналов, добавить опорный сигнал, включить анализ сигналов в последовательных шинах, встроенный генератор сигналов произвольной формы (AFG) и встроенный цифровой вольтметр (DVM). Кроме того, отображаются параметры развертки, чувствительности, частоты дискретизации, синхронизации, режимы работы, разрядность АЦП (рис. 5 и 6).

Сенсорный емкостный экран с пятью точками касания предусматривает выполнение масштабирования аналогично тому, как это реализовано в смартфонах и планшетных компьютерах. Движением пальцев можно изменять масштаб изображения, перетаскивать сигналы по экрану — как по вертикали, так и по горизонтали. Удалить сигнал с экрана легко простым перетаскиванием его в корзину, расположенную в правом нижнем углу.

В правой части экрана находится меню, с помощью которого можно задать режимы измерения, параметры синхронизации, математическую обработку сигналов и другие характеристики. Подробно возможности меню описаны в руководстве пользователя [4].

Кроме экранного меню, осциллограф снабжен и традиционными органами управления (рис. 7), не требующими каких-либо пояснений.

В приборах серии MSO5 впервые реализована операционная система Windows. Если к осциллографу подсоединен твердотельный накопитель (SSD) с установленной Windows 10, то пользователь получает возможность вывести на экран рабочий стол ОС, свернув экран осциллографа либо подключив

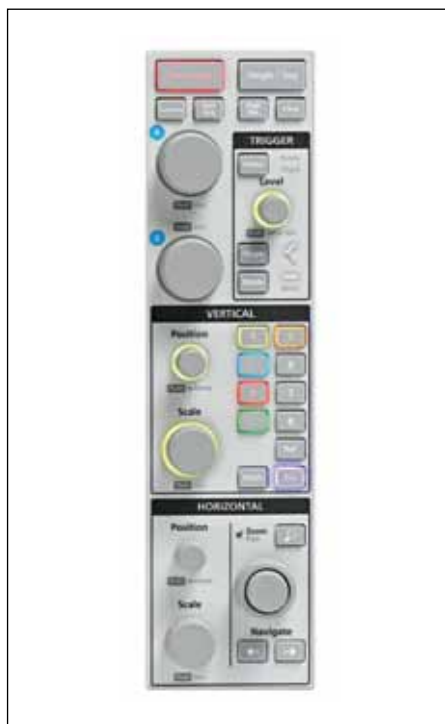


Рис. 7. Панель управления осциллографа MSO58

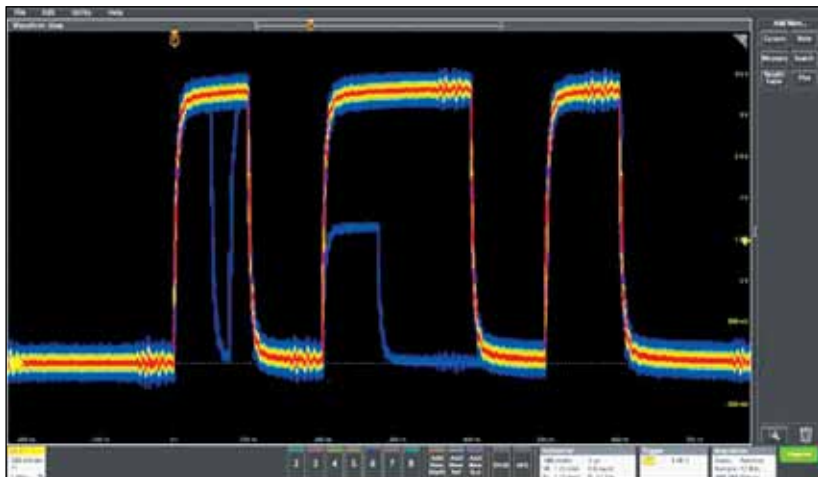


Рис. 8. Регистрация кратковременных выбросов в сигналах при использовании технологии Digital Phosphor with FastAcq

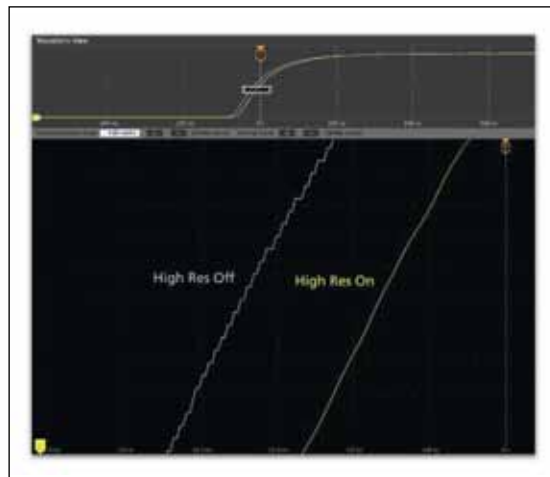


Рис. 9. Различие формы сигнала в режиме обычного (High Res Off) и высокого (High Res On) разрешения

дополнительный дисплей, на котором будет отображен рабочий стол Windows, задавать алгоритмы обработки измеряемых сигналов, устанавливать дополнительное ПО для проведения измерений и анализа, а также использовать осциллограф как персональный компьютер. При подключении внешнего SSD на панели доступа в нижней части экрана появляется соответствующий значок.

При отсутствии внешнего накопителя осциллограф действует в автономном режиме и установка дополнительного ПО не предусмотрена, поэтому при работе можно обращаться только к заложенным в прибор функциям.

В осциллографе используется фирменная технология «Цифрового фосфора» (Digital Phosphor with FastAcq) [5]. Высокая скорость записи реализаций сигнала в память (свыше 500 000 операций/с) позволяет регистрировать кратковременные выбросы и другие аномалии сигнала, которые невозможно зарегистрировать в обычном режиме (рис. 8).

К основным достоинствам новых осциллографов следует отнести и самую высокую в отрасли разрешающую способность в канале вертикального отклонения. Устройства не только оснащены 12-разрядными АЦП, действующими во всем диапазоне частот входного сигнала и частоты дискретиза-

ции, что само по себе превосходит параметры всех выпускавшихся ранее осциллографов, но и при частоте дискретизации менее 125 МГц число разрядов увеличивается до 16. Кроме того, в осциллографах предусмотрены цифровые КИХ-фильтры с конечной импульсной характеристикой, в которых автоматически меняется полоса пропускания при изменении частоты дискретизации в режиме высокого разрешения (High Res), чем и обеспечивается широкий динамический диапазон АЦП. На рис. 9 отчетливо видно различие в осциллограммах при включенном и выключенном режимах высокого разрешения.

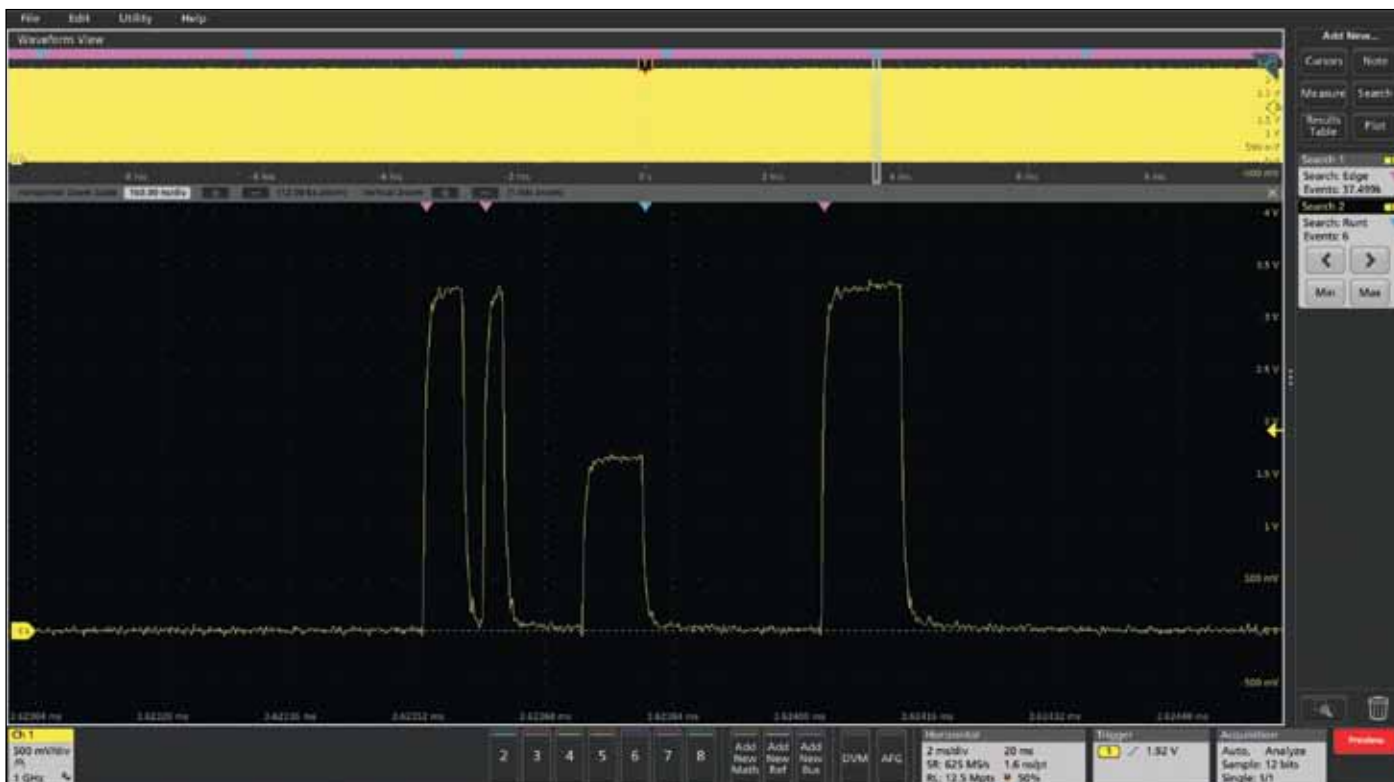


Рис. 10. Масштабированный участок записанной в память осциллограммы



Рис. 11. Вид окна MSO58 при измерении параметров мощности

Режимы работы системы синхронизации мало отличаются от других осциллографов, поэтому не будем на них останавливаться. А вот режим навигации и поиска, благодаря большому объему оперативной памяти, наличию сенсорного дисплея с управлением жестами и обновленного ПО Wave Inspector, имеет свои особенности. Можно одним касанием пальца выбрать область сигнала для детального исследования и движением двух пальцев масштабировать ее до нужной величины.

Функция поиска находит нужный фрагмент сигнала по заданным параметрам или событиям. Все события, найденные пользователем, помечаются метками, и переключаться между ними можно очень быстро, используя две кнопки: «предыдущее» (<) или «последующее» (>), расположенные в правой части экрана (рис. 10).

Значок поиска находится в правой части экрана. Поиск можно задать по следующим параметрам: по фронту, длительности импульса, длительности паузы, маске, окну, логическому условию, длительности фронта, спада и удержания, длительности фронта/спада, коду параллельной/последовательной шины.

Нужно упомянуть еще об одной особенности осциллографов серии MSO5 — это возможность анализа в автоматическом режиме параметров сигналов мощных источников питания 5-PWR/SUP5-PWR (по отдельному заказу). При анализе можно получить информацию о качестве электроэнергии, коэффициенте гармоник сетевого напряжения, о полной, активной и реактивной мощности, коэффициенте мощности, потерях на переключение, о безопасной области работы, параметрах модуляции, уровне пульсаций, скорости изменения тока и напряжения (dv/dt и dil/dt), а также обеспечить измерение значений напряжения, временных параметров сигналов и много другого (рис. 11).

Осциллограф позволяет осуществлять дистанционные измерения, применяя встроенный электронный e-Score, через стандартный веб-браузер — достаточно ввести имя осциллографа или его IP-адрес для доступа в Интернет. Кроме того, можно использовать удаленный рабочий стол Windows для подключения к осциллографу и дистанционного управления всеми режимами работы.

Стандартный протокол промышленного интерфейса TekVisa предусматривает работу с приложениями Windows для анализа данных и формирования документации. Набор драйверов IVICOM предо-



Рис. 12. Расположение разъемов на задней панели осциллографа MSO58

ставляет возможность подключить осциллограф к внешнему ПК через сеть или разъем USBTMC.

На задней панели осциллографа находятся все коммуникационные разъемы, разъем питания и выходы генераторов сигнала опорной частоты и произвольной формы сигнала (рис. 12).

Описать все функции приборов серии MSO5 в рамках одной статьи достаточно сложно из-за их большого количества. Однако даже приведенная в статье информация позволяет сделать вывод о достоинствах устройств новой серии. Подробнее ознакомиться с параметрами и порядком работы с осциллографами серии MSO5 можно в [1–4] и на сайте компании Tektronix.

Литература

- www.tek.com/oscilloscope/5-series-mso-mixed-signal-oscilloscope#
- www.tek.com/datasheet/mixed-signal-oscilloscope-datasheet
- www.ru.tek.com/link-click-count?url=http%3A//download.tek.com/datasheet/5-Series-MSO-MSO58LP-Oscilloscope-Datasheet-48W612750.pdf&nid=231476
- www.tek.com/oscilloscope/5-series-mso-mixed-signal-oscilloscope-manual/5-series-mixed-signal-oscilloscope
- Макаренко В. В. Цифровые осциллографы серии TDS5000 компании Tektronix // Электронные компоненты и системы. 2005. № 2.

Измерение отклика контура регулирования с использованием осциллографов InfiniiVision X-Series компании Keysight на примере стабилизатора напряжения

Одним из наиболее важных моментов при проектировании любой системы, имеющей в своем составе контур регулирования, в том числе и стабилизаторов напряжения, является правильный расчет цепи обратной связи (feedback loop), а для стабилизатора — еще и методологии введения соответствующей компенсации. Если параметры контура обратной связи будут рассчитаны неправильно, то преобразователь может оказаться нестабильным и иметь сбой при регулировании, то есть, проще говоря, не сможет эффективно выполнять свою основную функцию — стабилизировать выходное напряжение или ток в условиях возмущающих воздействий. Однако проблема в том, что здесь имеется много неопределенностей, связанных как с конкретным схемотехническим решением, так и с его конструктивным воплощением в конечном изделии.

Владимир РЕНТЮК
Rvk.modul@gmail.com

Назначением и основной функцией петли обратной связи в стабилизаторах является поддержание выходного напряжения или тока на заданном фиксированном уровне, который зависит только от величины опорного значения. То есть на него не должны влиять ни нагрузка, ни флуктуации входного напряжения, ни изменения условий окружающей среды. На первый взгляд, это реализуется относительно просто, но лишь для статических или медленно изме-

няющихся воздействий при функционировании преобразователя. Однако для обработки динамического, скачкообразного изменения указанных условий создание петли обратной связи становится весьма непростой задачей. Особенно сложной она представляется, когда петля контура регулирования охватывает не только саму схему стабилизатора, но и, например, его выходной фильтр [1]. Кроме того, при расчетах и моделировании мы не всегда имеем возможность учесть все факторы вли-

яния, а в само уравнение, описывающее поведение петли регулирования, могут попасть величины с высокой неопределенностью, вызывающей вызывающей некоторые компромиссы. Такая ситуация знакома всем, кто хоть раз в жизни проектировал пропорционально-интегрально-дифференцирующий регулятор (ПИД-регулятор) — устройство в управляющем контуре с обратной связью, которое используется в системах автоматического управления для формирования управ-



Рис. 1. Осциллографы InfiniiVision X-Series компании Keysight Technologies Inc.

ляющего сигнала с целью получения необходимой точности и качества переходного процесса при каких-либо возмущающих воздействиях.

К решению этой проблемы мы подойдем комплексно и, выполнив оценочный расчет, обратимся к опыту, который, как учит нас философия, является ведущим критерием истины, — т. е. к практике, включающей материальное производство (в нашем случае — создание прототипа) и накопленный опыт, который позволит нам выбрать необходимую топологию стабилизатора или блока питания и сделать оценочный расчет. Именно опыт и эксперимент дополняют требование по логической согласованности всей цепочки проектирования конечного продукта. А разрешить парадоксы в этой работе нам помогут осциллографы X-серии InfiniiVision компании Keysight Technologies Inc. (рис. 1) с дополнительными опциями.

Осциллограф для проверки и измерений характеристик источников питания, совместно с амперметром и вольтметром, несомненно является основным инструментом измерения. Большинство современных приборов, в том числе и осциллографы InfiniiVision X-Series 3000T [2], 4000X [3] и 6000X [4] компании Keysight Technologies Inc., к которым для измерения источников питания предлагаются специальные опции DSOX3PWR, DSOX4PWR, DSOX6PWR [5], позволяют автоматизировать измерения многих весьма важных параметров. В качестве примера на рис. 2 показан список характеристик источников питания, которые можно получить на осциллографах InfiniiVision 3000X с помощью программы DSOX3PWR, а сам перечень этих функций приведен ниже.

Измерение параметров входного сигнала:

- качество электрической энергии: активная мощность, полная мощность, реактивная мощность, коэффициент мощности и коэффициент амплитуды (для напряжения и силы тока), угол сдвига фаз;
- гармоники тока (на основе стандарта IEC 61000-3-2 для изделий класса A, B, C и D) выводятся в табличной форме или в виде гистограммы, вместе с полным гармоническим искажением THD;
- пусковой ток.

Измерение параметров импульсных источников питания:

- сопротивление открытого канала $R_{ds(on)}$ ключа и напряжение насыщения коллектор-эмиттер $V_{ce(sat)}$ или напряжение на открытом МОП-транзисторе, который используется чаще;
- потери на переключение (потери мощности и энергии всегда основаны на $V_{xb} R_{ds(on)}$ или $V_{ce(sat)}$ только во время фазы проводимости);
- скорость нарастания напряжения и тока (dv/dt и di/dt);
- анализ модуляции (коэффициент заполнения, длительность импульса, период и рабочая частота и т. д. как изменение по времени).

Измерение параметров выходного сигнала:

- пульсации выходного напряжения;
 - время включения/выключения;
 - переходная характеристика, позволяющая выполнить анализ переходных процессов;
 - коэффициент полезного действия (в режимах преобразования AC/DC, DC/AC, AC/AC или DC/DC, выбираемых пользователем).
- Измерение частотной характеристики (использует встроенный функциональный генератор WaveGen/AWG, дополнительный генератор не требуется):
- коэффициент подавления нестабильности питания (PSRR);
 - отклик контура управления (диаграмма Боде).

Как видно из приведенного перечня, эти программы, имеющие такие средства измерения, как осциллографы InfiniiVision X-Series, обеспечивают полный набор измерений и анализа параметров источников питания, позволяющих оценить эффективность и надежность как линейных, так и импульсных стабилизаторов напряжения различных топологий.

Однако в рамках настоящей статьи остановимся лишь на двух измерениях, непосредственно связанных с работой петли регулирования. А именно на определении коэффициента подавления нестабильности питания (PSRR, power supply rejection ratio), иногда воспринимаемого как подавление пульсаций напряжения питания, что верно по отношению к операционному усилителю и не совсем верно по отношению к источникам питания, поскольку для последнего это понятие имеет



Рис. 2. Прикладная программа DSOX3PWR для измерения и анализа мощности для осциллографов серии InfiniiVision 3000X от компании Keysight
Примечание. На заднем плане — напряжение на силовом ключе обратного преобразователя.

более широкое значение. И одной из уникальных доступных возможностей, которая открывается с помощью средств измерений, предлагаемых компанией Keysight, — на получении характеристик контура управления в виде диаграммы Боде (представление частотного отклика линейной стационарной системы в логарифмическом масштабе).

Коэффициент подавления нестабильности питания (PSRR)

Почему мы решили уделить внимание столь обычному на первый взгляд параметру? Дело в том, что спецификации на стабилизаторы напряжения приводят его на одной частоте, которая не всегда актуальна для конкретного проекта. Чтобы не быть голословными, обратимся к [8]: мы видим, что для стабилизатора LM2931 интересующий нас параметр задан на частоте 120 Гц. А у нас, например, при использовании распределенного питания по технологии PoL (Point of Load — «питание в нагрузку», то есть источник питания находится в непосредственной близости к питаемой нагрузке) он запитан от DC/DC-преобразователя с рабочей частотой 200 кГц. И хотя далее в спецификации приведен так называемый типовой график зависимости PSRR от частоты, будем ли мы полностью уверены в эффективном подавлении интересующего нас спектра частот в выбранном схемотехническом решении с входными/выходными фильтрами и на разведенной нами печатной плате? Думаю, это следует проверить. Чем мы, собственно, и займемся.

Блок-схема, использованная для измерения коэффициента подавления нестабильности питания (PSRR), показана на рис. 3. Данный параметр дает представление о том, насколько хорошо выбранное проектировщиком устройство для питания цепи. Такое устройство, как DC/DC-преобразователь или линейный стабилизатор с малым падением напряжения на регулирующем элементе (LDO-стабилизатор), способно подавить (в общем понимании отфильтровать) различные частотные составляющие, вводимые на его вход. Другими словами, какая часть сигнала помехи, введенного на входе, достигает его выхода.

Для проведения оценки PSRR в напряжении постоянного тока, подаваемое на вход стабилизатора, необходимо ввести сигнал помехи. Для этого обычно применяют синусоидальный сигнал, качающийся в определенной, интересующей разработчика полосе частот. Ввод такой помехи осуществляется через трансформатор, выполняющий роль суммирующего DC+AC-устройства, например J2120A компании Picotest [9] (рис. 4). Это не простой трансформатор, его основные характеристики:

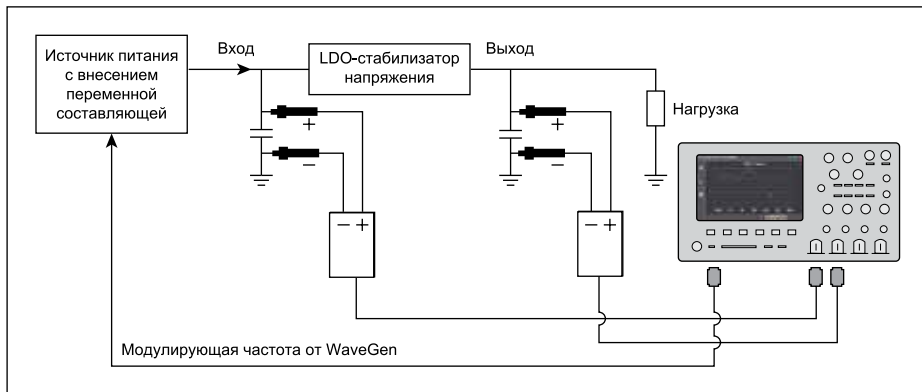


Рис. 3. PSRR определяется как отношение нестабильности входного напряжения (пульсации в широком диапазоне частот) по сравнению с пульсациями напряжения на выходе



Рис. 4. Модулирующий трансформатор Line Injector J2120A компании Picotest

- полоса рабочих частот: 10 Гц – 10 МГц;
- низкие собственные потери;
- максимальный рабочий ток: 5 А;
- максимальное входное рабочее напряжение постоянного тока: 50 В.

Как мы видим, J2120A идеален для интересующей нас цели. Измерительная система измеряет уровни переменной составляющей входного и выходного напряжения, а затем на каждой частоте в диапазоне развертки вычисляет коэффициент подавления, сам PSRR выражается в дБ как:

$$PSRR = 20 \log \frac{Ripple\ input\ (V_{in})}{Ripple\ input\ (V_{out})}$$

Некоторые инженеры утверждают, что в этой формуле необходимо поменять местами числитель и знаменатель. Но тогда получится формула усиления (A), а не ослабления. Ослабление является величиной, обратной коэффициенту усиления.

Встроенный в осциллограф генератор вместе с опцией измерения характеристик источников питания, имеющейся в осциллографах InfiniiVision X-серии компании Keysight, впервые позволил проводить измерение частотной характеристики PSRR непосредственно осциллографом. Измерения частотной характеристики PSRR, как правило, требуют

использования дорогостоящего анализатора, оснащенного портом смещения по постоянному напряжению, такого как анализаторы электрических схем ENA от Keysight.

Опция DSOX3PWR/DSOX4PWR/DSOX6PWR использует встроенный, снабженный разъемом BNC выход WinGen осциллографов InfiniiVision, который в режиме качающейся частоты генерирует частоты в заданной полосе, предоставляя разработчику одно общее решение и значительно уменьшая стоимость таких исследований.

Порядок выполнения измерения PSRR

Для выполнения измерения частотной зависимости PSRR с помощью осциллографа InfiniiVision X-Series с опцией измерения параметров источников питания, сначала выберите измерение PSRR из списка возможных (рис. 2), а затем обратитесь к меню «**Настройка и применение**» (рис. 5). Начнем измерение с использованием модуляции входного напряжения постоянного тока в полосе частот 100 Гц – 20 МГц с числом отсчетов на декаду 20 и двойной амплитудой переменной составляющей 130 мВ (рис. 5). Затем, чтобы начать проверку, нажмем **Apply** («**Применить**»).

На рис. 6 показан график подавления частот, полученный в результате измерения. Здесь мы видим неравномерность, присутствующую на низких частотах и свидетельствующую о том, что фактическое отношение сигнал/шум (SNR), оказавшееся на некоторых частотах слишком низким, повлияло на точность наших измерений. Один из способов улучшения SNR — простое увеличение амплитуды во всем диапазоне частот. Однако такое увеличение амплитуды помехи иногда приводит к искажениям результатов уже в других областях частотного спектра.

Лучшее решение, позволяющее сократить влияние SNR на результаты измерений, — специальная настройка амплитуд испытательного напряжения благодаря возможности задать амплитудный профиль рассматриваемых средств измерения (рис. 7). С профилированием амплитуды можно проводить испытания при более низких амплитудах на частотах, где тестируемое устройство чувствительно к уровню помех, и при более высоких амплитудах, где устройство менее чувствительно к вносимым искажениям.

На рис. 8 показано измерение PSRR, основанное на использовании настраиваемой амплитуды. Обратите внимание, что теперь неравномерность из-за недостаточного отношения сигнал/шум сведена к минимуму.

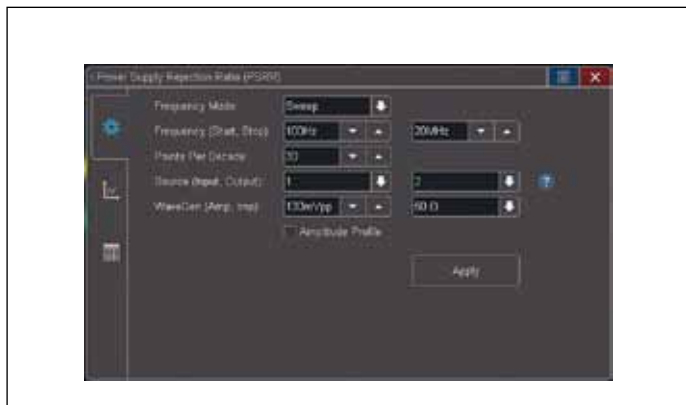


Рис. 5. Установки параметров для измерения PSRR

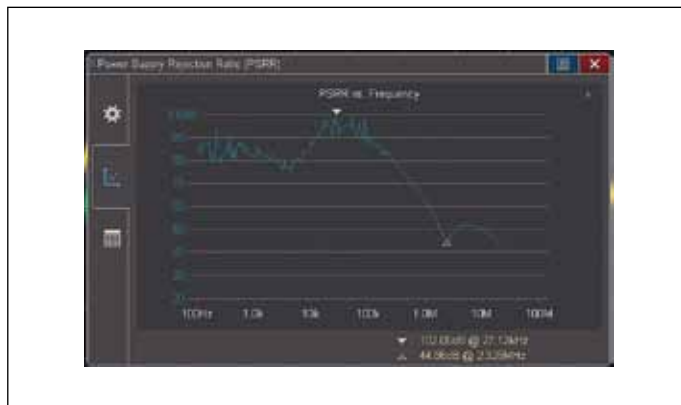


Рис. 6. Исходные результаты измерения PSRR с использованием на всех частотах фиксированного значения двойной амплитуды



Рис. 7. Использование профилирования амплитуды для оптимизации влияния на измерения отношения сигнал/шум при измерении PSRR

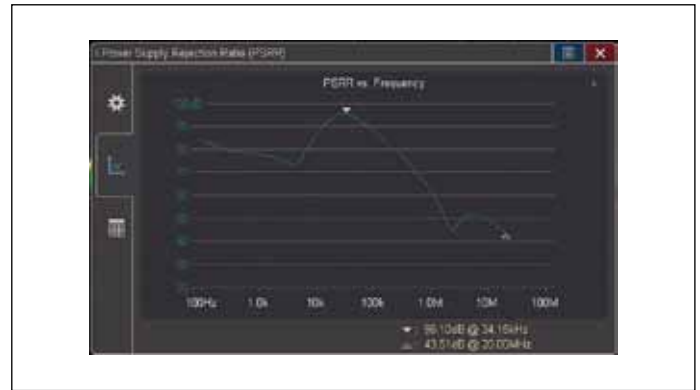


Рис. 8. График PSRR с использованием профилирования амплитуды

Теперь с помощью курсоров можно измерить максимальное подавление в 96,1 дБ на частоте 34,15 кГц и минимальное подавление в 43,51 дБ на частоте 20 МГц (конечная испытательная частота).

Но как определить оптимальные амплитуды? Одно из преимуществ осциллографов Keysight заключается в том, что во время тестирования есть возможность наблюдать искажение во временной области. Если синусоидальный сигнал на выходе начинает дрожать, иметь ограничения или его форма выглядит треугольной, а не синусоидальной, то, вероятно, из-за перегрузки устройства возникают искажения. Оптимизация тестовых амплитуд, способствующая достижению наилучших измерений динамического диапазона, часто становится итерационным процессом и требует многократных измерений частотной характеристики. Но при оценке отклика в частотной области на основе осциллограммы от осциллографов Keysight понадобится значительно меньше итераций.

Обратите внимание, что можно проводить измерение PSRR и на одной частоте. Это позволяет протестировать одну частоту, а затем выполнить ручную настройку амплитуды и частоты в меню настройки WaveGen-области, визуально отслеживая повторяющиеся формы во временной области на дисплее осциллографа. Более подробно процесс измерения PSRR изложен в [7].

Отклик контура управления (диаграмма Бode)

Если смотреть в общем, то источник питания на самом деле является усилителем с контуром управления в виде отрицательной обратной связи (рис. 9). Это означает, что, хотя вы можете думать об источнике питания как об усилителе постоянного тока, он фактически усиливает и переменный ток. Это необходимо для того, чтобы реагировать на изменения условий функционирования, например на изменение его нагрузки. Здесь наиболее критичным становится сброс/наброс нагрузки, то есть нагрузка су-

щественно меняется скачком в ту или иную сторону.

Для начала нужно вкратце разобраться, в чем суть проблемы и где скрывается корень зла. Если углубиться в теорию, проблема одна, а причин ее появления две. Во-первых, как можно видеть из [1], это перенос цепи регулирующей обратной связи за выходной LC-фильтр с целью поддержания стабильного напряжения после фильтрации. Во-вторых, это природа топологий, в которых выходной дроссель работает с непрерывным током через диод (например, в повышающих, повышающе/понижающих, обратных ходовых и прямоходовых преобразователях), время проводимости диода добавляет задержку в цепи обратной связи. Это связано с тем, что когда нагрузка резко возрастает, то для передачи большей энергии в катушку индуктивности рабочий цикл должен быть временно увеличен. Тем не менее рабочий цикл большой длительности приводит к сокращению времени проводящего состояния диода, так что средний ток через диод в период выключения фактически уменьшается.

По мере того как через диод протекает выходной ток, он также уменьшается. Это условие сохраняется до тех пор, пока средний ток дросселя медленно увеличивается и ток диода достигает заданного значения. Это явление, когда ток через диод должен сначала уменьшиться, прежде чем начать увеличиваться, известно как нестабильность правой полуплоскости (Right Half Plane instability, или RHP instability), потому что выходной ток временно находится в противофазе с рабочим циклом, создавая плавающий ноль. RHP-нестабильность практически невозможно компенсировать, поскольку ноль изменяется еще и с током нагрузки.

Решение состоит в том, чтобы выбрать параметры петли обратной связи с частотой среза существенно ниже самой низкой частоты появления RHP нулей (это имеет определенный недостаток, поскольку приводит к ухудшению времени реакции DC/DC-преобразователя на ступенчатое изменение нагрузки). Полное описание данной проблемы не входит в тему настоящей статьи, поскольку эта тема сама по себе до-

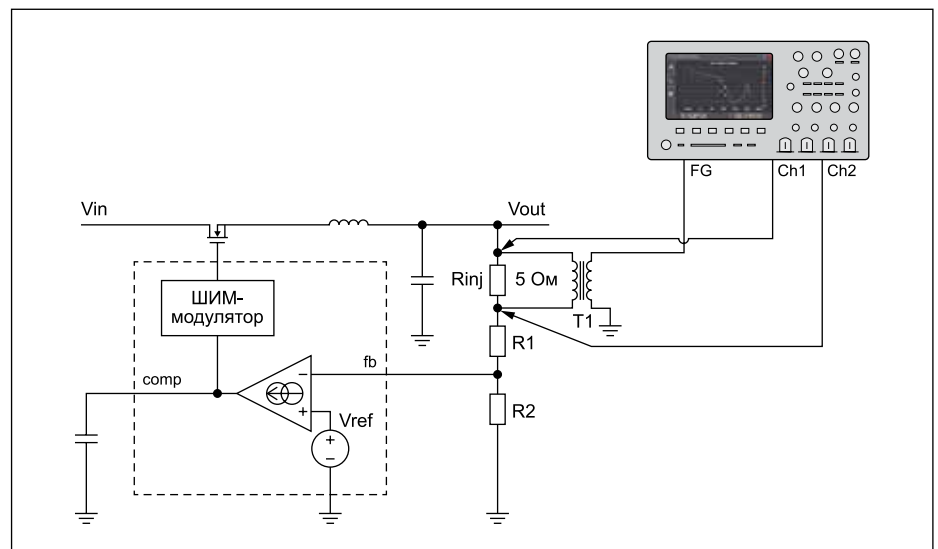


Рис. 9. Цепь обратной связи с замкнутым контуром регулирования и подключение к ней многофункционального осциллографа InfiniVision 3000X для проверки ответной реакции

статочна сложна и требует отдельного описания, более детально с ней можно ознакомиться в [5]. И если первый ноль в правой полуплоскости, как показано в [1], можно смоделировать и подавить, то со второй проблемой нужно изрядно повозиться. И вот здесь уже никак не обойтись без экспериментальных исследований.

Стабильность поведения контура обратной связи можно выяснить опытным путем с использованием прибора для построения диаграммы Боде (логарифмическая амплитудно-фазовая частотная характеристика), которая дает представление частотного отклика линейной стационарной системы в логарифмическом масштабе.

Выполнение проверки реакции в виде ответа контура регулирования выходного напряжения требует, чтобы вы имели возможность вводить в канал обратной связи контура управления сигнал ошибки в определенном диапазоне частот. На схеме (рис. 10) цепочка в виде резистивного делителя R1 и R2 является цепью обратной связи. Чтобы ввести сигнал ошибки, в контур обратной связи должен быть добавлен резистор с небольшим номиналом, не оказывающим заметного влияния на цепь обратной связи. Резистор Rinj номиналом 5 Ом, показанный на этой схеме, незначителен по сравнению с последовательным импедансом R1 и R2 [11].

С помощью низкоомного резистора (Rinj) в ходе работы над проектом для его отладки можно вводить те или иные воздействия и проверять ответную реакцию. Как правило, для этого в контур управления вводится синусоидальный сигнал. Необходимо отметить следующее: чтобы сигнал возмущения был изолирован и не вызывал смещения по постоянному току, в цепи ввода требуется сопротивление развязывающий трансформатор (T1, рис. 10). Он может быть, например, такой же, как в предыдущем примере, а именно J2101A компании Picotest. Частота этого внешнего синусоидального сигнала линейно возрастает вплоть до уровня возмущения на выходе, равного по уровню возмущающему сигналу. Усиление в данном случае составляет единицу, и таким образом, частота возмущающего сигнала равна частоте перехода контура обратной связи. Разность фаз между возмущающим сигналом и выходным сигналом и является запасом по фазе. При дальнейшем увеличении частоты до тех пор, пока разность фаз не достигнет значения -180° , может быть найден запас по усилению.

Как известно, измерение оценки отклика или реакции на возмущающее воздействие обычно выполняется с помощью анализаторов низкочастотных цепей или дополнительных внешних генераторов. Но поскольку осциллографы InfiniiVision X-Series снабжены встроенным функциональным генератором WaveGen/AWG, они также могут быть успешно использованы для выполнения интересующего нас измерения.



Рис. 10. Проверка контура регулирования с использованием трансформатора тока Picotest J2101A

Порядок измерения отклика контура регулирования

На рис. 10 показана фотография вспомогательного оборудования, предназначенного для проведения тестирования контура управления на оценочной плате импульсного источника питания.

Для определения поведения контура регулирования посредством осциллографа InfiniiVision X-Series с опцией измерения параметров источников питания сначала выберите нужный тип измерения из списка возможных (рис. 2), а затем — меню «**Настройка и применение**» (рис. 11). Начнем измерение с использованием модуляции входного напряжения постоянного тока в полосе частот 100 Гц – 20 МГц с числом отсчетов на декаду 10 и двойной амплитудой переменной составляющей 200 мВ с выходным сопротивлением 50 Ом. Поскольку наш изолирующий трансформатор 1:1 нагружен на 5 Ом, то фактическое дифференциальное испытательное напряжение на измерительном резисторе Rinj будет равно примерно 36 мВ (п-п) или 13 мВ (с.к.з.).

Обратите внимание, что большинство автономных анализаторов амплитудно-частотных характеристик (FRA) и/или векторных анализаторов (VNA) устанавливают испытательные сигналы или по их амплитудному значению, или в виде среднеквадратичных уровней напряжения на нагрузке 50 Ом или в единицах дБм. Если вы планируете сравнивать результаты тестов по нескольким приборам (осциллограф, FRA, VNA), убедитесь, что тестовые амплитуды одинаковы, даже если их устанавливаемые единицы могут быть разными: В (п-п), В (с.к.з.), дБм.

Затем, чтобы начать проверку, нажмите Apply («Применить»). На рис. 12 зеленая трасса отображает график амплитудно-частотной характеристики (АЧХ), а оранжевая трасса — фазочастотной (ФЧХ) в заданной полосе частот 100 Гц – 20 МГц. Осциллограф в нижней части экрана также автоматически показывает измерения фазового запаса (PM) и запаса по коэффициенту усиления (GM).

В этом тесте мы так же, как и в предыдущем примере, видим неравномерность в области низких частот. Это тоже следствие влияния SNR на некоторых тестовых частотах, и здесь простое увеличение амплитуды вводимого сигнала может исказить итоговый результат. Хуже того, увеличение амплитуды испытаний иногда вызывает искажение, которое также способно привести к неправильным измерениям частоты единичного усиления и переходу фазы в правую полуплоскость (о проблемах, связанных с этим явлением, мы уже кратко говорили выше). Так что и здесь можно воспользоваться профилированием амплитуды (рис. 13). Тут надо учитывать, что поведение обратной связи в стабилизаторах напряжения обычно наиболее неопределенно вблизи частоты с уровнем 0 дБ, что для данного примера составляет приблизительно 60 кГц.

На рис. 14 показаны графики АЧХ и ФЧХ контура управления на основе использования индивидуальных тестовых амплитуд. Обратите внимание, что теперь неравномерности из-за недостаточного отношения сигнал/шум сведены к минимуму.

Как и в предыдущем примере, необходимо задать вопрос: как мы можем определить оптимальные амплитуды? Некоторые инженеры рекомендуют начинать с относительно

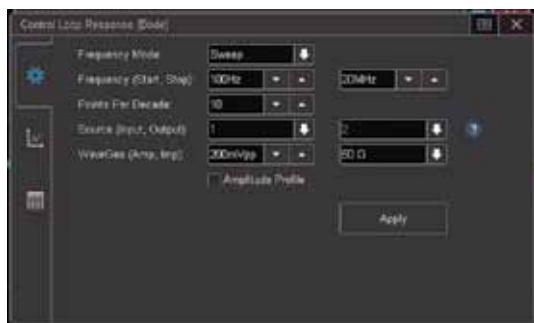


Рис. 11. Установки параметров теста ответа контура управления

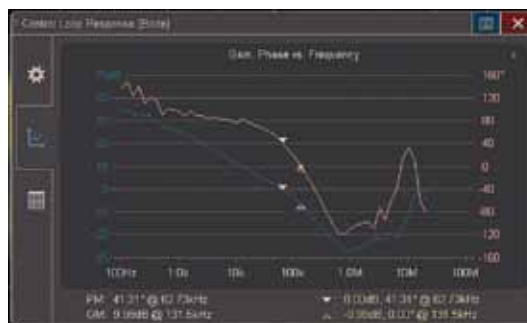


Рис. 12. АЧХ и ФЧХ контура управления с использованием на всех частотах фиксированной двойной амплитуды внешнего воздействия

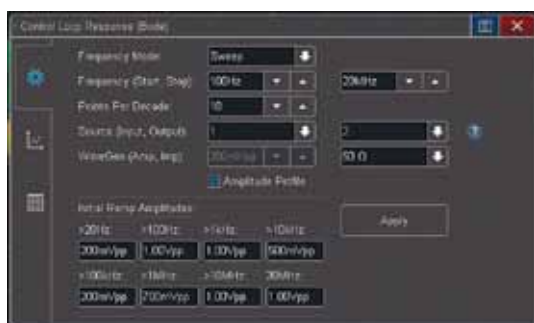


Рис. 13. Использование профилирования амплитуды для оптимизации отношения сигнал/шум при измерении поведения контура регулирования

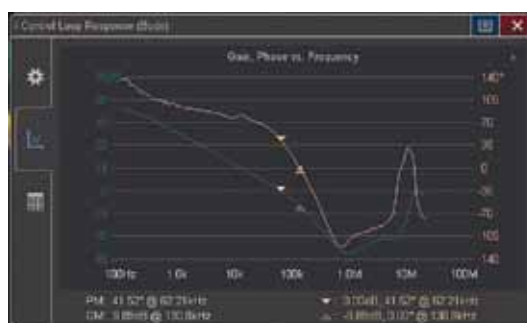


Рис. 14. График коэффициента усиления и фазы с использованием профилирования амплитуды

высокого уровня сигнала, а затем постепенно уменьшать его с помощью нескольких тестовых прогонов до тех пор, пока измеренный уровень сигнала на частоте перехода (0 дБ) не станет стабильным.

Для оценки поведения петли регулирования мы тоже используем преимущества решения Keysight, позволяющие контролировать искажения, что при измерениях потребует меньше итераций.

Выбор пробников и особенности проведения измерений в фазочастотной области

Для измерений коэффициента подавления нестабильности питания и реакции контура регулирования для снятия сигналов необходимо применять соответствующие методики средства сопряжения. Дело в том, что размах амплитуды интересующих нас сигналов в виде напряжения переменного тока на некоторых тестовых частотах как по входу, так и по выходу могут быть очень малыми и либо находиться на уровне шумов и помех, либо маскироваться рабочей частотой тестируемого преобразователя, если речь идет не о линейном, а об импульсном стабилизаторе напряжения или блоке питания. Увеличение отношения сигнал/шум (SNR) улучшит ди-

намический диапазон измерений амплитудно-частотной характеристики. Несмотря на то, что большинство осциллографов имеют стандартные пассивные зонды 10:1, использование пассивных зондов 1:1 может снизить эффекты от помех с рабочей частотой преобразователя и тем самым улучшить SNR. Для рассмотренных нами измерений компания Keysight Technologies, Inc. рекомендует использовать пассивные зонды N2870A 1:1, имеющие следующие характеристики:

- полоса пропускания: 35 МГц;
- коэффициент деления: 1:1;
- входная емкость: 39 пФ;
- входное сопротивление: 1 МОм (при подключении к входу 1 МОм);
- максимальное входное напряжение: 55 В, CAT II.

Варианты подключения зонда показаны на рис. 15. Обычное подключение (рис. 15а) здесь может быть далеко не оптимальным. Стандартный провод заземления зонда с зажимом типа «крокодил» удобен, но в этом случае длинный заземляющий провод, когда он находится рядом с источником импульсных сигналов, часто выступает в качестве антенны, искажая результаты измерения. Если поблизости от испытательных точек Vin и Vout есть точка заземления, можно удалить длинный провод заземления и узел захвата зонда и просто под-

ключиться на корпус зонда (рис. 15б), заземленного относительно заземления на плате. Если поблизости нет такой выделенной точки, но на печатной плате есть близкая точка заземления, то короткая цепь подключения на «землю» часто может быть достигнута с помощью вспомогательного пружинного контакта (рис. 15в), который поставляется вместе с пассивным зондом. Другой вариант — создание специальных разъемов на плате (рис. 15г). Это обеспечит наилучшее малошумящее заземление, а также измерение без прямого контакта с выходом блока питания, который может иметь недостаточный электрический контакт.

Заключение

Осциллографы — это первичные измерительные инструменты, используемые сегодня инженерами для тестирования и характеристики конструкций электропитания. Но большинство устройств требуют оценки не только сигналов, но и реакции на внешние возмущения, шумы и помехи. Для этого необходимо выполнять измерения в виде реакции на них контура управления. В этом отношении измерительные приборы X-серии InfiniiVision компании Keysight являются первыми осциллографами на рынке, способными автоматически измерять реак-

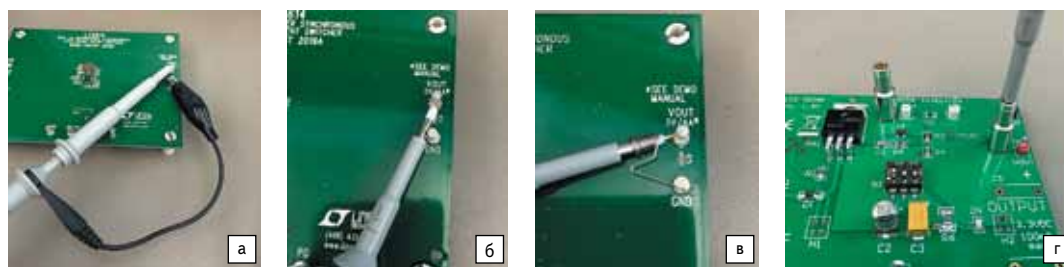


Рис. 15. Примеры подключения тестируемых устройств: а) обычное; б) на корпус зонда; в) с помощью вспомогательного пружинного контакта; г) путем создания специальных разъемов. Минимизация пути замыканий на «землю» обеспечит наилучшие измерения реакции контура управления отношением сигнал/шум и точное значение PSRR во всей заданной разработчиком частотной области

Системные требования

Тестирование реакции контура управления осциллографами InfiniiVision 3000T, 4000, 6000 X-Series компании Keysight требует, чтобы они использовались с дополнительным программным обеспечением, предназначенным для измерения характеристик источников питания DSOX3PWR, DSOX4PWR, DSOX6PWR. Дополнительный функциональный генератор при этом не нужен, поскольку осциллографы уже имеют встроенный генератор WaveGen. Для обнаружения низкоуровневых входных и выходных сигналов рекомендуется использовать два пассивных зонда 1:1, таких как N2870A [10]. Для гальванической развязки выхода генератора и введения испытательных сигналов на вход источника питания или в цепь его обратной связи понадобится широкополосный изолирующий трансформатор, например, такой как использованный в приведенных в статье примерах Line Injector J2101A Picotest [9].

В дополнение к перечисленным минимальным системным требованиям осциллограф 3000T или 4000X должен иметь программное обеспечение версии не ниже 4.08, а осциллограф 6000X — версии не ниже 6.10.

ции контура управления. Параллельное тестирование, проведенное с помощью схемного анализатора компании Keysight, показывает, что измерения усиления и фазы с помощью осциллографа InfiniiVision X-Series очень близки к данным, полученным на специализированном оборудовании. ■

Литература

1. Рентюк В. Влияние выбора компонентов, схемотехнического и конструктивного решений на вопросы ЭМС современных DC/DC-преобразователей. Часть 1 // Компоненты и технологии. 2018. № 2.
2. Keysight Technologies InfiniiVision 3000T X-Series Oscilloscopes. Data Sheet. Keysight Technologies, November 7, 2017. www.literature.cdn.keysight.com/litweb/pdf/5992-0140EN.pdf?id=2545408
3. Keysight Technologies InfiniiVision 4000 X-Series Oscilloscopes. Data Sheet. Keysight Technologies, November 7, 2017. www.literature.cdn.keysight.com/litweb/pdf/5991-1103EN.pdf?id=2258675
4. Keysight Technologies InfiniiVision 6000 X-Series Oscilloscopes. Data Sheet. Keysight Technologies, November 7, 2017. www.literature.cdn.keysight.com/litweb/pdf/5991-4087EN.pdf?id=2456396
5. Keysight DSOX3PWR/DSOX4PWR/DSOX6PWR Power Measurement Options For InfiniiVision 3000, 4000 and 6000 X-Series Oscilloscopes. Data Sheet. Keysight Technologies, June 9, 2016. www.keysight.com/main/redirector.jsp?action=ref&cname=EDITORIAL&key=2096805&lc=rus&cc=RU&nfr=-11143.0.00
6. Roberts S. DC/DC book of knowledge: Practical tips for the User. Third Edition, 2017.
7. Keysight Technologies Power Supply Rejection Ratio (PSRR) Measurements Using Keysight InfiniiVision X-Series Oscilloscopes. Application Note. Keysight Technologies, December 1, 2017. www.keysight.com/main/redirector.jsp?action=ref&cname=EDITORIAL&key=2586850&lc=rus&cc=RU&nfr=-11143.0.00

8. LM2931 Series Low Dropout Regulators. SNOSBE5F May 2004 — Revised July 2012, Texas Instruments Incorporated. www.ti.com/lit/ds/symlink/lm2931-n.pdf
9. J2120A Line Injector. www.picotest.com/downloads/INJECTORS/J2120A_Spec_Sheet_Final_Print_v2.pdf
10. Keysight Technologies InfiniiVision Oscilloscope Probes and Accessories For 1000 X-, 2000 X-, 3000A/T X-, 4000 X-, 6000 X-, 5000, 6000, and 7000 Series. Selection Guide. Keysight Technologies, November 8, 2017. www.keysight.com/main/redirector.jsp?action=ref&cname=EDITORIAL&key=1000034161%3Aepeg%3Adow&lc=eng&cc=UA&nfr=-11143.0.00
11. Keysight Technologies Power Supply Control Loop Response (Bode Plot) Measurements Using Keysight InfiniiVision X-Series Oscilloscopes. Application Note. Keysight Technologies, July 15, 2016. www.keysight.com/main/redirector.jsp?action=ref&cname=EDITORIAL&key=2587200&lc=eng&cc=UA&nfr=-11143.0.00

Электронные компоненты

 ORIENTAL SEMICONDUCTOR

MOSFET транзисторы по лучшим ценам!

☑ Высокая надежность

☑ Очень низкое сопротивление канала

☑ Компактные корпуса

☑ Высокая эффективность

394033, Воронеж, Ленинский проспект, 160а. Тел./факс: [473] 239-44-46	199178, С.-Петербург, ВО, 5-я линия, 68, корп. 2, пом. 6-Н. Тел./факс: [812] 335-00-65	115054, Москва, Озерковская набережная, 22/24, ст. метро «Новокузнецкая». Тел./факс: [495] 953-24-71
--	--	--

www.e-neon.ru
zakaz@e-neon.ru

Проблемы оценки надежности герконов и герконовых реле

Для многих коммутационных систем герконовые реле (геркон — герметический контакт) остаются наилучшим решением, особенно если нужны небольшой размер, высокая степень электрической изоляции в выключенном состоянии, крайне низкое сопротивление во включенном состоянии и способность выдерживать электростатические разряды. Герконовые реле оптимальны и для систем, в которых требуются высокие радиочастотные характеристики, поскольку небольшая электрическая емкость и настраиваемое полное сопротивление дает возможность коммутировать сигналы в ГГц-диапазоне. Однако в нынешнем твердотельном мире герконовые реле неизбежно воспринимаются как механические устройства. Вот почему важно понимать, насколько они надежны в условиях реальной работы. Тщательная программа тестирования надежности необходима для предоставления клиентам надлежащей технической поддержки, а также для дальнейшего развития изделий компании Coto.

Стивен Дэй (Stephen DAY)

Что такое надежность?

Данный показатель качества можно определить как вероятность того, что устройство или система продемонстрирует заявленные характеристики, когда ситуация потребует этого. Надежность нельзя определить точно, можно лишь оценить, проанализировав количество отказов отдельных изделий в репрезентативной выборке. Таким образом, оценка надежности требует применения статистического анализа.

Надежность реле наилучшим образом определяется количеством рабочих циклов, выполняемых без ухудшения рабочих характеристик до возникновения поломки. Такие параметры, как MTBF (наработка на отказ) или MTTF (среднее время безотказной работы), менее показательны, поскольку срок службы реле больше зависит от количества выполненных циклов переключения, а не просто от общего времени работы. MСВF (среднее количество циклов между отказами) — более полезный параметр для реле. Именно его в числе прочих Coto Technology использует для оценки надежности реле.

Однако оценка и публикация MСВF для какого-либо реле не дает полной картины. Сколько выборок использовалось для оценки? Каковы были параметры электрической нагрузки? Каков предел достоверности значения MСВF? Пользователи реле могут задать, к примеру, следующий вопрос: «Я не могу позволить себе использовать реле до тех пор, пока половина из них не выйдет из строя. Поэтому я хочу знать, насколько точна оценка MСВF? На сколько циклов переключения я могу рассчитывать, прежде чем одно реле

из тысячи сломается? Какова достоверность вашей оценки?»

Належащим образом рассчитанное и реализованное тестирование надежности способно дать ответы на эти и многие другие вопросы. Является ли один тип реле значительно более надежным, чем другой? Повышается ли надежность этого реле по мере старения или, напротив, оно демонстрирует признаки износа, как люди — признаки старения? Какой частоты отказов следует ожидать от реле, только что извлеченных из упаковок? Если реле отказывает на плате с еще 15 такими же, что будет более экономически выгодно: заменить только отказавшее реле или все реле сразу? Точная оценка статистики надежности позволяет ответить на подобные вопросы объективно, а не по наитию.

Что такое отказ?

Герконовые реле, или переключатели, обычно подвергаются следующим видам поломок: они не размыкаются, когда должны (это, как правило, называют «залипание»); они не замыкаются, когда должны (именуется «незамыкание»); статическое сопротивление их контактов постепенно возрастает до неприемлемого уровня. При невысокой нагрузке отказ может произойти только через несколько миллиардов рабочих циклов. Первые два типа отказов также подразделяются на «перемежающиеся» и «устойчивые». Перемежающийся отказ фиксируется в том случае, если переключатель не замкнулся или не разомкнулся в течение нескольких миллисекунд после активации или деактивации

катушки, но при повторной проверке через короткий промежуток времени (как правило, 0,5 с) обнаруживается, что устройство все-таки сработало должным образом. Если же к моменту второй проверки срабатывания не произошло, отказ классифицируется как устойчивый или постоянный.

Отказы по залипанию и незамыканию необходимо определить в терминах сопротивления, записанного через некоторое время после замыкания переключателя по активации ведущей катушки или его размыкания после деактивации катушки. Незамыкание фиксируется, если зарегистрированная величина сопротивления превышает заданное пороговое значение для замыкания переключателя. И напротив, залипание регистрируется в том случае, когда сопротивление меньше заданного порогового значения для размыкания переключателя. Пороговые величины сопротивления и интервалы выполнения измерений зависят от сферы применения. Coto, как правило, использует 1 Ом для перемежающихся незамыканий и половину от сопротивления контактов при нагрузке для перемежающихся залипаний. Измерения проводятся через 1 мс после активации или деактивации ведущей катушки.

Поскольку даже один перемежающийся отказ может стать проблемой в таких сферах, как оборудование автоматического тестирования, в оценке срока службы Coto использует первый перемежающийся отказ по залипанию, незамыканию или чрезмерному сопротивлению контактов. Столь консервативный критерий применяется намеренно. Сравнение с данными о надежности, публикуемыми другими производителями,

представляет определенную трудность, поскольку они могут пользоваться менее строгими критериями определения отказа или иными подходами к представлению статистических данных надежности.

Как можно оценить надежность?

Получение необработанных данных по надежности герконовых реле осуществляется следующим образом: репрезентативная выборка реле подвергается испытаниям, в ходе которых подсчитывается количество циклов срабатывания до отказа. Полученные таким путем данные анализируют и вырабатывают соответствующую статистику надежности. Целью в данном случае является поиск моделирующей функции, максимально полно соответствующей имеющимся данным, которую можно использовать для интерполяции или разумной экстраполяции и получения оценочных величин МСВФ, а в конечном итоге и для других статистических данных по надежности.

Как и во многих других случаях статистической оценки, точность прогнозирования надежности возрастает пропорционально квадрату количества тестируемых образцов. Практически целесообразное количество последних для стандартного тестирования составляет 16 или 32 штуки. Для составления прогноза по надежности не нужно тестировать реле до тех пор, пока они все не выйдут из строя. Испытание на срок службы можно приостановить после того, как сломается определенная часть реле. Обычно тестирование проводится до поломки 50% образцов. Такой набор данных называется «цензурированный справа». Информация о реле, которые не вышли из строя к моменту приостановки тестирования, является достоверной и, соответственно, не отбрасывается. Это интуитивно понятно: если из 32 испытываемых реле после 100 млн циклов половина продолжает работать штатно, можно с достаточной достоверностью предположить, что МСВФ составит как минимум 100 млн циклов. Оценка МСВФ только по 16 отказавшим образцам дает гораздо меньшую степень достоверности.

Для моделирования данных о надежности широко используется статистическое распределение Вейбулла [1]. По ссылке [2] можно найти руководство по использованию анализа Вейбулла. При наличии сведений о количестве циклов до отказа для определенного числа протестированных реле к данным отказов можно применить параметры этого распределения, используя регрессию методом наименьших квадратов. Обычно (но не всегда) прогноз, полученный с помощью распределения Вейбулла, оказывается точнее прогнозов, для создания которых применялись другие статистические выкладки. В конечном счете более высокая точность означает более объективную оценку параметров надежности. При этом мы получаем два параметра. Первый — вероятностная шкала Вейбулла, по которой легко можно рассчитать МСВФ. Этот параметр часто обозначается греческой буквой η . Второй параметр — наклон Вейбулла, иногда обозначаемый как параметр формы, или бета Вейбулла (β). После определения параметров регрессии Вейбулла сформированное уравнение можно использовать для прогнозирования МСВФ, ожидаемого срока службы до отказа 1% устройств, ожидаемого выхода из строя в период приработки, характеристик износа и других важных данных по надежности.

Может оказаться, что проведение испытаний на срок службы в 100 млн циклов срабатывания займет весьма длительное время. Для этого случая предусмотрен ускоренный вариант. Быстрое переключение реле позволяет выполнять срабатывание с частотой около 200 Гц, и, таким образом, испытание на 100 млн срабатываний займет 4,8 суток. Или меньше, если тест прервать до отказа всех реле.

Методы определения параметров Вейбулла η и β описаны во второй части статьи, где приведено и описание последующей оценки МСВФ.

Соотношение между тестированием надежности и параметрическими испытаниями

Coto Technology проводит до 12 электрических испытаний на каждом реле или коммутирующем изделии, покидающем завод-изгото-

витель. Эти неразрушающие испытания называются «параметрическое тестирование», поскольку результаты измерений представляют собой параметры изделия: напряжение срабатывания и выключения, статическое и динамическое сопротивление контактов, время замыкания и размыкания и т. д. Испытания надежности, напротив, являются, как правило, разрушающими. Их проведение занимает длительное время, и потому они выполняются только на репрезентативной выборке изделий. Изделия тестируются с различной нагрузкой по току и напряжению, включая профили броска тока, если необходимо. Зачастую параметры нагрузки корректируются в соответствии с особыми техническими требованиями клиентов. Количество образцов и число испытательных циклов выбирают так, чтобы обеспечить получение объема данных, достаточного для точной оценки МСВФ и другой статистической информации. Нередко в испытаниях участвуют 64 или 128 компонентов, которые подвергаются нескольким миллиардам циклов срабатывания в течение нескольких недель.

Типовой пример анализа и интерпретации данных о сроке службы

Графики регрессии Вейбулла, приведенные на рис. 1, составлены по испытаниям 64 реле Coto класса АТЕ (оборудование для автоматического тестирования), которые сравнивались с таким же количеством реле, находящихся в свободной продаже и изготовленных другими производителями. Испытание проводилось при частоте 200 Гц и резистивной нагрузке 5 В, 10 мА. Тест продолжался до тех пор, пока все 128 образцов не вышли из строя после примерно 1 млрд циклов и 55 дней непрерывного тестирования. МСВФ для каждого типа реле можно приблизительно оценить по следующему графику: точка пересечения соответствующего графика надежности с ординатой ненадежности 50% и есть искомым результатом. Более точно величину данного параметра можно определить числовыми методами, описанными во второй части статьи. Оценочная величина МСВФ для реле других производителей составляет 66 млн циклов, для реле Coto — 450 млн циклов. Пунктирные линии обозначают 90%-ный предел достоверности для каждого графика. Поскольку эти линии нигде не накладываются друг на друга, то, очевидно, все компоненты обладают существенно разной степенью надежности. Оценка верна с точностью до 90%. Еще один достоверный статистический параметр —

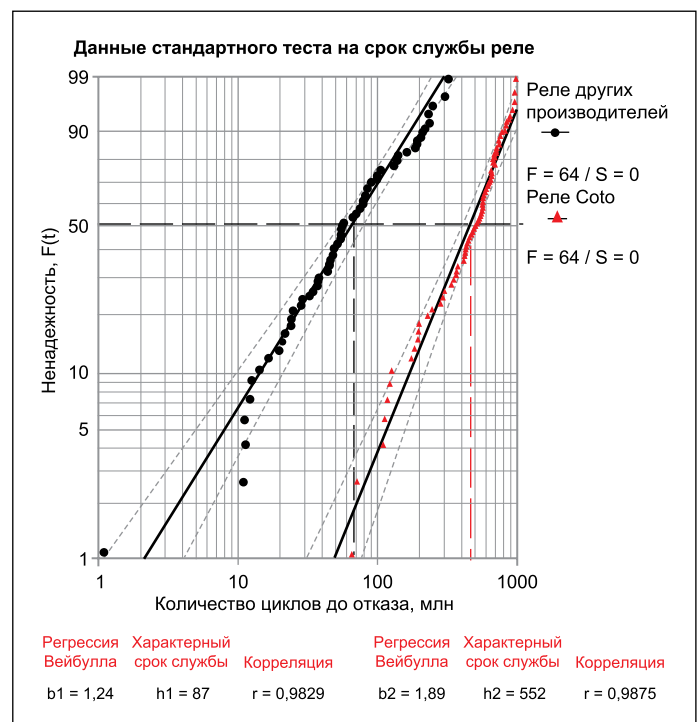


Рис. 1. Графики Вейбулла по данным срока службы реле

ожидаемый срок службы до выхода из строя 1% устройств. Графики показывают, что данный параметр равен 1–4 млн циклов для реле других производителей и 30–70 млн — для реле Coto. Объяснение столь значительной разницы в надежности — более крутой уклон графика Вейбулла для изделий Coto, что указывает на гораздо меньшую степень износа, чем у изделий от конкурентов, демонстрирующие различные случайные отказы.

Поскольку стоимость поиска, демонтажа и замены отказавшего реле может существенно превысить его фактическую стоимость, более крутой график Вейбулла и более высокий MСВF означает меньшие затраты на техническое обслуживание и замену, а также меньшее количество отказов в период приработки.

Как не обмануться с помощью статистики: публикация достоверных данных о предположительном сроке службы

Неправильное использование статистики привело к рождению знаменитой фразы английского премьер-министра Бенджамина Дизраэли: «Существуют три вида лжи: ложь, наглая ложь и статистика». Разумеется, неверно применяемая статистика может привести к непреднамеренному раздуванию оценок надежности. Coto старается представлять данные о надежности в точном и недвусмысленном виде, используя программные инструменты, ставшие стандартом отрасли.

В словаре Coto термин «ожидаемый срок службы» синонимичен MСВF — среднему количеству циклов срабатывания до отказа. Поскольку пределы достоверности оценок MСВF обычно весьма широки, числовые значения срока службы округляются до надлежащего количества значащих цифр после запятой, во избежание чрезмерной точности. Данные по надежности реле приводятся только для резистивной нагрузки 1 В, 10 мА или 1 В, 1 мА. Данные по срокам службы переключателей указываются для нескольких различных нагрузок, в зависимости от сферы применения. Для получения более подробной информации о сроке службы при других нагрузках можно связаться с компанией Coto Technology. У компании собрана довольно обширная база данных по испытаниям на срок службы, и, возможно, специалисты Coto сумеют спрогнозировать степень надежности устройства при указанных условиях нагрузки или провести отдельное испытание, соответствующее требованиям клиента.

¹ Для использования данного метода необходимо располагать значением β Вейбулла. В данном примере взято значение 1,5. При более высоком значении в тестировании можно задействовать меньшее количество реле. К примеру, при $\beta = 2$ потребуется только 14 реле.

Демонстрация надежности изделия в рамках заданного количества циклов переключения

Если необходимо только оценить степень надежности реле после выполнения определенного количества циклов переключения, то можно обратиться к другому методу тестирования. Например, предположим, что необходимо с достоверностью 90% заявить, что надежность определенного реле после выполнения 100 млн циклов составит не менее 99%. Другими словами, понадобится разумная обоснованность того, что менее 1% реле откажут к моменту достижения рубежа в 100 млн циклов. Для этого можно переформулировать уравнение Вейбулла таким образом, что если (в данном случае) 44 реле тестировалось в течение 300 млн циклов и все они сохранили работоспособность, то 99% надежность с достоверностью в 90% доказана¹. Такое испытание займет 17 дней при частоте 200 Гц. Количество образцов можно сократить за счет увеличения времени тестирования. Если число циклов повысить до 370 млн (22 дня), а число реле уменьшить до 32, то необходимая степень надежности будет доказана, если все 32 реле пройдут испытание. Такое количество тестируемых устройств удобно, поскольку это максимальное число реле, которое можно проверить в рамках одного испытания.

Частота и интенсивность отказов

MСВF также можно выразить как частоту отказов. Это просто взаимно обратные величины. Таким образом, реле с MСВF в 250 млн циклов имеет среднюю частоту отказов, равную 4×10^{-9} отказов на цикл. Другими словами, если частота отказов является константой, то существует четыре шанса на миллиард, что данное реле откажет в рамках любого цикла переключения. Однако частота отказов реле редко бывает константой. Для изделия, уже проработавшего определенный срок, $\beta > 1$, а по мере приближения конца срока службы частота отказов возрастает.

Поскольку частота отказов реле обычно крайне невелика, будет удобно определить интенсивность отказов (FIT) как ожидаемое количество отказов за один миллиард (10^9) рабочих циклов. Обратите внимание, что параметр FIT предполагает, что частота отказов является постоянной во времени (то есть $\beta = 1$). Так бывает очень редко, поэтому комбинация параметров Вейбулла η и β является куда более достоверной метрикой надежности.

Надежность релейных систем

Оценка надежности системы для оборудования, использующего несколько реле

Представим систему, содержащую 2000 одинаковых реле. Если одно из них отказывает, система также выходит из строя.

Резервирование схемой системы не предусмотрено. Если надежность отдельного реле известна, можно ли оценить наиболее вероятное количество рабочих циклов до того, как система откажет? Ответ — да, но результат может быть удивительным, особенно для реле с невысоким MСВF или пологим склоном β . Это тот самый случай, когда реле с крайне высокой степенью надежности жизненно необходимы.

Одним из вариантов оценки надежности системы является применение моделирования по методу Монте-Карло. Если обратиться к разделу «Распределение Вейбулла и методы расчета его параметров», который будет рассмотрен во второй части статьи, можно увидеть, что ненадежность отдельного реле определяется как:

$$F(t) = 1 - e^{-(t/\eta)^\beta} \quad (1)$$

Если t_r — ожидаемое количество циклов до отказа и оценочные значения η , β уже известны по результатам тестирования срока службы, то можно сгенерировать случайные значения t_r по выражению:

$$t_r = \eta(-\ln(\text{RND}))^{1/\beta} \quad (2)$$

где RND — случайно выбираемое число, равномерно распределенное по интервалу 0–1.

Для системы с 2000 реле расчет t_r 2000 раз и сортировка по величине позволяет найти минимальное значение и оценить, когда возникнет наибольшая вероятность отказа системы (поскольку мы предполагаем, что выход из строя первого реле приведет и к отказу всей системы). Повтор этого моделирования большое количество раз дает возможность получить распределение по количеству циклов до отказа для нескольких систем. В таблице 1 показаны результаты данного моделирования для различных значений η и β .

Герконовое реле Coto элитного класса имеет оценочную ресурсную характеристику как минимум в 1 млрд циклов при переключении электрических нагрузок низкого уровня. Параметр формы β Вейбулла для этих реле будет составлять 1,5–4. Очевидно, что для реле с ресурсной характеристикой в 1000 млн (1 млрд) циклов ожидаемое количество

Таблица 1. Оценочное количество рабочих циклов до отказа 1% систем, для различных значений ресурсной характеристики Вейбулла (η) и параметра формы (β). Значения основаны на моделировании 1000 систем, каждая из которых содержит 2000 реле, и отказ одного реле приводит к выходу из строя всей системы

ETA (млн)	Beta				
	0,5	1	1,5	2	3,44
1000	0	4 335	295 883	2 229 897	31 781 920
500	0	2 717	232 301	1 171 054	14 759 612
250	0	1 117	70 223	620 461	6 868 718
100	0	619	28 872	225 721	2 578 993
50	0	253	19 092	98 634	1 435 337

циклов до отказа 1% систем лежит в диапазоне примерно от 4000 циклов при $\beta = 1$ почти до 300 000 циклов при $\beta = 1,5$ и свыше 2 млн циклов при $\beta = 2$. Другими словами, небольшое увеличение β дает очень большую разницу в ожидаемой степени надежности системы. Поскольку параметр MСBF тесно связан с ресурсной характеристикой η , таблица также показывает, что оценка надежности реле на основе только MСBF недостаточно достоверна. Для достоверной оценки необходимо указывать и MСBF (или ресурсную характеристику) и параметр формы β Вейбулла.

Разумеется, не все системы построены таким образом, что отказ одного реле обрушивает всю систему. Различные стратегии, например резервирование, способны снизить степень остроты потенциальной проблемы. Следует отметить, что резервирование, основанное на параллельном использовании реле в критических точках, в некоторых условиях повышает надежность системы. Однако такое применение реле в рамках попытки увеличить возможности системы в коммутации нагрузок **не** является хорошей стратегией, поскольку одно реле всегда будет замыкаться прежде другого и контакты последнего будут нести полную коммутационную нагрузку.

Моделирование систем, использующих стратегии или компоненты резервирования (включая реле), имеющие разную степень надежности, не входит в задачи данного технического описания. Коммерческое программное обеспечение, например BlockSim (от Reliasoft Inc.), способно оказать существенную помощь в прогнозировании надежности комплексных систем.

Что означает параметр β Вейбулла

Проницательный читатель может задать вопрос: почему в заголовке последнего столбца таблицы 1 стоит значение β , равное 3,44? Оказывается, распределение Вейбулла при $\beta = 3,44$ максимально точно моделирует нормальное распределение по хорошо знакомой кривой в форме колокола. Такое распределение позволяет точно моделировать частоту отказов расходных материалов, например картриджей принтеров и ламп накаливания, которые быстро изнашиваются после определенного количества рабочих циклов. Однако герконовые реле имеют более сложный механизм отказа, чем картриджи принтеров, поэтому их значения β обычно ниже и находятся в диапазоне 1,5–2. Иначе говоря, признаки износа у них появляются после долгого периода безотказной работы.

Стратегии профилактического технического обслуживания

Что лучше: заменять единичные отказавшие реле или менять их группами в рамках профилактического ТО, независимо от того, отказали они или нет? Статистика надежно

сти позволяет применить к данной проблеме аналитический подход, основанный на концепции минимизации расходов и временных затрат на единицу оборудования (СРUT). Этот метод учитывает как стоимость профилактического ТО (РМ), так и затраты на незапланированное техническое обслуживание (УМ). В отрасли оборудования для автоматического тестирования широко известно, что затраты на поиск и ремонт отказавшего реле в полевых условиях в 10–100 раз превышают стоимость ремонта такого же реле при прокладке линии. Другими словами, замена реле стоимостью \$5 при обнаружении отказа в ходе тестирования на производстве может обойтись в \$500 в полевых условиях. Если отказавшее реле находится на плате, содержащей, скажем, еще 15 таких же, будет ли экономически оправданно заменить их все при ремонте, даже если 15 из этих 16 работают нормально? Возможно, это покажется удивительным, но зачастую ответ — «да».

Для примера возьмем стоимость профилактического ТО для 16 реле: $5 \times 16 = \$80$.

Также предположим, что затраты на незапланированное ТО для поиска и замены одного отказавшего реле составляют \$500. Сначала рассчитаем надежность платы с 16 реле, рассматривая ее как систему, которую необходимо заменить при отказе одного или нескольких отдельных реле. Для системы, выходящей из строя при отказе одного реле, это можно показать, перестроив уравнение распределения Вейбулла так, что надежность после t циклов для системы с n реле будет равна:

$$R_s(t) = R_r(t)^n, \quad (3)$$

где $R_s(t)$ — надежность системы после t циклов; $R_r(t)$ — надежность отдельного реле после t циклов; n — количество реле в системе.

Параметр масштаба (η) для системы можно определить по аналогичному параметру отдельных реле, используя выражение:

$$\eta_{system} = \frac{\eta_{relay}}{\sqrt[n]{n}}. \quad (4)$$

Исходя из уравнения (4), система с 16 реле, обладающих ресурсной характеристикой (η) в 1000 млн циклов и параметром формы 1,5, будет иметь ресурсную характеристику в 157 млн циклов и MСBF в 142 млн циклов. Параметр формы останется без изменений — 1,5.

Имея эти оценки параметров Вейбулла для системы с 16 реле, мы почти готовы рассчитать периодичность профилактического технического обслуживания, сводящего значение СРUT к минимуму. Если впадать в крайности, то предположим, что РМ выполняется через каждый 1 млн циклов, при этом все реле заменяются. В таком случае стоимость РМ будет равна \$80 плюс (с невысокой вероятностью) еще \$500 в случае неожиданной по-

ломки. Таким образом, СРUT составит \$80,15 на каждый миллион циклов. Разумеется, это чрезмерная и неэкономичная политика профилактического технического обслуживания, хотя при такой ситуации случаев незапланированного ремонта практически не будет. Тем не менее данный подход эквивалентен продаже новенького «Роллс-Ройса» после заполнения установленной в нем пепельницы. Однако если рассчитать СРUT для нашего примера с большей периодичностью профилактического ТО, то минимум СРUT составит \$2,89 при РМ через каждый 81 млн циклов. Другими словами, такая стратегия РМ обойдется в \$2,89 за 1 млн циклов.

Если ничего не сломалось — все равно отремонтируем

Теперь посмотрим, каковы будут ожидаемые расходы на ТО, если профилактическое обслуживание не проводится вовсе, а каждое реле просто заменяется после отказа. MСBF системы составляет 142 млн циклов, а расходы на незапланированное обслуживание примем как \$500 за каждый случай. Таким образом, ожидаемые расходы составят: $500/142 = \$3,52$ за 1 млн циклов. Сравним: профилактическое ТО через каждый 81 млн циклов позволит сэкономить почти 25%! В действительности экономия будет еще больше, поскольку через каждый 81 млн циклов происходит запуск новой системы с новыми реле, каждое из которых имеет определенный срок стабильной работы до появления признаков износа. В то же время, если следовать стратегии замены после отказа, значительная часть незамененных реле уже будет в стадии износа. Вероятность их отказа куда выше, чем у новых реле, установленных в рамках стратегии профилактического технического обслуживания «заменить все».

Теперь давайте рассмотрим плату с 64 реле того же типа и стоимости. Представим, параметр формы Вейбулла равен 2. Ресурсная характеристика системы при $\beta = 2$ составляет 125 млн циклов. Замена всех реле в рамках профилактического ТО: $5 \times 64 = \$320$. Предположим, стоимость незапланированного ремонта по-прежнему равна \$500. В этом случае оптимальный интервал РМ составит 201 млн циклов с СРUT, равным \$4,42/млн циклов. С другой стороны, СРUT для стратегии УМ составит $500/125 = \$4$ /млн циклов. Соответственно, здесь дешевле просто заменять отказавшие реле, и параметр формы должен иметь существенно большее значение, чтобы стратегия профилактического ТО обрела экономический смысл.

Влияние параметра формы на стратегию профилактического ТО

В предыдущих примерах использовались скромные значения 1,5 и 2. При более высоком значении данного параметра выгода от применения стратегии РМ существенно возрастает. Для системы с 16 реле

при $\beta = 2$, например, минимум CPUT составит \$1,47/млн циклов при интервале ТО в 112 млн циклов. Таким образом, экономия по сравнению со стратегией «чини, когда сломается» составит $(\$3,52 - \$1,47) / \$3,52 = 58\%$. В этом случае подход «не сломалось — не трогай» будет не самой удачной идеей. CPUT будет меньше, поскольку MCBF системы теперь составит около 250 млн циклов, а кривая износа станет более крутой. Соответственно, интервал ТО можно увеличить. Это дополнительный пример необходимости учета как MCBF, так и параметра формы при оценке надежности реле. Если производитель публикует не оба параметра, то потенциальному пользователю следует запросить соответствующие значения, прежде чем выбирать какое-либо изделие. Ответственный поставщик будет либо иметь указанные параметры под рукой, либо готов провести необходимые демонстрационные испытания.

Обратите внимание, что стратегия профилактического ТО неэффективна, если параметр формы равен 1 или менее. В таком случае отказы происходят случайным образом или их количество уменьшается со временем. Износ минимален, и CPUT никогда не демонстрирует минимума, поэтому никакой экономии данная стратегия в такой ситуации не принесет. К счастью, качественные реле никогда не имеют значения $\beta \leq 1$.

Краткое резюме

Иногда подход «не сломалось — не трогай» не является надлежащей стратегией. Для систем с относительно небольшим количеством реле с параметром формы Вейбулла $\beta > 1$ замена **всех** реле в рамках профилактического ТО может сократить расходы по сравнению с простой заменой отказавших реле. Порог безубыточности зависит от количества реле в системе, параметра формы используемых реле, оценочной стоимости замены реле и оценочной стоимости ремонта отдельных устройств в случае отказа. Coto работает над моделью, которая даст пользователям реле возможность провести подобные расчеты и выработать оптимальную стратегию профилактического ТО. Модель будет рассмотрена в следующем техническом описании.

Прогнозирование надежности реле на основе опыта

Описанные выше методы прогнозирования надежности реле являются чисто эмпирическими и основаны на статистических оценках с использованием репрезентативных выборок. Но реле — относительно простые устройства. Можно ли прогно-

зировать, как долго проработает реле, если знать его конструкцию и то, какую нагрузку оно будет коммутировать, на основе только физики устройства? Никто пока не добился успеха, несмотря на простоту конструкции герконовых реле. Для примера рассмотрим соотношение между сроком службы реле и электрической нагрузкой, которую оно коммутирует. Если при каждом цикле возникает дуговой разряд, можно предположить, что каждый такой разряд «срезает» некоторую часть материала с контактов, так что последние в конце концов просто прогорают и переключатель выйдет из строя. И на самом деле, есть несколько свидетельств подобного явления при коммутации герконовыми реле относительно высоких напряжений и токов. Значение параметра формы при таких нагрузках будет близко к стандартному 3,44 для расходных материалов. Более того, тестирование Coto показало, что MCBF переключателей, работающих в условиях высокой нагрузки по напряжению или току, в первом приближении пропорционально толщине драгоценных металлов, используемых в контактах, что говорит в поддержку модели расходных материалов. Однако экстраполяция оценок срока службы на более низкие нагрузки крайне трудна. К примеру, соотношение срока службы и электрической нагрузки не является простой монотонной функцией, даже для переключателей того же размера, с одинаковыми конструкцией ножевых контактов, покрытием контактов и чувствительностью ампер-витка². Так, срок службы герконового реле, коммутирующего нагрузку в 5 В, 10 мА, может быть в 100 раз больше, чем срок службы того же реле при нагрузке 12 В, 4 мА, даже если коммутируемая активная мощность практически идентична³. Подобные явления серьезно затрудняют прогнозирование срока службы на основе электрической нагрузки.

Есть некоторые свидетельства того, что параметрические измерения, выполняемые после изготовления реле, можно использовать для прогнозирования срока службы. Например, чувствительность (в ампер-витках) герконового выключателя тесно связана со сроком службы. Удвоение чувствительности может повысить срок службы реле в три раза, а утроение чувствительности витка способно увеличить срок службы при определенных нагрузках в 20 раз. Причиной таких серьезных улучшений являются большой интервал между переключателями, что снижает вероятность образования перемычек, а также более мощное воздействие пружины при высокой чувствительности витка, которая разъединяет ножевые контакты при отсутствии тока в катушке, и уменьшении магнитного

поля. С этим связано и соотношение напряжений срабатывания и отпускания. Высокое значение соответствует более быстрому срабатыванию, что также положительно сказывается на сроке службы контактов.

Измерение других параметров, например динамического сопротивления контактов (DCR, измерение сопротивления контактов сразу после замыкания, при еще не прекратившемся дребезге контактов), тоже позволяет прогнозировать степень надежности реле. Однако опубликовано слишком мало работ, описывающих степень корреляции. Тем не менее Coto постоянно замеряет DCR всех поставляемых реле, поскольку эта характеристика служит хорошим показателем параметров качества реле — чистоты контактов, целостности герметичного уплотнения, наличия внутренних напряжений и прочности внутренних соединений.

Также было высказано предположение, что предсказать возможный срок службы новых реле может помочь измерение поворота гибкого подвижного контакта вокруг его горизонтальной оси в поперечной плоскости как следствие магнитострикционного эффекта, возникающего при взаимодействии двух магнитных полей [3]. В этом случае измерения контактного сопротивления выполняются близко к точке отрыва контакта при размыкании, когда наиболее ярко проявляется взаимодействие между магнитным потоком, генерируемым катушкой, и магнитным потоком, формируемым током нагрузки, текущим через контакт реле. Сторонники этого метода утверждают, что такое взаимодействие вызывает скручивание контактов и результат измерения изменения контактного сопротивления, выполненного таким образом, может быть коррелирован с возможным отказом контакта в будущем. Однако относительная ценность этого метода по сравнению с другими динамическими методами измерения впоследствии оспаривалась, например, в [4].

Надежность и конструкция герконов

Ни одна область в конструировании реле не является столь дискуссионной, как проектирование контактов. Какое покрытие контактов следует использовать? Рутений, родий или иридий? Должно ли покрытие наноситься гальваническим способом или напылением?

Какова необходимая толщина контактов? Как выбранное покрытие справляется с бросками по току и другими нештатными нагрузками? Какую структуру слоя следует применить? Coto Technology имеет многолетний опыт в решении подобных вопросов. Специалисты компании убеждены, что лучшим вариантом покрытия контактов для большей части оборудования автоматического тестирования будет рутениевое на-

² Ампер-виток — единица измерения магнитодвижущей силы. Входит в Международную систему единиц СИ. Определяется произведением числа витков обмотки, по которой протекает электрический ток, на значение силы тока в амперах. — Прим. ред.

³ Считается, что нагрузка 12 В приводит к формированию «усов» из расплавленного металла контактов. Эти «усы» в конце концов образуют перемычки и приводят к залипанию реле, поскольку ток 4 мА слишком слаб для того, чтобы сжечь их. Однако при нагрузке 5 В, 10 мА электростатические силы будут меньше (как и количество «усов»), а более высокий ток вполне способен с ними справиться.

пыление. Твердость и высокая температура плавления рутения в сравнении с другими металлами платиновой группы обеспечивают великолепные характеристики износа и сопротивление залипанию. Нанесение рутения напылением — более медленный и дорогой процесс, чем гальванический способ, нередко применяемый другими производителями. Однако напыление обеспечивает более высокую надежность контактов за счет устранения посторонних примесей.

Упомянутые качества были продемонстрированы в ходе контролируемого тестирования реле Coto в сравнении с аналогами от других компаний-изготовителей. Недавние независимые исследования подтверждают эти выкладки. Так, Oshiyama и другие [5] обнаружили, что перенос металла при горячем переключении является основной причиной отказов по залипанию, и переключатели с рутениевыми контактами были в семь раз менее подвержены этому эффекту, чем переключатели с родиевыми контактами.

Системы тестирования реле

Системы тестирования срока службы реле предъявляют порой уникальные требования. В частности, они должны быть более надежными, чем испытываемые устройства. Именно из-за этого в 1980-х гг. компания Coto Technology разработала и выпустила первый тестер срока службы. С того момента система обновлялась несколько раз. В настоящее время Coto обладает шестью тестерами, именуемыми Coto System 300, установленными в штаб-квартире компании на Род-Айленде (США) и на производстве в Мехико (рис. 2).

Каждая система имеет 32 испытательных канала, способных тестировать герконовые переключатели при нагрузке, регулируемой от 0,03 В, 1 мА (30 мВт) до 60 В, 1 А (60 Вт). Вспомогательные ведущие модули позволяют повысить нагрузку до 150 В, 10 А (1500 Вт) или 1000 В, 10 мА (10 Вт). Модульные вставные платы нагрузки позволяют использовать резистивную, емкостную, индуктивную или гибридную нагрузку (рис. 3).

Частота испытательного цикла обычно устанавливается на 200 Гц, с опциональной разверткой в 10 Гц до диапазона 255 Гц.

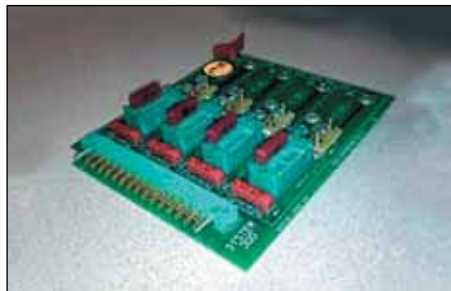


Рис. 3. Система 300. Плата нагрузки системы тестирования срока службы

Переменяющиеся залипания и незамыкания проверяются на каждом цикле — при обнаружении отказа система ждет 0,5 с и проводит повторную проверку. Если проблема не исчезла, регистрируется устойчивый отказ. Кроме того, через заданные интервалы выполняются параметрические измерения сопротивления контактов. Позднее можно построить график по этим данным, чтобы оценить уровень деградации сопротивления в течение теста.

Записанные данные экспортируются в формат Microsoft Excel для последующей обработки с помощью статистических методов и соответствующего ПО.

Coto также имеет специализированное испытательное оборудование, позволяющее тестировать отдельные реле с применением высокочастотных нагрузок в диапазоне 20 кГц – 1 МГц, и собственно величиной нагрузки до 300 В, 6 А. Такие реле обычно распространены в широкополосном и медицинском оборудовании. Специальная камера Coto предусматривает проведение испытаний в различных условиях окружающей среды при температуре $-40...+150\text{ }^{\circ}\text{C}$.

Обеспечение максимальной надежности герконовых реле

Предположим, что вы приняли решение использовать герконовые реле в своем следующем коммутационном проекте и выбрали то, что показалось вам наиболее подходящим из устройств Coto. Что можно сделать во время процесса разработки для обеспечения максимальной надежности? Вот несколько подсказок:

1. По возможности холодные переключатели. Не всегда такой вариант является подходящим, но, тем не менее, если можно спроектировать систему так, чтобы реле переключались только при отсутствии тока, то срок службы реле увеличится весьма серьезно.
2. Избегайте реактивных нагрузок. Герконовые реле наиболее надежны при переключении резистивных нагрузок. Мощные броски по току от емкостных цепей могут привести к преждевременному выходу из строя или привариванию контактов. Индуктивные нагрузки способны вызвать срабатывание дуговых разрядов при размыкании. Если необходимо коммутировать реактивную нагрузку, следует связаться с компанией Coto для получения рекомендаций.
3. Поддерживайте небольшое перевозбуждение.

Для реле с номинальным напряжением катушки 5 В обычно указывают рабочее напряжение 3,8 В. Постарайтесь подавать на катушку напряжение побольше как минимум на 25%, то есть 4,75 В. Такое перевозбуждение позволит обеспечить плотность замыкания контактов и, как следствие, увеличить срок службы реле.



Рис. 2. Система тестирования срока службы реле Coto Technology 300

4. Магнитное взаимодействие.

Если реле располагаются на печатной плате близко друг к другу — удостоверьтесь, что они ориентированы так, чтобы уменьшить магнитное взаимодействие, способное повысить эффективное рабочее напряжение реле и, как следствие, снизить перевозбуждение. Обычно достаточно ориентировать реле друг к другу противоположными полюсами. Более подробная информация об оптимальных схемах доступна в каталоге Coto.

5. Используйте реле с вкладышем из черных металлов.

Многие реле Coto поставляются с вкладышем из черных металлов, который сводит к минимуму влияние магнитного взаимодействия и обеспечивает максимальное перевозбуждение катушки. По возможности выбирайте именно такие реле.

6. Поддерживайте рабочую температуру на низком уровне.

Сопротивление катушки герконового реле возрастает на 0,39% с каждым $^{\circ}\text{C}$. При постоянном напряжении на источнике питания катушки повышение температуры на $50\text{ }^{\circ}\text{C}$ приводит к повышению сопротивления на 20% и, следовательно, 15%-ному уменьшению подаваемой на катушку мощности. Это снижает ее перевозбуждение и может сократить срок службы реле.

7. Сохраняйте напряжение на катушке после замыкания реле.

Не используйте интегральные микросхемы, которые позволяют снизить напряжение на катушке после замыкания реле, с целью экономии энергии (или просто отключите программное снижение напряжения). Большинство небольших герконовых реле не обладает разностью напряжений срабатывания/отпускания, достаточной для поддержания перевозбуждения. Срок службы реле может снизиться.

8. Используйте независимый источник питания для катушек реле.

Катушки реле индуктивны и могут наводить потенциально опасные всплески по силовым кабелям. При проектировании систем обычно предусматривается независимый источник питания для катушек. Для всех реле, не снабженных встроенными диодами, следует рассмотреть методики подавления индуктивных всплесков с помощью диодов.

9. Запрограммируйте проведение тренировочного цикла время от времени (для реле форм-фактора С).

Реле форм-фактора С обычно активируются довольно редко и проводят немалую часть времени с нормально замкнутыми контактами. Иногда это может привести к инерционности контактов при первой активации или в редких случаях к залипанию в нормально замкнутом положении. Программирование тренировочного цикла позволит серьезно исправить ситуацию.

Распределение Вейбулла и методы расчета его параметров

Это распределение подробно описано в соответствующей литературе. Количество циклов до отказа для выборки реле и переключателей рассчитывается по методу наименьших квадратов с использованием функции распределения Вейбулла с двумя параметрами $F(t)$, где:

$$F(t) = 1 - e^{-(t/\eta)^\beta} \quad (5)$$

Здесь $F(t)$ — функция ненадежности; t — время или количество циклов до отказа; η и β — параметры распределения Вейбулла.

Данное уравнение можно привести к линейному виду с помощью преобразований:

$$y = \log_e(\log_e(1/(1-F(t)))) \quad (6)$$

$$x = \log_e(t) \quad (7)$$

После линейной регрессии x на y уклон линии регрессии $= \beta$ и перехват $= \beta \log_e(\eta)$.

При наличии данных о количестве циклов до отказа для выборки реле значения $F(t)$ можно рассчитать с помощью аппроксимации Бенара:

$$F(t) = (j-0,3)/(N+0,4), \quad (8)$$

где j — порядковый номер ранга, а N — суммарное количество отказов. Для работы с цензурированными данными компонентов, прошедших тест без поломок, предпринимаются особые предосторожности.

МСВФ изделия и порог его достоверности рассчитываются по значениям параметров η и β Вейбулла. Параметр η — ресурсная характеристика. Параметр уклона Вейбулла β особенно важен, поскольку его величина связана с характеристиками износа тестируемого изделия. Значение $\beta < 1$ указывает на возможность отказов во время приработки, количество которых можно снизить доработками устройств у производителя и отследить путем испытания на принудительный отказ. Значения $\beta > 1$ более желательны, поскольку являются показателем нормального механизма износа после некоторого периода стабильной работы. Обычно значения β для герконовых реле лежат в диапазоне 1,5–4.

Уравнение регрессии, приведенное ранее, можно встроить в стандартные редакторы таблиц, например Microsoft Excel. Однако обработка наборов данных, содержащих цензурированную информацию, не так проста. Коммерческие программные пакеты, к примеру Reliasoft Weibull++ [6] или Minitab [7], существенно упрощают расчеты, а также обладают возможностью расчета дополнительных параметров, в частности порога достоверности.

Расчет МСВФ

по параметрам масштаба η и уклона β
МСВФ можно рассчитать по выражению:

$$\text{МСВФ} = \eta \Gamma(1+1/\beta), \quad (9)$$

где $\Gamma(z)$ — гамма-функция. Эту функцию можно найти в таблицах или легко рассчитать в табличном редакторе, используя

Таблица 2. Вычисление гамма-функции

Расширение числовой последовательности для $1/\Gamma(z)$	
6.1.34	$\frac{1}{\Gamma(z)} = \sum_{k=1}^{\infty} c_k z^{-k} \quad (z < \infty)$
k	ck
1	1
2	0, 57721 56649 015329
3	-0, 65587 80715 202538
4	-0, 04200 26350 340952
5	0, 16653 8 6113 822915
6	-0, 04219 77345 555443
7	-0, 00962 19715 27877
8	0, 00721 89432 46663
9	-0, 0 0116 5 1675 938591
10	-0, 00021 52416 741149
11	0, 00012 80502 823882
12	-0, 00002 01348 547807
13	-0, 00000 12504 934821
14	0, 00000 11330 27232
15	-0, 00000 02056 338417
16	0, 00000 00061 16095
17	0, 00000 00050 020075
18	-0, 00000 00011 812746
19	0, 00000 00001 043427
20	0, 00000 00000 077823
21	-0, 00000 00000 036968
22	0, 00000 00000 0051
23	-0, 00000 00000 000206
24	-0, 00000 00000 000054
25	0, 00000 00000 000014
26	0, 00000 00000 000001

расширение числовой последовательности, показанное на таблице 2 [1]. Пакет Reliasoft Weibull++ имеет собственный калькулятор МСВФ, что существенно упрощает операцию.

Литература

- Weibull W. A Statistical Distribution of Wide Applicability // Journal of Applied Mechanics. 1951. № 18.
- Dodson B. Weibull Analysis. Milwaukee WI. American Society for Quality, 1994.
- Sutherland E. F. Predicting Early Failure of Dry Reed Contacts. Proc. 25th Annual Relay Conference. Oklahoma State University, April 26–27, 1977.
- Gusciora R. H. A Statistical Study of Contact Attributes and Reed Relay Life. Proc. 27th Annual Relay Conference. Oklahoma State University, April 24–25, 1979.
- Oshiyama Y., Fukushima M., Katada F. Life Time Diagnosis of Reed Relays Operated Under Hot Conditions. Proceedings of the 50th Int'l Relay Conference. Newport Beach, Ca., USA, April 14–17, 2003.
- Reliasoft Weibull++ Version 7 (Reliability Statistics Software). Tucson AZ: Reliasoft Corporation. www.reliasoft.com
- Minitab Version 15 for Microsoft Windows (Statistical Software). State College PA: Minitab Inc. www.minitab.com
- Abramowitz M., Stegun I. A. Handbook of Mathematical Functions with Formulas, Graphs, and Mathematical Tables. New York, Dover Publications, 1972.

Москва, 105275
ул. Уткина Дом 40

АО ТЕХНО

Тел: (495) 735-44-29
<http://www.techno.ru>
e-mail: ywg@techno.ru

Interflux Electronics®

Новая паяльная паста LMPA™-Q6

LMPA™-Q6 – не требующая смывки, не содержащая галогены, не содержащая свинец паста с низкой точкой плавления. Сплавы LMPA™ имеют более прочные механические свойства по сравнению с SnBi (Ag). Кроме того, они подходят для пайки волной и селективной пайки.

Это делает их прекрасными общедоступными сплавами для многих электронных применений, которые сегодня паяются с использованием сплавов меди Sn(Ag).



Специальные разъемы **ODU**

ДЛЯ ВЫСОКОСКОРОСТНОЙ ПЕРЕДАЧИ ДАННЫХ



- Модульные разъемы ODU MAC со вставками Ethernet до 10 Гбит/с (CAT 6A)
- Цилиндрические разъемы ODU AMC IP68, IP69K с рабочей температурой $-51...125^{\circ}\text{C}$ для передачи сигналов USB 3.1 gen.1 и Ethernet 10 Гбит/с (CAT 6A)

AVX

u-blox

ZEZ SILKO

fischer

SII

HRS

JST

ETA

DANTHERM

SEOUL

SUNON

Littelfuse

Тел.: (495) 739-6509

elmech@microem.ru microem@microem.ru

www.microem.ru

Реклама

Соединители низкочастотные,
радиочастотные и комбинированные
Реле и переключатели
Кабельные сборки
Компоненты СВЧ-тракта

ИРКУТСКИЙ РЕЛЕЙНЫЙ ЗАВОД
АКЦИОНЕРНОЕ ОБЩЕСТВО

Россия, 664075, г. Иркутск, ул. Байкальская, 239,
Тел.: +7 (3952) 35-23-18;
E-mail: marketing@irzirk.ru,
www.irzirk.ru

Реклама

ChipEXPO-2018

КОМПОНЕНТЫ | ОБОРУДОВАНИЕ | ТЕХНОЛОГИИ

СОВМЕСТНО С



16-я
МЕЖДУНАРОДНАЯ
ВЫСТАВКА
ЭЛЕКТРОНИКИ

РОССИЯ | МОСКВА ЭКСПОЦЕНТР

ТЕМАТИЧЕСКИЕ ЭКСПОЗИЦИИ

- Экспозиция предприятий радиоэлектронной промышленности России «Участники Федеральных целевых программ Минпромторга России»
- Экспозиция «Участники Конкурса «Золотой Чип»
- Экспозиция «Испытания и контроль качества ЭКБ»
- Экспозиция «Новинки производителей электронных компонентов»
- Экспозиция «Другая электроника»
- Экспозиция предприятий Зеленограда (Корпорация развития Зеленограда)
- Экспозиция предприятий АО «Росэлектроника»

www.chipexpo.ru

17.10- 19.10



Реклама

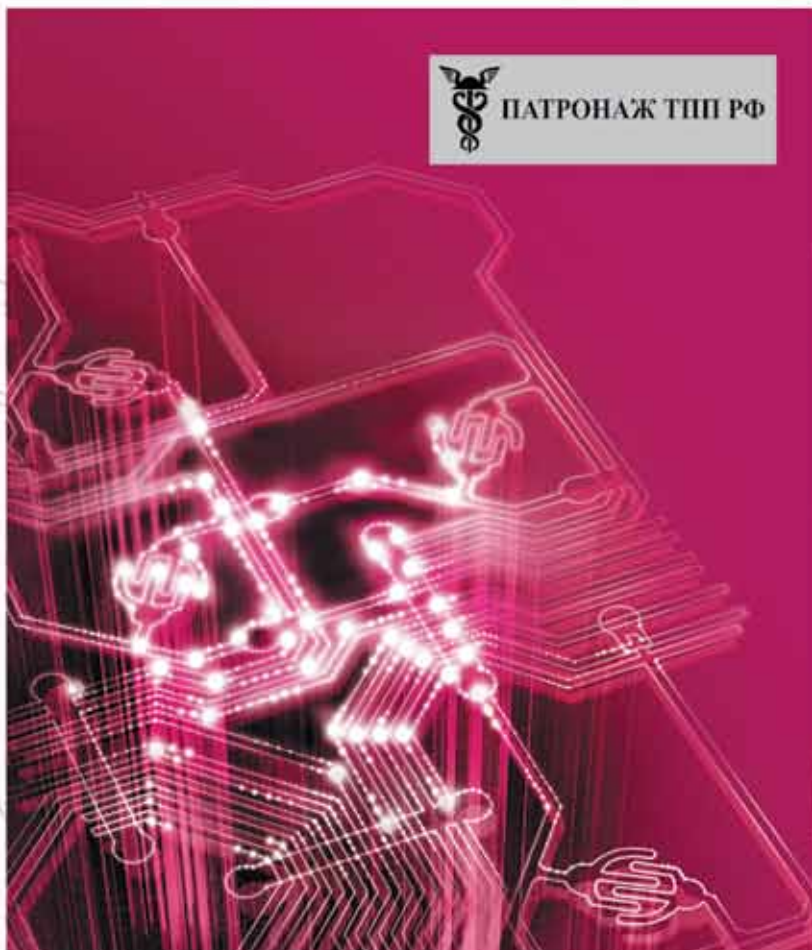


РАДИОЭЛЕКТРОНИКА И ПРИБОРОСТРОЕНИЕ

XVIII МЕЖДУНАРОДНАЯ СПЕЦИАЛИЗИРОВАННАЯ ВЫСТАВКА



ПАТРОНАЖ ТПП РФ



- Электронные компоненты
- Комплектующие
- Печатные платы
- Светотехника
- Материалы
- Конструктивы
- Робототехника
- Технологии
- Промышленное оборудование и инструменты
- Контрольно-измерительные приборы и лабораторное оборудование

Организатор выставки:



тел.: +7 (812) 777-04-07
radel2@farexpo.ru

18 – 20 сентября 2018

КВЦ «ЭКСПОФОРУМ»,
Петербургское шоссе 64/1, павильон F
<http://radelexpo.ru/>

Будущее рядом



Единый телефон: 8-800-333-63-50 | info@ptelectronics.ru | www.ptelectronics.ru
Офисы компании: Санкт-Петербург, Москва, Чебоксары, Нижний Новгород,
Екатеринбург, Новосибирск, Ижевск, Таганрог, Пермь

