

МОДЕЛИРОВАНИЕ СТАНДАРТНЫХ ТОПОЛОГИЙ С SiC MOSFET

ГАЙ МОКСИ (GUY MOXEY), старший директор, Wolfspeed

В настоящее время, как никогда прежде, инженеры выбирают изделия на основе карбида кремния (SiC) из-за их более высокой эффективности, удельной мощности и меньшей общей стоимости проектирования системы. В статье рассматриваются возможности моделирования SiC MOSFET с помощью симуляторов LTspice от Analog Devices и SpeedFit от Wolfspeed.

ВВЕДЕНИЕ

Необходимо учитывать не только основные принципы разработки, общие для SiC и Si, но и отличительные особенности характеристик, возможностей и преимущества карбидокремниевых приборов, а также использовать методы моделирования и симуляции для проверки того, насколько разрабатываемые изделия отвечают своему исходному назначению. Как некогда для кремниевых приборов, к настоящему времени для моделирования SiC-устройств появились оптимизированные инструменты и модели от разных поставщиков. Несмотря на различия между такими инструментами симуляции как LTspice, PLECS и SpeedFit 2.0 Design Simulator от Wolfspeed, рекомендации от экспертов компании Wolfspeed обеспечат требуемую точность моделирования работы SiC-приборов.

СТАТИЧЕСКАЯ СИМУЛЯЦИЯ С ПОМОЩЬЮ LTSPICE

Spice-модели от Wolfspeed оптимизированы для температурного диапазона 25–150°C. Работа внутреннего диода оптимизирована под управляющее напряжение затвор–исток $V_{GS} = -4$ В для устройств 3-го поколения и -5 В – для 2-го. Симуляцию можно осуществлять с учетом самонагрева, тепловой характеристики в переходном процессе и паразитной индуктивности. Однако не моделируются паразитные биполярные и соответствующие эффекты, процесс лавинного пробоя, а также вариации напряжения включения внутреннего диода в зависимости от напряжения V_{GS} .

Результаты статической симуляции с помощью LTspice – вольтамперная характеристика при разных значениях V_{GS} и характеристика внутреннего диода – хорошо согласуются с фактическими измерениями. В частности, результаты ста-

тической симуляции входной емкости C_{ISS} , выходной емкости C_{OSS} и емкости обратной передачи C_{RSS} довольно-таки хорошо соответствуют результатам измерений.

ДВУХИМПУЛЬСНЫЙ ТЕСТ

Типичным эталонным тестом для определения динамической характеристики является двухимпульсное испытание полумостовой схемы. Результаты симуляции без учета паразитных элементов значительно отличаются от измеренных значений (см. рис. 1). Поскольку потребление энергии влияет на эффективность, такая большая разница существенно влияет на тепловые расчеты.

В рассматриваемом тесте за длинным импульсом следует интервал в 1 мкс, после чего проходит короткий импульс. Параметры включения и выключения измеряются обычным способом, как и в случае кремниевых приборов. Более пристальный взгляд на диаграммы сигналов (см. рис. 2) позволяет установить разницу между фактическими и идеальными результатами симуляции.

Время нарастания и спада импульсов, полученное с помощью симуляции, намного меньше измеренных значений, поскольку на фактические результаты влияют индуктивности: паразитная L_m между двумя устройствами и индуктивность корпуса $L_{КОРП}$. Кроме того, имеется разница между результатами измерения выбросов на фронтах импульсов при включении и выключении. Эти различия вносят вклад в общую разницу между величинами коммутационных потерь.

Чтобы получить точную модель, в симуляции следует учесть значения индуктивностей. С другой стороны, в тепловую модель в PLECS не входят паразитные компоненты.

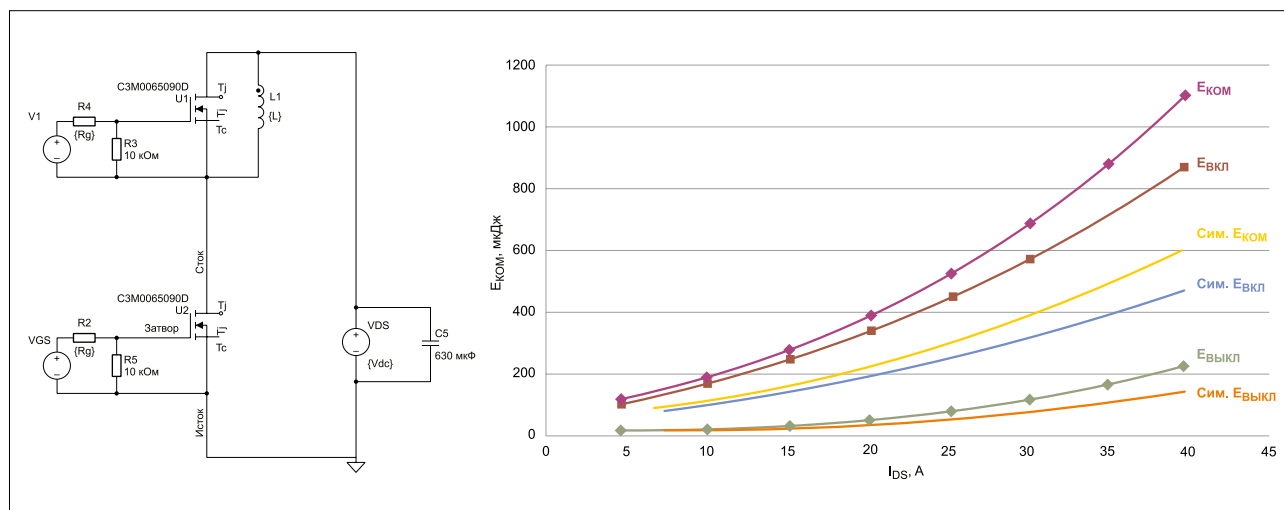


Рис. 1. Результаты двухимпульсных испытаний при идеальной симуляции: коммутационные потери примерно на 45% ниже приведенных в техническом описании испытываемого устройства U2

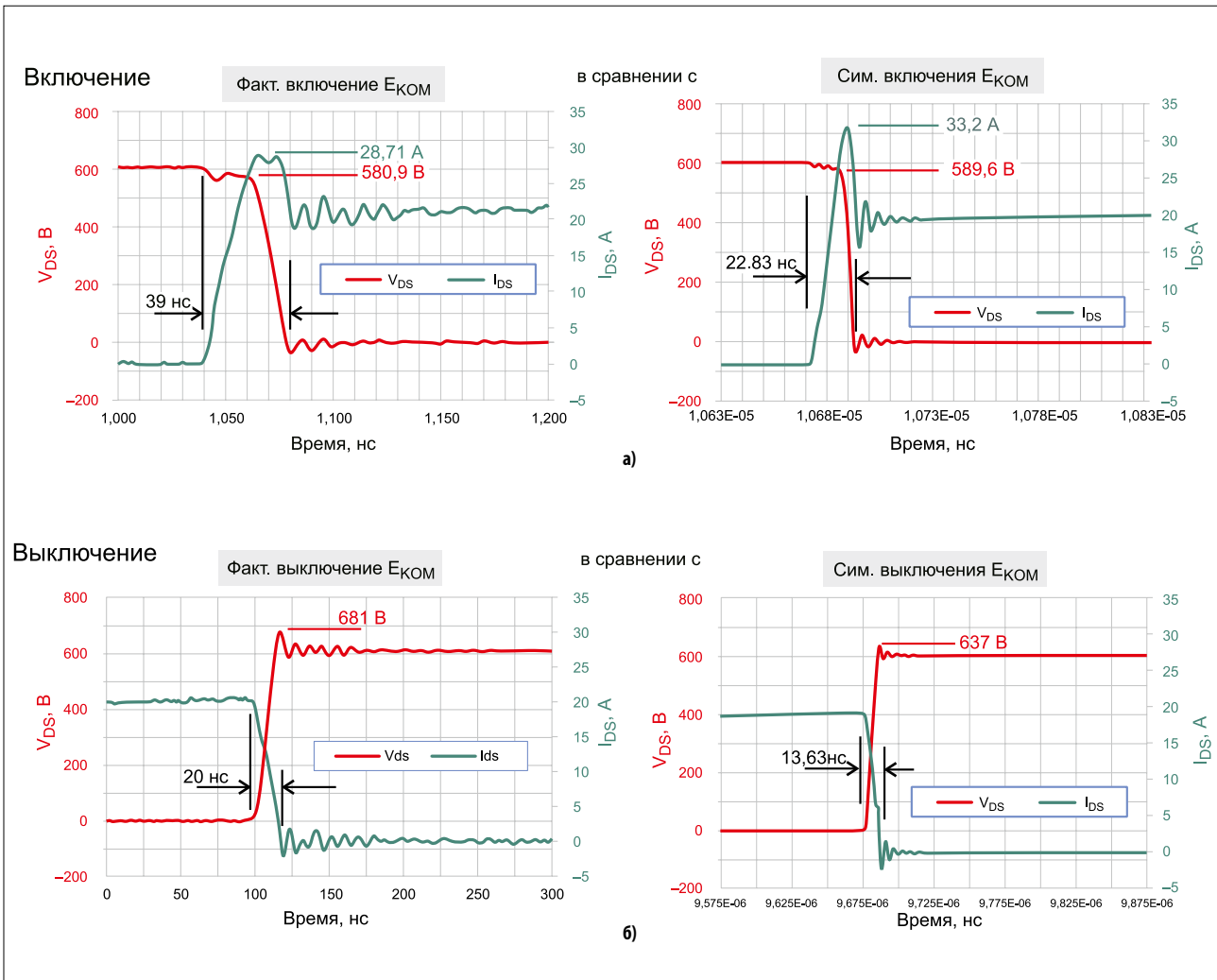


Рис. 2. Сравнение осциллограмм показывает, что фактическая длительность фронта импульса при включении составляет 39 нс, тогда как при симуляции это время равно 22,83 нс; фактическое время спада – 20 нс, в симуляции – 13,63 нс

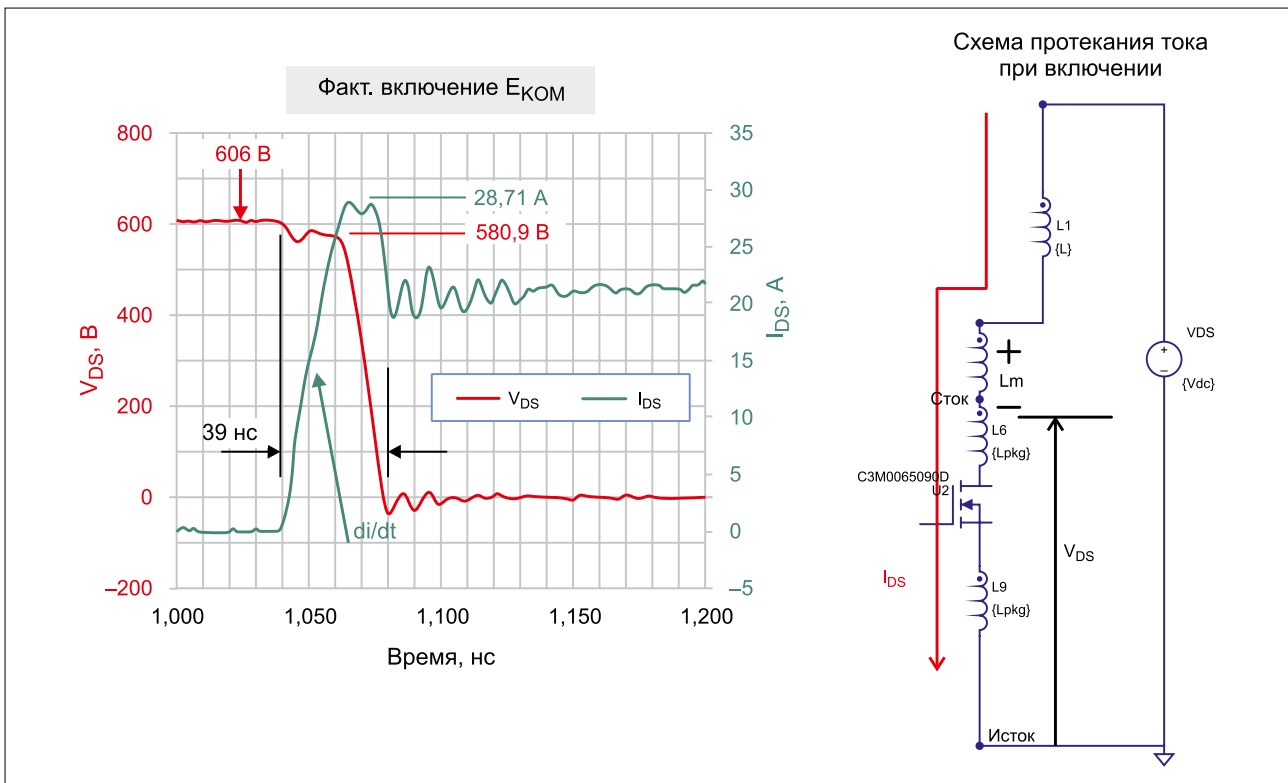


Рис. 3. Информацию, извлеченную из фактического сигнала, можно использовать для расчета Lm

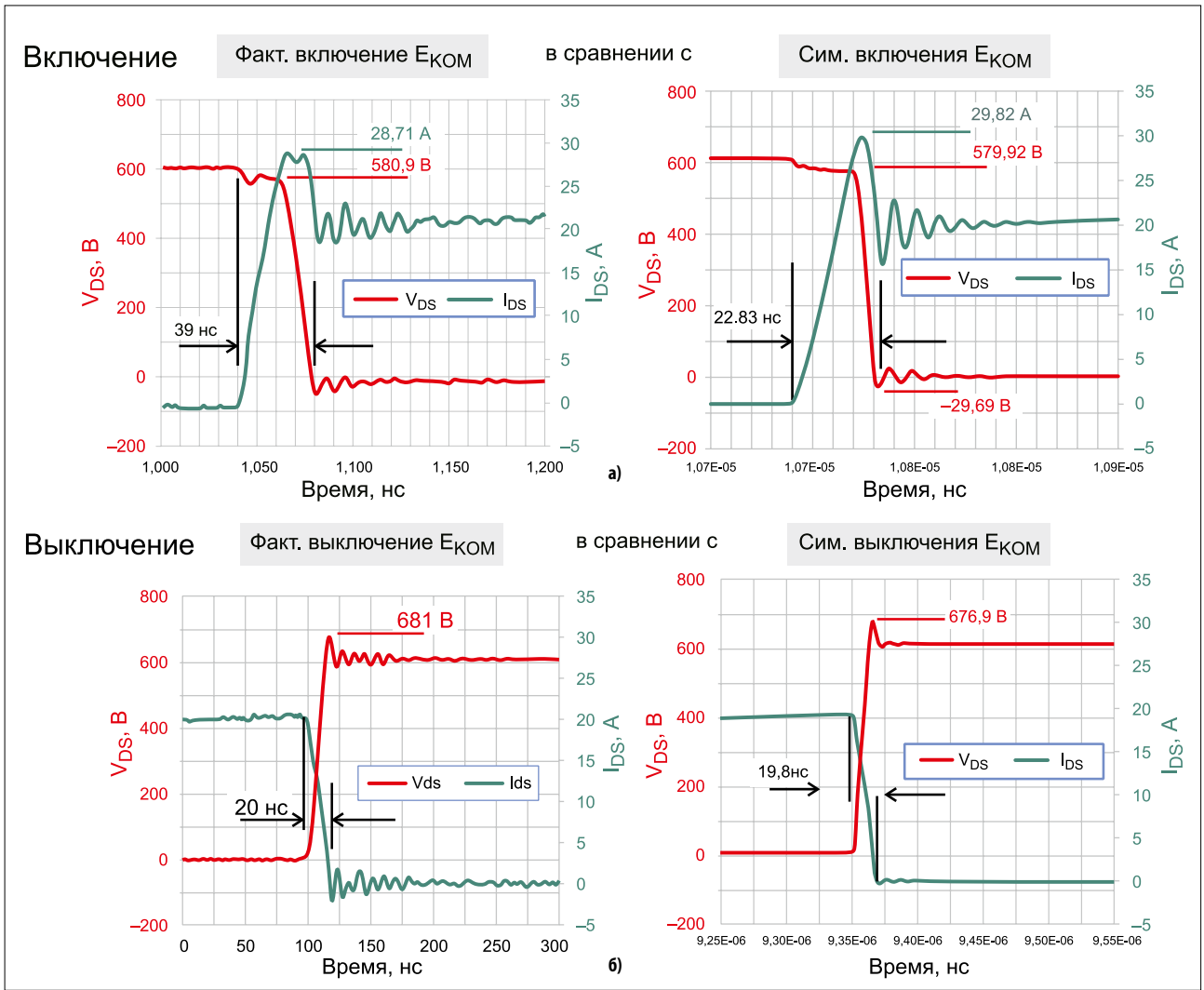


Рис. 4. Учет полученных значений индуктивностей в модели LTspice приближает ее к результатам фактических измерений

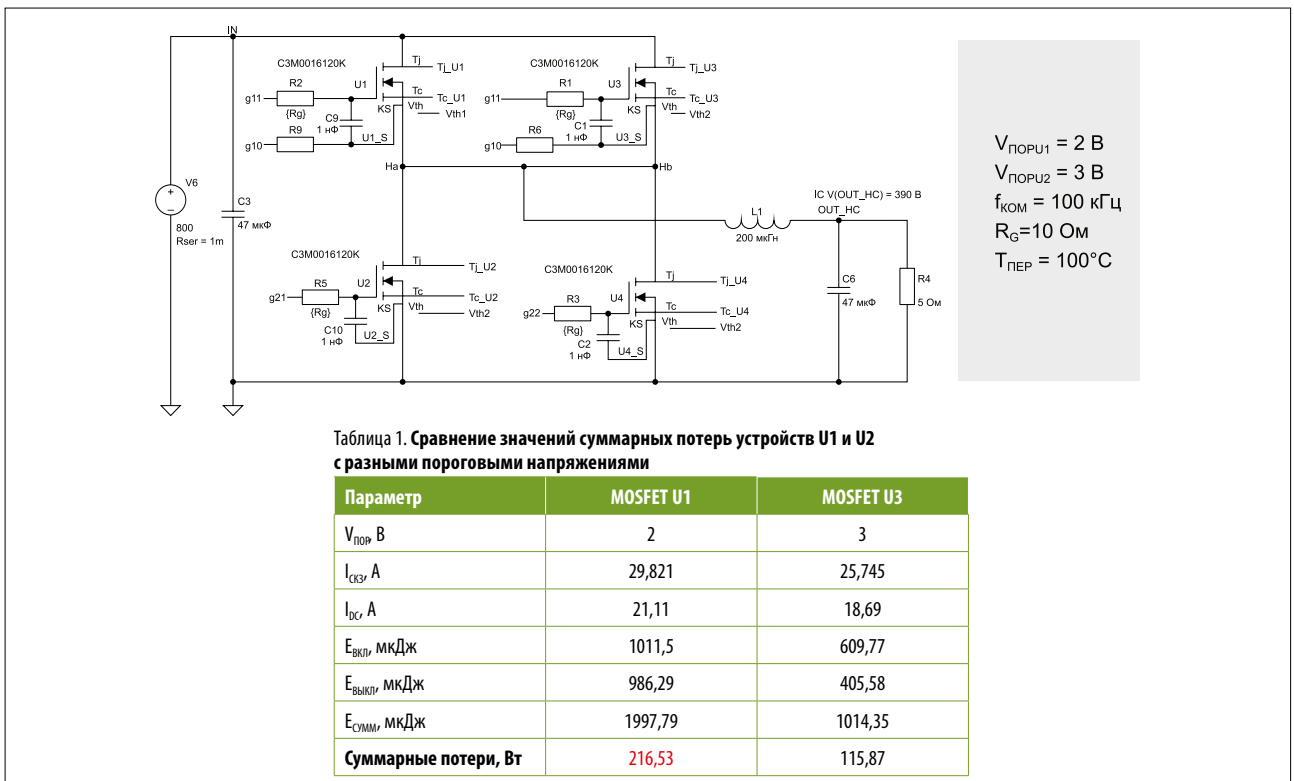


Рис. 5. Из-за дисбаланса токов суммарные потери устройства с пороговым напряжением 2 В почти вдвое больше, чем у 3-В устройства

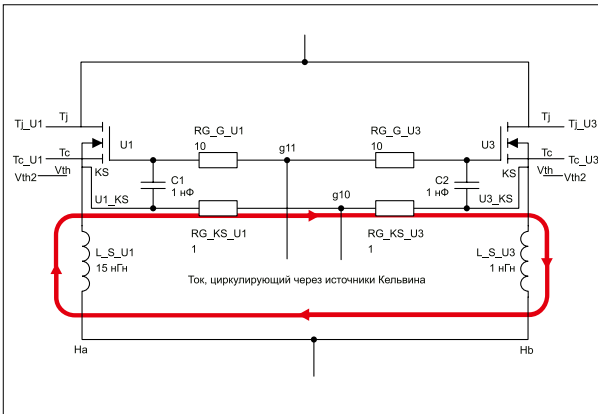


Таблица 2. Сравнение значений суммарных потерь устройств U1 и U2 с разными паразитными индуктивностями истоков

Параметр	MOSFET U1	MOSFET U3
$V_{\text{ПОР}}$, В	3	3
Паразитная L_s , нГн	15	1
$I_{\text{СКЗ}}$, А	26,437	28,857
$I_{\text{ДС}}$, А	18,523	20,231
$E_{\text{ВКЛ}}$, мкДж	391,85	1151,6
$E_{\text{ВЫКЛ}}$, мкДж	974,05	459,02
$E_{\text{СУММ}}$, мкДж	1365,9	1610,62
Суммарные потери, Вт	153,21	181,29

Рис. 6. Разница в паразитной индуктивности L_s устройств U1 и U3 в этом примере специально выбрана значительной, чтобы продемонстрировать влияние несоответствия

Расчет L_m

L_m – индуктивность между истоком устройства U1 на стороне высокого напряжения и стоком устройства U2 на стороне низкого напряжения. Ее можно не только непосредственно измерить, но и рассчитать следующим образом (см. рис. 3):

$$L_m = V_{Lm} / \frac{di}{dt},$$

где $V_{Lm} = V_{IN} - V_{DS}$; в рассматриваемом примере $di/dt = 1,105 \cdot 10^9$; $V_{IN} = 606$ В и $V_{DS} = 580,9$ В.

Получаем: $L_m = 23,1674$ нГн.

В любой схеме – синхронной понижающей, синхронной повышающей, полумостовой или мостовой – скорее всего, топология печатной платы разработана таким образом, что первичная и вторичная стороны отделены друг от друга. При соблюдении требований к топологии величина L_m находится в диапазоне 20–25 нГн, что можно считать эмпирическим правилом, используемым в симуляциях.

Расчет $L_{\text{КОРП}}$

На практике оказывается, что величина $L_{\text{КОРП}}$ разная у стандартных корпусов ТО-247 от разных поставщиков. Эти различия обусловлены вариациями толщины выводных рамок, отличиями в проволочном монтаже и длине плеча на корпусе. Если величина этой паразитной индуктивности указана в техническом описании, ее можно легко учесть в моделировании. В противном случае она извлекается из результатов измерения сигнала и экстраполируется:

$$L_{\text{КОРП}} = V_{L_{\text{КОРП}}} / (2 \frac{di}{dt}),$$

где $V_{L_{\text{КОРП}}} = V_{DS} - V_{Lds} + V_{DSon} = -11,515$ В; $L_{DS} = 6,5372$ нГн для Spice-модели; $V_{DS} = \sim -27,8$ В для фактического сигнала; $V_{Lds} = -15,035$ В; $V_{DSon} = 1,25$ В при 20 А из технического описания на СЗМ0065090D, а $di/dt = -2,3 \cdot 109$.

В нашем примере $L_{\text{КОРП}} = 2,503$ нГн. Несмотря на вариации, это значение можно считать хорошей оценкой и надежным практическим правилом. Симуляция с учетом индуктивностей позволяет получить точную динамическую модель (см. рис. 4).

С учетом индуктивностей результаты измерения $E_{\text{КОМ}}$, $E_{\text{ВКЛ}}$ и $E_{\text{ВЫКЛ}}$ мало чем отличаются от результатов симуляции с использованием двухимпульсного теста. Применяя эти практические рекомендации для индуктивностей L_m и $L_{\text{КОРП}}$, можно довольно точно рассчитать потери и тепловой режим.

ПАРАЛЛЕЛЬНЫЕ MOSFET

SiC MOSFET часто устанавливают параллельно, чтобы увеличить допустимую нагрузку по току и мощность. Однако необходимо учитывать следующие факторы:

- несбалансированность тока из-за различий в пороговых напряжениях $V_{\text{ПОР}}$;
- несбалансированность тока из-за асимметричных паразитных индуктивностей;
- колебания напряжения в цепи затвора.

При использовании SiC MOSFET от Wolfspeed вероятность несоответствия характеристик устройств очень мала. Однако при необходимости использовать другие SiC-компоненты с более широким допуском следует понимать, что у устройства с меньшим значением порогового напряжения – более выраженный переходный процесс и потому выше потери на переключение и проводимость. Следовательно, суммарные потери мощности больше (см. рис. 5).

Хотя сопротивление в цепи затвора R_g у обоих устройств одинаковое и работают они при одинаковой температуре и коммутационной частоте, моделирование показывает, что суммарные потери U1 превышают 200 Вт, а у U3 они чуть больше 100 Вт. Моделирование показывает, что пиковое значение тока устройства U1 достигает 70 А, прежде чем оно окажется в установившемся состоянии с током на уровне 50 А. Пиковый ток U3 достигает 49 А и стабилизируется до значения 30 А. Таким образом, допустимые нагрузки по току двух этих устройств существенно разные. Кроме того, имеются небольшие различия по времени включения и выключения.

Вторая причина дисбаланса тока – асимметричные паразитные элементы. Рассмотрим два устройства – U1 и U3 (см. рис. 6), у которых одинаковые значения порогового напряжения, но разные индуктивности истоков. В результате возникают ярко выраженные переходные процессы, напряжения на паразитных индуктивностях и драйверах затворов, а также токи стока. Полученные при моделировании осциллограммы показывают, что ток нарастает и спадает намного быстрее у U3, а его $I_{\text{ДС}}$ и $I_{\text{СКЗ}}$ достигают более высоких значений, что приводит к увеличению потерь переключения на 17,9% и общих потерь в этом MOSFET на 18,3%.

Выводы

Схемы с использованием SiC-приборов можно моделировать с помощью симуляторов SpeedFit от Wolfspeed, LTspice или PLECS. Инструментами SpeedFit и LTspice можно пользоваться бесплатно, зарегистрировавшись на сайте Wolfspeed, а за PLECS взимается абонентская плата. Различия между этими инструментами влияют не только на способ осуществления расчетов, но и на их ограничения, например при работе с паразитными элементами и вычислении потерь. ▢