

Об одном подходе к снижению трудоемкости на этапе проверки функционирования электронных устройств на ПЛИС

В настоящее время при разработке сложных цифровых изделий приобретают все большую популярность программируемые логические интегральные схемы (ПЛИС). На этапе производства цифровых электронных устройств на базе ПЛИС можно выделить два этапа контроля работоспособности продукции — входной контроль ПЛИС и функциональный контроль устройства в целом.

**Дмитрий Зыков,
Владимир Ковригин,
к. т. н.**

dimzel@mail.ru

Входной контроль предназначен для тестирования ПЛИС на соответствие требованиям технических условий. Данный вид контроля, как правило, осуществляется на производственном участке по изготовлению цифровых электронных устройств (ЦЭУ) с использованием стандартных диагностических средств.

Функциональный контроль обеспечивает проверку работоспособности ЦЭУ в целом для заданных условий эксплуатации и правильность взаимодействия разрабатываемого ЦЭУ с другими устройствами системы.

Недостатками этого подхода являются сложность и трудоемкость поиска и анализа неисправностей, так как источниками неисправностей могут быть как неисправности монтажа ПЛИС, так и ошибки, допущенные при проектировании логической структуры ЦЭУ. Устранение этих неисправностей требует привлечения дополнительных ресурсов для проведения диагностики.

1. Особенности контроля монтажа ПЛИС на печатных платах ЦЭУ

Для упрощения процедуры поиска неисправностей монтажа предлагается перейти от двухэтапной процедуры к трехэтапной, выделив в самостоятельный этап контроль исправности монтажа ЦЭУ. Этот этап предшествует этапу *функционального контроля ЦЭУ*.

В этом случае тестирование монтажа ПЛИС на печатных платах должно осуществляться на производственном участке с использованием специализированного диагностического программно-аппаратного комплекса.

В данной статье рассматриваются вопросы практической реализации этапа контроля монтажа.

На рис. 1 представлена структурная схема диагностического программно-аппаратного комплекса (ДПАК) для тестирования состояния исследуемого ЦЭУ. Комплекс выполняет анализ качества монтажа ЦЭУ путем генерации и передачи на ЦЭУ тестовых воздействий, а также приема и распознавания реакции ЦЭУ. ДПАК состоит из ЭВМ, интерфейсных плат и прикладного диагностического программного обеспечения. Интерфейсные платы служат для обеспечения совместимости ЦЭУ и ЭВМ. Интерфейсные платы могут быть как стандартными, покупными, так и специализированными. Диагностическое программное обеспечение управляет процессом тестирования ЦЭУ, формирует входные тестовые последовательности и обрабатывает выходные сигналы ЦЭУ.

Тестовый сигнал представляет собой двоичную последовательность, состоящую из 0 и 1. В общем случае ПЛИС имеет P входов и Q выходов. При этом множество всех возможных входных воздействий равно 2^P . Задача заключается в том, чтобы из этого множества выделить такой набор тестовых последовательностей, который гарантирует достоверность контроля.

Можно выделить следующие типовые неисправности монтажа:

- обрыв внешних соединений ПЛИС на печатной плате ЦЭУ;
- замыкание внешних соединений ПЛИС на линию питания;
- перепутывания внешних соединений ПЛИС и короткое замыкание;
- этих соединений между собой.

Обрыв соединения с функциональной точки зрения эквивалентен подаче постоянного сигнала, соответствующего логической 1 [1].

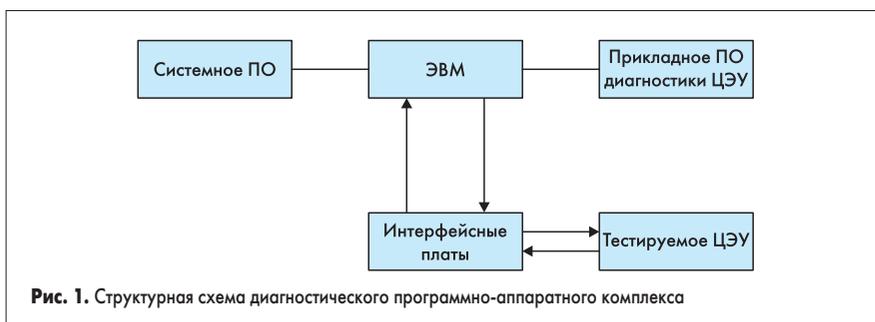


Рис. 1. Структурная схема диагностического программно-аппаратного комплекса

Замыкание соединения на линии питания также эквивалентно подаче постоянного сигнала, причем в случае замыкания на линию высокого потенциала этот сигнал соответствует логической 1, а в случае линии низкого потенциала — логическому 0.

Перепутывание соединений и короткое замыкание нескольких соединений между собой эквивалентно изменению функциональности ЦЭУ.

Особенностью этих неисправностей является их скрытый характер, что требует дополнительных ресурсов для их обнаружения и локализации. Эти неисправности могут, непосредственно не влияя на логическую структуру ПЛИС, изменять условия ее функционирования. Например, они могут быть причиной нагревания ПЛИС и возникновения побочных соединений, не предусмотренных логической структурой ПЛИС.

2. Алгоритм проверки монтажа ПЛИС на печатных платах

ПЛИС допускают многократное перепрограммирование логической структуры. Для проверки монтажа предлагается предварительно запрограммировать ПЛИС специальной диагностической структурой, предназначенной только для тестирования монтажа. После окончания этапа тестирования монтажа ПЛИС программируется основной логической структурой ЦЭУ. Последовательность входных и выходных выводов у диагностической структуры должна быть такой же, как и у основной структуры ПЛИС.

Неисправности монтажа являются подмножеством множества всех неисправностей ЦЭУ. Будем рассматривать ПЛИС как совокупность дискретных комбинационных устройств (ДКУ) с N -входами и N -выходами, где $N \leq \min(P, Q)$ (рис. 2). Под ДКУ понимается устройство, состояния выходных контактов которого определяется только текущим состоянием входных контактов, то есть в структуре ДКУ отсутствуют цепи обратных связей и элементы памяти [2]. Будем считать, что у ДКУ входные и выходные контакты упорядочены, так что каждому контакту присвоен порядковый номер от 1 до N . При программировании ПЛИС диагностической структурой n -й вход соединяется с n -м выходом, $1 \leq n \leq N$. При этом тестовые воздействия подаются непосредственно на входные выводы ДКУ, а их отклики фиксируются на выходных контактах [3]. В этом случае на формирование принимаемых данных влияют только неисправности монтажа. Ошибки внутреннего соединения выводов ПЛИС исключаются на этапе входного контроля.

Обозначим исправное ДКУ символом A . Под неисправностью монтажа ДКУ будем понимать последствия некоторого события, которые преобразуют исправное устройство A в некоторое другое, неисправное, отличное от A устройство A^* , и поддерживают его в неисправном состоянии в течение некоторого интервала времени Δt . Неисправности монтажа не изменяют последовательности входов и выходов ДКУ. На рис. 2 через A^* обозначено тестируемое ДКУ.

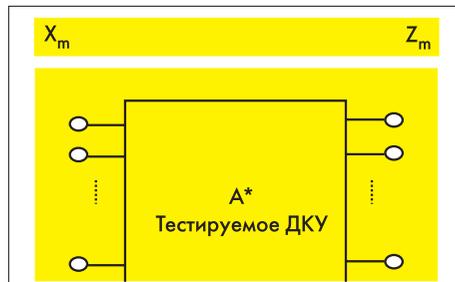


Рис. 2. Тестируемое ДКУ

Обозначим множество тестовых последовательностей как $\{X_m\}$, а множество откликов — $\{Z_m\}$. Каждая из этих последовательностей представляет собой N -разрядное двоичное слово (то есть число разрядов равно числу контактов ДКУ). Входной сигнал X_m представляет собой последовательность, у которой m -й элемент равен 1, а остальные $N - 1$ элементов — 0.

$$X_m(n) = \begin{cases} 1 & \text{при } n = m, 1 \leq n \leq N \\ 0 & \text{при } n \neq m, 1 \leq n \leq N, \end{cases} \quad (1)$$

где n — номер контакта ДКУ, m — индекс входной последовательности.

Для реализации данной последовательности на n -й входной контакт будем подавать напряжение, соответствующее 1, а на остальные входы — напряжение, отображающее 0. В алгоритме предполагается, что выходной

сигнал Z_m представляет собой отклик на соответствующее воздействие X_m .

При функциональном описании тестируемого ДКУ A^* процедура диагностирования состоит в последовательном сравнении откликов Z_m с соответствующими тестовыми последовательностями X_m . Правило диагностики может быть формализовано следующим образом. Монтаж тестируемого устройства является исправным ($A^* = A$), если $Z_m = X_m$ для всех m . Монтаж тестируемого устройства является неисправным ($A^* \neq A$), если $Z_m \neq X_m$ хотя бы для одного m из $1 \leq m \leq N$.

Таким образом, имеем:

$$A^* = \begin{cases} A, & \text{если } Z_m = X_m \text{ для всех } m, \\ \bar{A}, & \text{если } Z_m \neq X_m \text{ хотя бы для одного } m. \end{cases} \quad (2)$$

Структурная схема алгоритма диагностики монтажа ДКУ представлена на рис. 3.

Алгоритм дифференцирует вид неисправности монтажа и идентифицирует номер дефектного контакта. При этом выявленная неисправность может относиться как к входному, так и к выходному контакту ДКУ или к обоим контактам одновременно. Если $Z_m \neq X_m$, то найдется хотя бы один n -й контакт, для которого $Z_m(n) \neq X_m(n)$. При этом, если $Z_m(n) = 1$ при $n \neq m$, то n -й контакт ДКУ имеет либо обрыв соединения, либо замыкается на линию высокого потенциала. В случае, если $Z_m(n) = 0$ при $n = m$, то n -й контакт ДКУ замы-

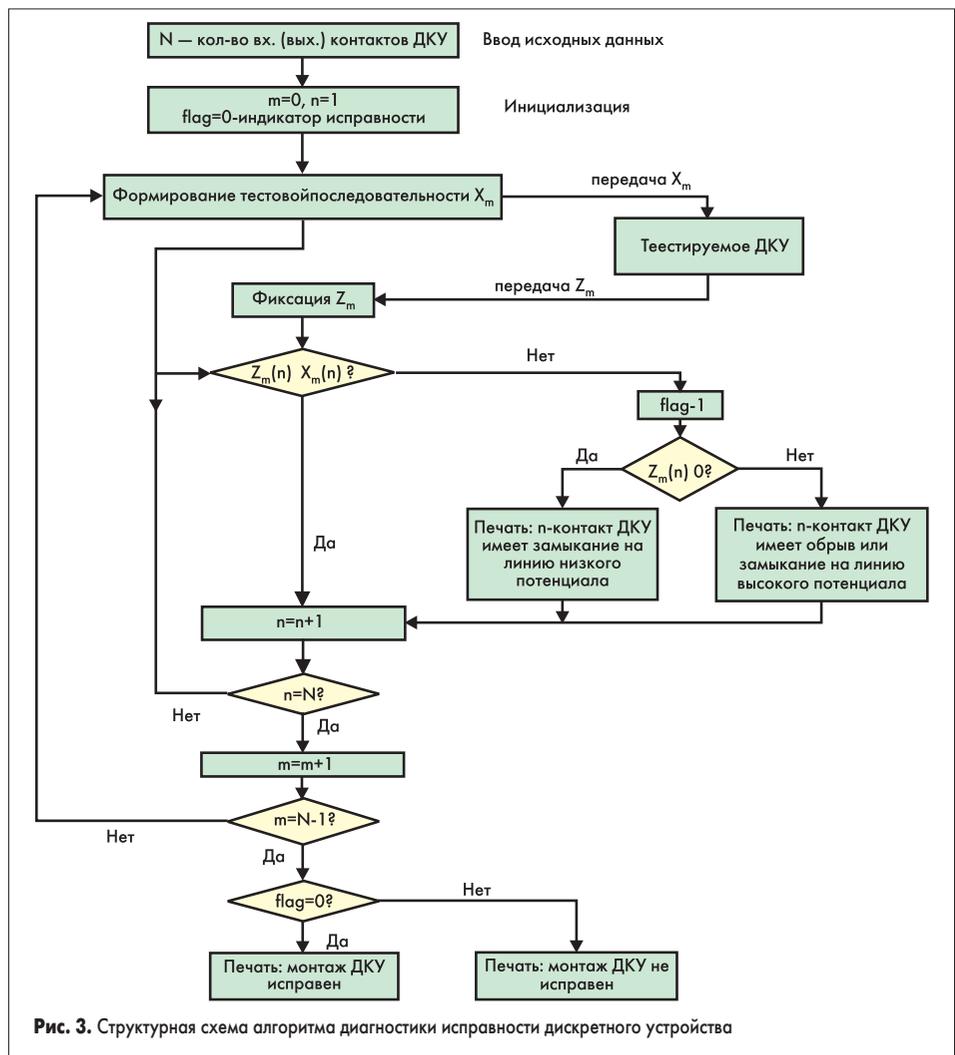


Рис. 3. Структурная схема алгоритма диагностики исправности дискретного устройства

кается на линию низкого потенциала. Процедура формирования тестовой входной последовательности на рис. 3 реализует формулу (1).

Выводы

Предлагаемый подход к организации контроля работоспособности позволяет упростить процедуру поиска неисправностей сложных цифровых изделий на базе ПЛИС и существенно снизить трудоемкость обнаружения этих неисправностей. Контроль осуществляется с помощью диагностического программно-аппаратного комплекса, который включает в основном стандартные средства вычислительной техники. Разработано алгоритмическое и программное обес-

печение диагностического программно-аппаратного комплекса. Количество генерируемых тестовых последовательностей линейно зависит от числа контактов ПЛИС. Предлагаемый алгоритм был апробирован при разработке сложной цифровой системы, построенной на базе ПЛИС фирмы Altera для партии из трех изделий. Исследуемая система состояла из ПЛИС с шириной входных и выходных шин данных более 200 линий каждая. Наибольшее количество дискретных комбинационных устройств, необходимых для реализации в одной ПЛИС, равнялось шести. Время, затрачиваемое на проверку качества монтажа печатной платы с тремя ПЛИС при использовании диагностического программно-аппаратного комплекса, состав-

ляет от трех до пяти минут. При традиционном подходе на проверку функционирования изделий аналогичной сложности может уходить до четырех часов и более. Причем при наличии неисправностей существенная часть этого времени уходит на обнаружение и локализацию дефектов монтажа. ■

Литература

1. Пархоменко П. П. Основы технической диагностики. М.: Энергия. 1976.
2. Угрюмов Е. П. Цифровая схемотехника. СПб.: БХВ — Санкт-Петербург. 2000.
3. Беннеттс Р. Дж. Проектирование тестопригодных логических схем. М.: Радио и связь. 1990.