

# Особенности применения микросхем 1645РУ3 / 1645РУ4 в системах управления научной аппаратурой при проведении космических экспериментов

Дмитрий ЛИСИН,  
к. ф.-м. н.  
lisindv@izmiran.ru

Рассматриваются особенности применения микросхем ОЗУ 1645РУ3 / 1645РУ4 (ПКК «МИЛАНДР», г. Зеленоград), связанные с реализацией метода подачи сигналов адреса. Микросхемы установлены в системе управления аппаратурой ионосферных измерений в условиях космического пространства.

## Введение

Использование отечественной электронной компонентной базы (ЭКБ) для реализации проектов различного назначения является достаточно актуальной задачей в условиях различного рода недружественных, антирыночных действий ряда иностранных государств. Особую роль ЭКБ российского производства играет при создании аппаратуры космического назначения, которая должна удовлетворять целому ряду специфических требований. В ходе создания комплексов научной аппаратуры для проведения экспериментов в космосе в ИЗМИРАН накоплен значительный опыт по применению целого ряда современных изделий российской микроэлектроники специального назначения [1–3].

В ходе создания аппаратуры для спутников геофизического мониторинга ионосферы Земли в системе управления проведением эксперимента по исследованию низкочастотных вариаций электромагнитного поля была применена децентрализованная система управления [3], в составе которой присутствовало статическое оперативное запоминающее устройство (СОЗУ) на базе микросхем 1645РУ3У. Микросхема представляет собой СОЗУ с произвольной выборкой с информационной емкостью 4 М и организацией 256 К слов по 16 бит. Микросхема разработана по КМОП-технологии с минимальными проектными нормами 0,18 мкм, с одним уровнем поликремния и четырьмя уровнями металла. В качестве запоминающего элемента использована шеститранзисторная ячейка памяти [4].

В ходе отработки системы были выявлены особенности функционирования данной микросхемы, связанные с методом подачи сигналов адреса от управляющей ПЛИС, рассмотрению которых посвящена данная статья.

## Структура и задачи системы управления

Блок-схема системы управления проведением эксперимента на борту космического аппарата (КА) приведена в [3], ее фрагмент воспроизводится на рис. 1. Вычислительная система имеет три функционально специфических ядра: сигнальный процессор (обработка сигналов внешних и внутренних датчиков), телеметрический процессор (поддержка протокола обмена с бортовой телеметрической системой КА) и ряд вспомогательных вычислительных элементов, расположенных в ПЛИС, которая выступает в качестве интегрирующей информационной среды системы.

В реализованных вариантах системы в роли ПЛИС использовалась микросхема FPGA серии A42MX от фирмы, ранее известной как Actel (в настоящий момент входит в корпорацию Microsemi). Данная серия в исполнении Industrial успешно применялась в течение многих лет в ходе реализованных ИЗМИРАН крупных космических проектов, в частности в системе управления комплексом научной аппаратуры орбитальной солнечной обсерватории КОРОНАС-Ф [5]. В настоящий момент существует ряд разработок стран СНГ, например 5577ХС1Т («Интеграл», г. Минск), ряд разработок АО «КТЦ «Электроника» (г. Воронеж) и т. д.

Сигнальный и телеметрический процессоры системы реализованы на базе микро-

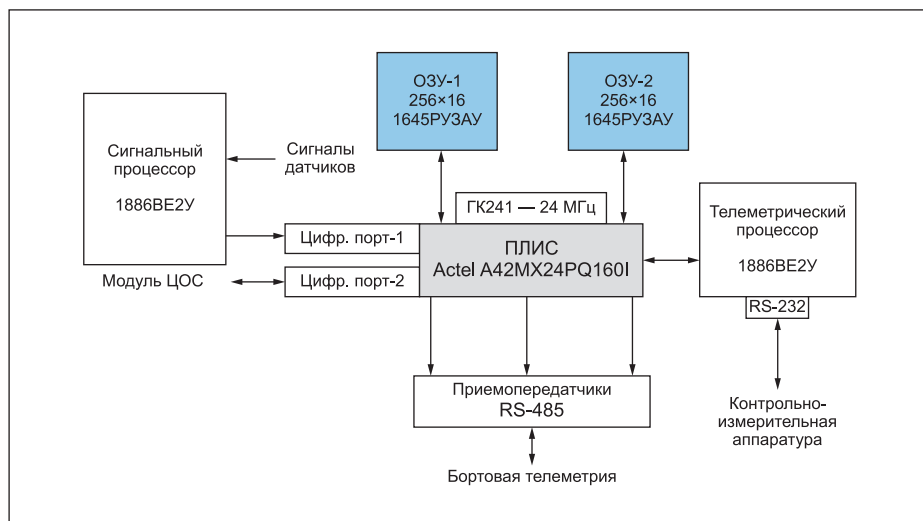


Рис. 1. Структурная схема системы управления проведением эксперимента

схемы 1886ВЕ2У (ПКК «Миландр»). Для организации непрерывной обработки и передачи информации каждый процессор действует со своим ОЗУ, обозначенным на рис. 1 как ОЗУ-1 и ОЗУ-2. Эти ОЗУ полностью симметричны, и доступ к ним коммутируется со стороны ПЛИС, которая вырабатывает все необходимые для функционирования ОЗУ сигналы управления. Цикл заполнения одного банка ОЗУ занимает время порядка 1 с, после чего происходит перекоммутация банков — сигнальный процессор получает доступ к банку ОЗУ телеметрического процессора и наоборот. С точки зрения процессоров каждый из них монополюбно работает со своим индивидуальным банком ОЗУ объемом 256 К слов разрядностью 16 бит.

### Схема управления банками ОЗУ

На рис. 2 представлена структурная схема управления одним из банков ОЗУ. К особенностям данной схемы нужно отнести следующее: основной режим адресации памяти со стороны активного процессора или иного вычислительного ядра — автоинкрементный, что вызвано необходимостью обеспечивать предельные скорости обработки информации в системе. Поэтому сигналы шины адреса для ОЗУ поступают не непосредственно с системной шины процессора, а с выходов 18-разрядного счетчика адреса, аппаратно осуществляющего автоинкремент адреса после каждого обращения к ячейке памяти.

Режим автоинкремента используется как при записи, так и при чтении данных из ОЗУ. Для диагностических целей в системе также реализован режим непосредственного задания адреса из выходного порта процессора.

### Обнаруженный эффект

В ходе отработки технологического образца системы, при проведении испытаний подсистемы работы с ОЗУ, был обнаружен эффект искажения содержимого памяти в процессе многократных считываний. Испытания проводились следующим образом: в банк ОЗУ записывался тестовый массив, содержащий уникальные 8-, 16- и 32-битовые слова, банк переводился в режим чтения и производилось многократное считывание на предельной скорости всего банка с одновременным контролем правильности последовательности и фиксацией обнаруженных отклонений — разница в данных и соответствующий адрес.

Необходимо отметить, что все требования, изложенные в технических условиях на применяемые микросхемы, были тщательнейшим образом соблюдены и перепроверены — напряжения питания, развязки/пульсации питающих шин, наличие в схеме паразитных «иглоков», времена выборки с трехкратным запасом и т. д. Также был исключен эффект возможной дефективности применяемых микросхем — полученный эффект наблюдался на нескольких образцах разрабатываемой системы с использованием нескольких микросхем ОЗУ из двух разных партий, в том числе несколько различных типов (1645РУ3 и 1645РУ4).

Эффект проявляется следующим образом: в процессе циклического считывания полного содержимого обоих банков в считываемых массивах спорадически возникают искажения отдельных слов (конкретнее — нескольких битов 16-разрядных слов), причем было установлено, что искажения появляются не при считывании данных, а изменяются именно в самой микросхеме ОЗУ, так как однажды возникшее искажение фиксировалось впоследствии в процессе каждого считывания банка без исключений. Период чтения банков ограничивался быстродействием применяемых микро-ЭВМ и составлял порядка 4 Гц, тогда как время выборки по адресу 20 нс, указанное в ТУ на микросхеме ОЗУ, позволяет производить чтение банка на частоте около 38 Гц. Сбои возникают в матрице элементов памяти со случайными интервалами по времени, средняя величина между сбоями достигает нескольких секунд. За один проход, как правило, фиксируется один сбой в одной ячейке. Адреса ячеек при этом не спорадические, а имеют явно выраженную группировку к определенным грани-

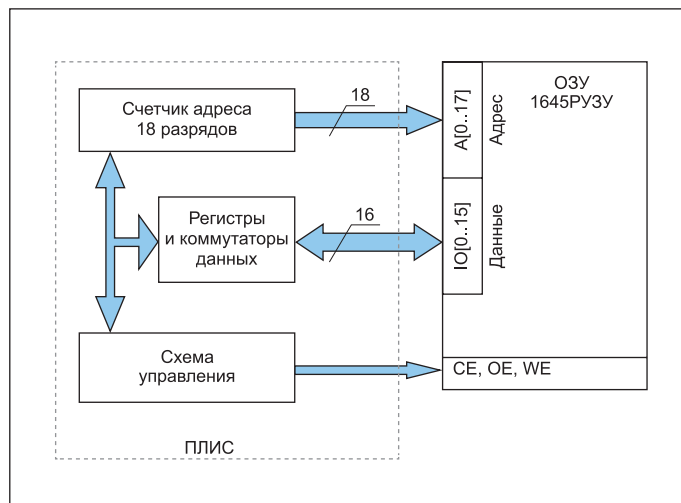


Рис. 2. Структурная схема узла управления банком ОЗУ

ным значениям, закономерности которых установить, к сожалению, не удалось.

Также следует отметить, что тщательным образом была исключена малейшая вероятность возникновения в системе ложных импульсов записи в ОЗУ, в том числе «иглоков», для чего был предпринят ряд мер, вплоть до физического отключения вывода WE микросхемы от ПЛИС после осуществления записи тестового массива с переключением его на подтягивающий резистор шины питания с контролем его состояния быстродействующим цифровым осциллографом, работающим в ждущем режиме. Все шины питания применяемых цифровых микросхем (ОЗУ, процессоров, ПЛИС) при исследовании эффекта были реализованы как врубные (соединение по схеме «звезда» индивидуальными проводниками сечением 0,35 мм<sup>2</sup> к каждому выводу питания и «земли»).

Отмеченный эффект наблюдался только при адресации ОЗУ от счетчика адреса в режиме автоинкремента, при установке адреса напрямую с выходных регистров порта микро-ЭВМ эффект полностью отсутствует, микросхемы ОЗУ работают безупречно во всем исследованном диапазоне температур +20...+125 °С.

### Результаты исследований

В ходе проведения длительной серии исследований данного эффекта было установлено следующее. Эффект искажения содержимого при чтении из матрицы элементов ОЗУ возникает в случае, когда между отдельными битами шины адреса, выходящими с системного счетчика адреса, имеются значительные временные сдвиги, что характерно для выходов счетчиков, построенных на последовательных триггерах (рис. 3). Величина  $t_{уст.адр}$  на этом рисунке соответствует задержке распространения сигнала на одном триггере ПЛИС (в применяемых нами ПЛИС она составляла 10–20 нс). Общее время установки адреса в нашей системе не превышало 360 нс, что подтверждалось результатами моделирования и прямыми измерениями. Время выборки при чтении слова данных со стороны микропроцессора составляло величину порядка 1 мкс, моменты установки адреса со счетчика и моменты выборки данных фиксировались осциллографом, поэтому возможность считывания ошибочного слова из-за невыполнения условия по длительности цикла выборки/чтения можно исключить. Да и повторяющийся после однократного сбоя в этой же ячейке тот же самый сбой однозначно свидетельствовал: в процессе чтения данные в ОЗУ были несанкционированно перезаписаны.

Следует отметить, что в руководстве по эксплуатации данной микросхемы регламентируется только время выборки по сигналу адреса 20 нс, а к одновременности поступления значений шины адреса требований не предъявляется [4].

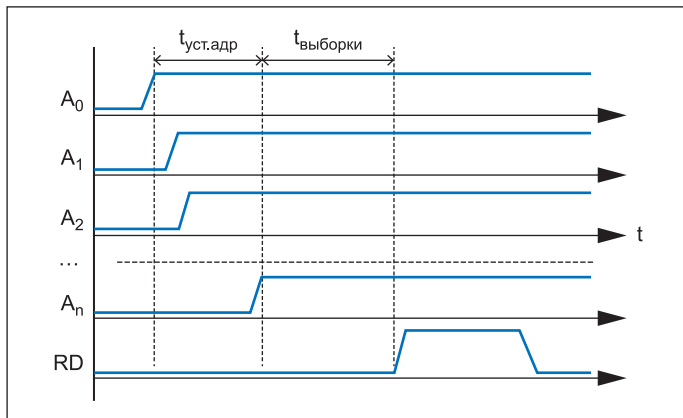


Рис. 3. Временные диаграммы цикла чтения при использовании асинхронного счетчика адреса

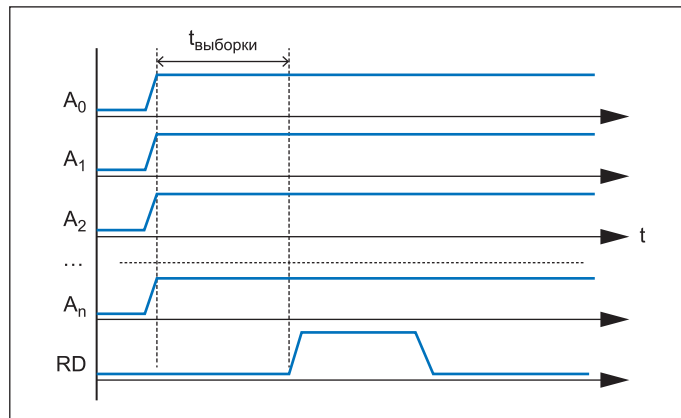


Рис. 4. Временные диаграммы цикла чтения при использовании синхронного счетчика адреса

В процессе исследования данного эффекта было установлено, что применение синхронного счетчика (эквивалентного параллельному регистру с одновременным занесением всех 18 бит адреса) полностью устраняет эффект (рис. 4).

### Выводы

При использовании микросхем ОЗУ 1645РУ3/РУ4 следует обеспечивать строго синхронное переключение всех битов шины адреса, в противном случае (например, при применении асинхронных счетчиков адреса) возможно появление эффекта искажения содержимого ОЗУ в процессе чтения. При ис-

пользовании синхронных счетчиков адреса микросхема показывает все заявленные в ТУ характеристики без замечаний. ■

### Литература

1. Лисин Д., Лебедев Н., Смерек В. Применение современных российских СБИС повышенной стойкости в системах управления солнечными космическими экспериментами в дальнем космосе // Компоненты и технологии. 2016. № 5.
2. Лисин Д. В., Лебедев Н. И. К вопросу создания прецизионных ключей разряда интегратора заряда для применения в спектрометрических приборах наблюдений в условиях дальнего кос-

моса // Научное приборостроение. 2016. Т. 26. № 2.

3. Лисин Д. В. Система децентрализованного управления ионосферным космическим экспериментом // Приборы и техника эксперимента. 2017. № 6.
4. АО «ПКК «Миландр». Официальный сайт. [www.ic.milandr.ru/products/mikroskhemy\\_pamyati/1645ru3u](http://www.ic.milandr.ru/products/mikroskhemy_pamyati/1645ru3u)
5. Степанов А. И., Лисин Д. В., Кузнецов В. Д., Афанасьев А. Н., Осин А. И., Шварц Й. Бортовой и наземный комплексы управления научной аппаратурой спутника КОРОНАС-Ф. В кн. Солнечно-земная физика: результаты экспериментов на спутнике КОРОНАС-Ф. / Под ред. Кузнецова В. Д. М.: Физматлит, 2009.