Продолжение. Начало в № 4`2011

Инструментальные средства отладки устройств цифровой обработки сигналов, проектируемых на основе ПЛИС FPGA фирмы Xilinx серий Virtex-6 и Spartan-6

Валерий ЗОТОВ
walerry@km.ru

В третьей части статьи рассказано о функциональных возможностях модулей расширения, выполняющих функции аналого-цифрового и цифро-аналогового преобразования сигналов, которые выпускаются компанией 4DSP и могут применяться совместно с инструментальным комплектом Xilinx Virtex-6 DSP Development Kit, рассмотренным в предыдущей части.

Кроме комбинированных модулей расширения FMC150 и FMC110, выполняющих аналого-цифровое и цифро-аналоговое преобразование сигналов, компания 4DSP выпускает линейку модулей, которые включают в себя только ЦАП или только АЦП. В ряде случаев применение таких модулей расширения совместно с отладочной платой Xilinx ML605 Development Board более эффективно по сравнению с использованием указанных комбинированных модулей. Для всех модулей расширения, рассматриваемых ниже, предусмотрены типовые проекты на основе указанной отладочной платы, разработанные в среде САПР ISE Design Suite.

Функциональные возможности и архитектура модуля расширения FMC204 компании 4DSP

Модуль расширения FMC204 предназначен для выполнения операций высокоскоростного преобразования цифровых сигналов в аналоговую форму с высоким разрешением. Наиболее существенными отличиями, характеризующими функциональные возможности этого модуля, являются:

- Возможность одновременного цифро-аналогового преобразования четырех входных сигналов, осуществляемого с частотой воспроизведения до 1000 Мвыборок/с при 16-разрядном разрешении.
- Применение в составе модуля микросхем ЦАП с максимальной шириной аналоговой полосы пропускания, составляющей 500 МГц.
- Формирование выходных аналоговых сигналов с максимальным размахом амплитуды, достигающим 1 В.
- Поддержка преобразования не только вещественных, но и комплексных цифровых сигналов.
- Гибкая система формирования тактовых сигналов, предоставляющая возможность использования внутренних или внешних сигналов синхронизации.
- Поддержка режима синхронизации нескольких модулей расширения в составе разрабатываемой системы цифровой обработки сигналов.
- Возможность программирования параметров основных компонентов модуля и режимов функционирования (включая выбор источника сигнала синхронизации и изменение значения частоты воспроизведения) через последовательный интерфейс SPI (Serial Peripheral Interface).
- Применение высокочастотных коаксиальных разъемов SSMC для вывода аналоговых сигналов и ввода внешних тактовых сигналов обеспечивает необходимое согласование используемых стандартных кабелей с выходным сопротивлением аналоговых блоков и входным сопротивлением блоков синхронизации и управления, которое составляет 50 Ом.
- Присутствие дополнительного разъема интерфейса HDMI, подключаемого через разъем расширения FMC HPC к четырем парам последовательных высокоскоростных приемопередатчиков RocketIO кристалла программируемой логики основного инструментального модуля, создает предпосылки для эффективного использования рассматриваемого модуля цифро-аналогового преобразования сигналов в составе устройств обработки видеоизображения с высоким разрешением.
- Размещение разъемов, предназначенных для вывода аналоговых сигналов и ввода внешних тактовых сигналов, а также разъема интерфейса HDMI на фронтальной панели модуля облегчает его сопряжение с внешними устройствами.
- Соответствие уровней входных цифровых сигналов ЦАП дифференциальному стандарту ввода/вывода LVDS.
- Наличие в составе модуля компонентов для мониторинга напряжений питания и температуры окружающей среды через интерфейс I^2C.
- Возможность функционирования модуля в режиме пониженного энергопотребления, реализуемого за счет отключения неиспользуемых функций, обеспечивает минимизацию суммарной мощности, потребляемой системой цифровой обработки сигналов, в составе которой он применяется.
- Конструкция модуля позволяет применять различные способы охлаждения его компонентов (с помощью дополнительных теплоотводов или вентиляторов).
- Полное соответствие спецификации стандарта FMC HPC (ANSI/VITA 57.1) позволяет применять рассматриваемый модуль цифро-аналогового преобразования сигналов совместно с различными отладочными платами, в которых предусмотрен соответствующий разъем расширения.
- Подключение напряжений питания всех компонентов модуля через разъем FMC HPC исключает необходимость использования дополнительных внешних источников питания.

Рис. 18. Внешний вид модуля цифро-аналогового преобразования сигналов FMC204

Внешний вид модуля цифро-аналогового преобразования сигналов FMC204 представлен на рис. 18.

Обобщенная функциональная схема этого модуля расширения приведена на рис. 19.

Архитектура модуля цифро-аналогового преобразования сигналов FMC204 включает в себя следующие основные блоки:

- два двухканальных ЦАП;
- блок синхронизации;
- блок мониторинга;
- блок управления;
- элемент энергонезависимой памяти.

Каждый 2-канальный блок ЦАП выполнен на базе микросхемы DAC5682Z (Texas Instruments), высокие характеристики которой в значительной степени определяют функциональные возможности рассматриваемого модуля расширения. Основу этой микросхемы образуют два 16-разрядных ЦАП, отличающиеся высокой производительностью и линейностью. Кроме того, в состав микросхемы DAC5682Z входят: система фазовой автоподстройки частоты Phase-Locked-Loop (PLL), реализующая функцию умножения частоты сигнала синхронизации, интегрированный источник опорного напряжения и программируемые фильтры с конечной импульсной характеристикой (КИХ-фильтры). Эти фильтры предназначены для осуществления двукратной или четырехкратной интерполяции преобразуемого цифрового сигнала. Каждый из этих КИХ-фильтров может функционировать, по выбору, как в режиме фильтра низких частот (ФНЧ), так и в режиме фильтра высоких частот (ФВЧ). Тем самым создаются предпосылки для более точного формирования спектра выходного аналогового сигнала. Управление параметрами функционирования микросхемы DAC5682Z реализуется с помощью последовательного интерфейса.

Блок синхронизации модуля цифро-аналогового преобразования сигналов FMC204 реализован на основе микросхемы AD9517 компании Analog Devices. Эта микросхема осуществляет синтез сигналов синхронизации с низким уровнем фазового шума, которые необходимы для тактирования компонентов рассматриваемого модуля расширения. В блоке синхронизации предусмотрена также возможность выбора внешнего или внутреннего тактового сигнала.

Функции блока мониторинга (контроля питающих напряжений и температуры рассматриваемого модуля цифро-аналогового преобразования сигналов) выполняет микросхема ADT7411, выпускаемая компанией Analog Devices. Основные характеристики этой микросхемы были приведены в предыдущей части статьи, при рассмотрении модуля расширения FMC110.

Блок управления модуля цифро-аналогового преобразования сигналов FMC204 построен на основе ПЛИС с архитектурой CPLD. Этот блок реализует возможность программирования параметров работы основных компонентов модуля расширения через последовательный интерфейс SPI. В качестве элемента энергонезависимой памяти емкостью 2 кбит применяется микросхема ППЗУ EEPROM 24LC02B.

Рассматриваемый модуль расширения выпускается в нескольких вариантах, предназначенных для использования в промышленном (от –40 до +85 °C) и коммерческом (от 0 до +70 °C) диапазонах температур. Более подробная информация об основных технических характеристиках и режимах эксплуатации модуля цифро-аналогового преобразования сигналов FMC204 представлена в [43, 44].

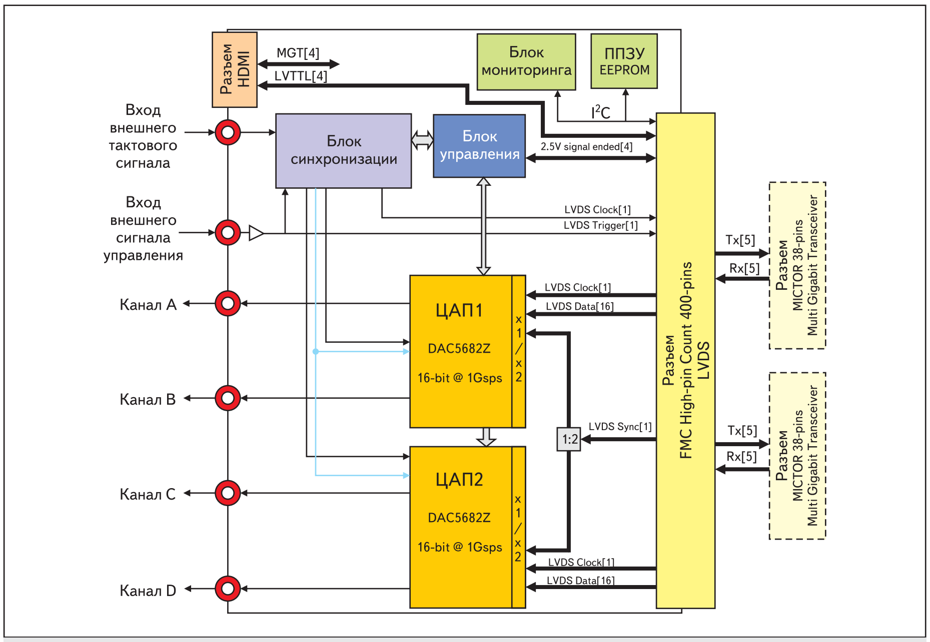

Рис. 19. Обобщенная функциональная схема модуля расширения FMC204

Основные характеристики и архитектура модуля аналого-цифрового преобразования сигналов FMC108 компании 4DSP

Модуль расширения FMC108 представляет собой 8-канальный высокоскоростной преобразователь аналоговых сигналов в цифровую форму. Этот модуль обладает следующими функциональными возможностями:

- Поддержка одновременного выполнения операций аналого-цифрового преобразования восьми входных сигналов, осуществляемого с максимальной скоростью, достигающей 250 Мвыборок/с, и 14-разрядным разрешением.
- Совместное использование нескольких модулей расширения, синхронизируемых одной системой формирования тактовых сигналов.
- Максимальный размах амплитуды входных аналоговых сигналов, соответствующий полномасштабному диапазону, может составлять 1 или 2 В (в зависимости от выбранного значения коэффициента усиления).
- Поддержка программирования коэффициента усиления аналоговых сигналов в каждом канале в пределах от 0 до 6 дБ с шагом 0,5 дБ.
- Коррекция смещения входных сигналов каждого канала в пределах ±10 мВ.
- Оптимизированная архитектура модуля, обеспечивающая уровень межканальной изоляции (перекрестных помех), превосходящий 70 дБ.
- Использование в составе модуля микросхем АЦП с максимальной шириной аналоговой полосы пропускания 700 МГц.
- Формирование выходных цифровых сигналов АЦП в соответствии с уровнями дифференциального стандарта ввода/вывода LVDS или однополюсного стандарта ввода/вывода LVCMOS 1.8V.
- Полная механическая и электрическая совместимость модуля со спецификацией стандарта FMC HPC (ANSI/VITA 57.1) обеспечивает возможность совместного использования с широким спектром отладочных плат.

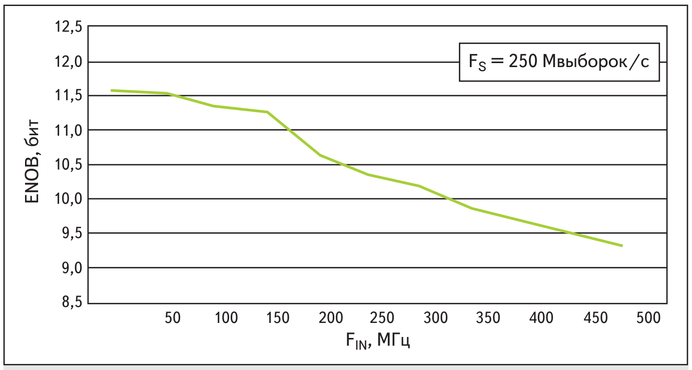

Рис. 20. Зависимость значения эффективного числа разрядов модуля FMC108 от частоты входного сигнала

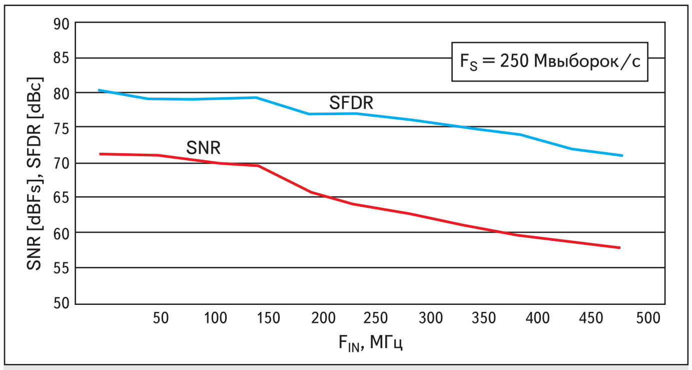

Рис. 21. Зависимость отношения сигнал/шум и динамического диапазона, свободного от паразитных выбросов, модуля FMC108 от частоты входного сигнала

- Подключение входных аналоговых сигналов и внешних сигналов синхронизации, а также выходов тактовых сигналов с помощью высокочастотных коаксиальных разъемов SSMC позволяет использовать стандартные кабели для достижения согласования с входными цепями модуля.
- Преобразование входных аналоговых сигналов, представленных в дифференциальной форме.

На рис. 20 и 21 показаны основные динамические характеристики рассматриваемого модуля аналого-цифрового преобразования сигналов для максимального значения частоты дискретизации входных сигналов (250 Мвыборок/с). На рис. 20 демонстрируется зависимость значения эффективного числа разрядов (Effective Number Of Bits, ENOB) этого модуля от частоты входного сигнала F_{IN}.

На рис. 21 приведены частотные характеристики отношения сигнал/шум (Signal-to-Noise Ratio, SNR) и динамического диапазона, свободного от гармоник паразитных выбросов (Spurious-Free Dynamic Range, SFDR), для модуля расширения FMC108.

Конструктивное исполнение модуля аналого-цифрового преобразования сигналов FMC108 представлено на рис. 22. Обобщенная структурная схема этого модуля расширения изображена на рис. 23.

Основными элементами структурной схемы модуля расширения FMC108 являются:

- четыре двухканальных блока аналого-цифрового преобразования сигналов;
- схема синхронизации;
- блок мониторинга.

Каждый из четырех двухканальных блоков аналого-цифрового преобразования сигналов реализован на базе микросхемы ADS62P49 компании Texas Instruments, содержащей два 14-разрядных АЦП конвейерного типа, об особенностях которых мы рассказали в предыдущей части статьи, при рассмотрении комбинированного модуля расширения FMC150.

Основой схемы синхронизации модуля аналого-цифрового преобразования сигналов FMC108 является микросхема AD9510 компании Analog Devices. Эта микросхема выполняет функции формирования совокупности тактовых сигналов с низким уровнем фазового шума, которые используются для синхронизации основных элементов рассматриваемого модуля расширения. Синтез выходных сигналов микросхемы AD9510 осуществляется с помощью системы фазовой автоподстройки частоты PLL. Схема синхронизации модуля FMC108 позволяет использовать в качестве исходного внешний или внутренний тактовый сигнал.

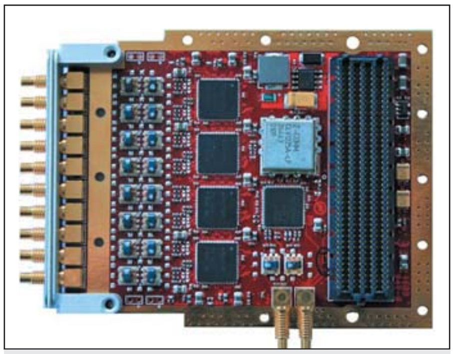

Рис. 22. Конструктивное исполнение модуля аналого-цифрового преобразования сигналов FMC108

Блок мониторинга, предназначенный для контроля напряжений и температуры модуля аналого-цифрового преобразования сигналов FMC108, выполнен, как и в комбинированном модуле расширения FMC110, на основе микросхемы ADT7411, выпускаемой компанией Analog Devices.

Подробная информация по применению модуля FMC108 представлена в [45, 46].

Функциональные возможности и архитектура модулей расширения FMC103 и FMC104 компании 4DSP

Модули расширения FMC103 и FMC104 являются 4-канальными высокоскоростными преобразователями аналоговых сигналов в цифровую форму с различной производительностью и разрешением. Большинство функциональных возможностей модуля аналого-цифрового преобразования сигналов FMC108, представленных в предыдущем разделе, поддерживается и модулями FMC103 и FMC104. В то же время модули расширения FMC103 и FMC104 имеют следующие характерные отличия:

- Возможность одновременного выполнения операций аналого-цифрового преобразования четырех входных сигналов, осущест-

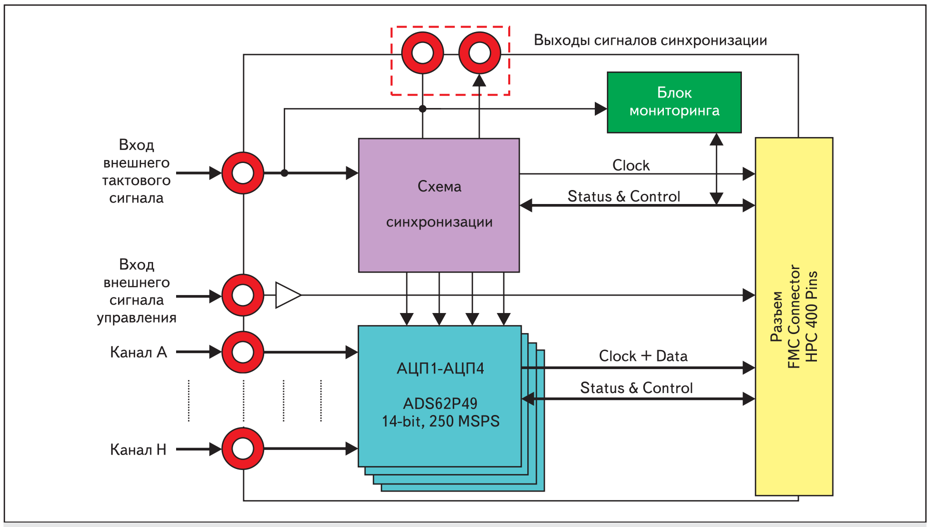

Рис. 23. Структурная схема модуля аналого-цифрового преобразования сигналов FMC108

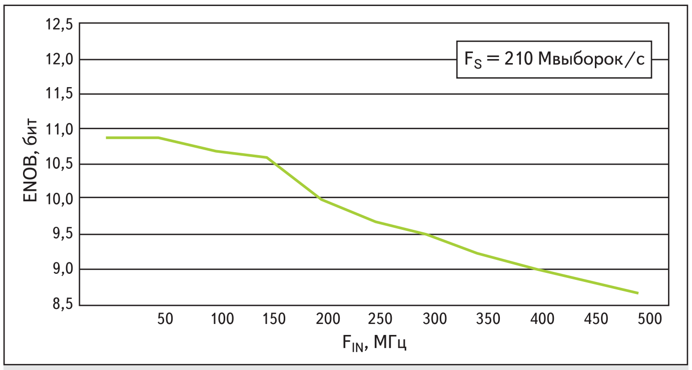

Рис. 24. Зависимость значения эффективной разрядности модуля FMC103 от частоты входного сигнала

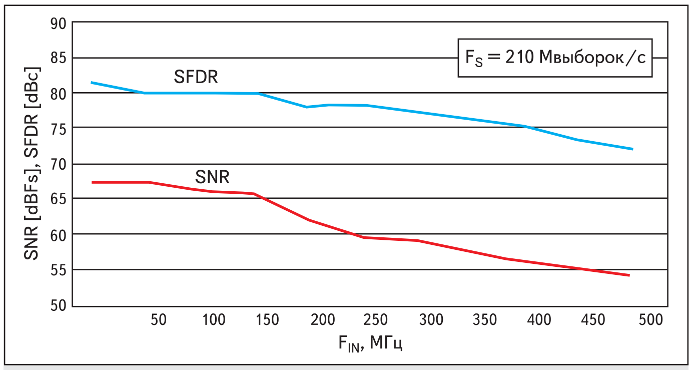

Рис. 25. Зависимость отношения сигнал/шум и динамического диапазона, свободного от паразитных выбросов, модуля FMC103 от частоты входного сигнала

вляемого с частотой до 210 Мвыборок/с при 12-разрядном разрешении (для модуля FMC103) и 250 Мвыборок/с при 14-разрядном разрешении (для модуля FMC104).

- Поддержка преобразования входных аналоговых сигналов с максимальным значением размаха амплитуды 2 В, которое соответствует полномасштабному диапазону АЦП.
- Применение в составе архитектуры модуля микросхем АЦП, обеспечивающих уровень межканальной изоляции (перекрестных помех) 80 дБ.
- Полное соответствие спецификации стандарта FMC LPC (ANSI/VITA 57.1) позволяет использовать рассматриваемые модули АЦП не только с отладочной платой Xilinx ML605 Development Board, но и с различными отладочными платами на основе ПЛИС серии Spartan-6 (в частности, совместно с инструментальным комплектом Xilinx Spartan-6 FPGA DSP Kit).

Основные динамические характеристики модуля расширения FMC103 для максимального значения скорости преобразования входных сигналов 210 Мвыборок/с приведены на рис. 24, 25. На рис. 24 показана зависимость значения эффективного числа разрядов (ENOB) этого модуля от частоты входного сигнала F_{IN}.

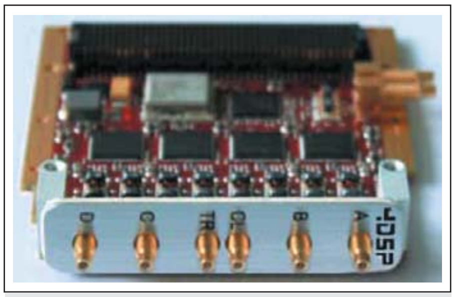

Рис. 26. Внешний вид модулей аналого-цифрового преобразования сигналов FMC103 и FMC104

На рис. 25 представлены графики зависимости отношения сигнал/шум (SNR) и динамического диапазона, свободного от гармоник паразитных выбросов (SFDR), от частоты входного сигнала F_{IN} для модуля аналого-цифрового преобразования сигналов FMC103.

Динамические характеристики модуля расширения FMC104 для максимального значения частоты дискретизации входных сигналов 250 Мвыборок/с совпадают с графиками зависимости аналогичных параметров, приведенными на рис. 20 и 21 для модуля FMC108. Такое совпадение обусловлено применением одинаковых микросхем АЦП в указанных модулях расширения.

Внешний вид модулей аналого-цифрового преобразования сигналов FMC103 и FMC104 показан на рис. 26. Обобщенная функциональная схема этих модулей расширения изображена на рис. 27.

В состав этой схемы входят следующие основные функциональные блоки:

- два двухканальных АЦП;
- схема синхронизации;
- блок мониторинга.

Каждый двухканальный блок аналого-цифрового преобразования сигналов модуля расширения FMC103 реализован на базе микросхемы ADS62P28, выпускаемой компанией Texas Instruments. Эта микросхема включает в себя два 12-разрядных АЦП конвейерного типа, отличающихся высокими динамическими характеристиками и низким уровнем потребляемой мощности. В модуле расширения FMC104 двухканальные АЦП выполнены на основе микросхем ADS62P49, особенности которых были рассмотрены в предыдущей части статьи.

Схема синхронизации и блок мониторинга модулей аналого-цифрового преобразования сигналов FMC103 и FMC104 реализованы на базе микросхем компании Analog Devices AD9510 и ADT7411 соответственно.

Информация обо всех выпускаемых вариантах исполнения модулей расширения FMC103 и FMC104 представлена в [47, 48].

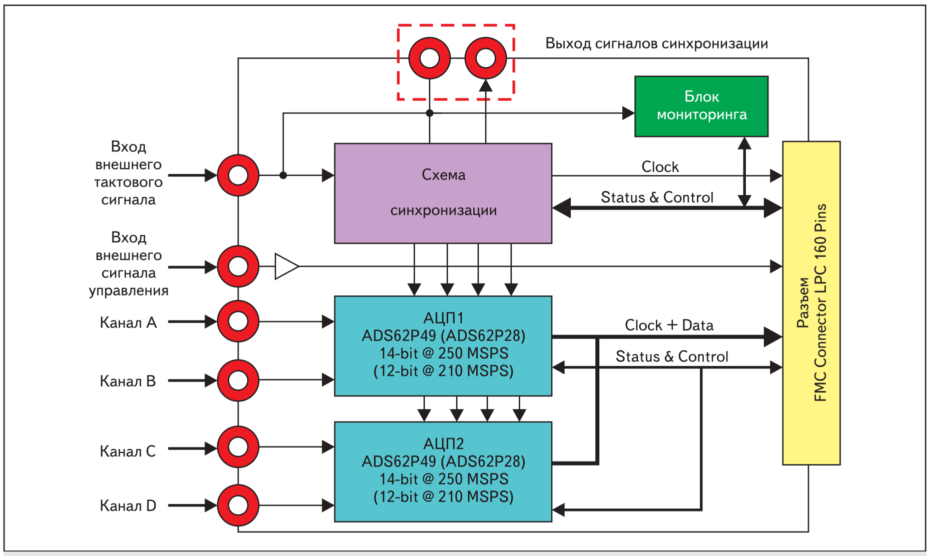

Рис. 27. Обобщенная функциональная схема модулей аналого-цифрового преобразования сигналов FMC103 и FMC104

Основные характеристики и архитектура модуля аналого-цифрового преобразования сигналов FMC126 компании 4DSP

Модуль расширения FMC126 предназначен для выполнения функций сверхскоростного преобразования аналоговых сигналов в цифровую форму. Этому модулю присущи следующие особенности:

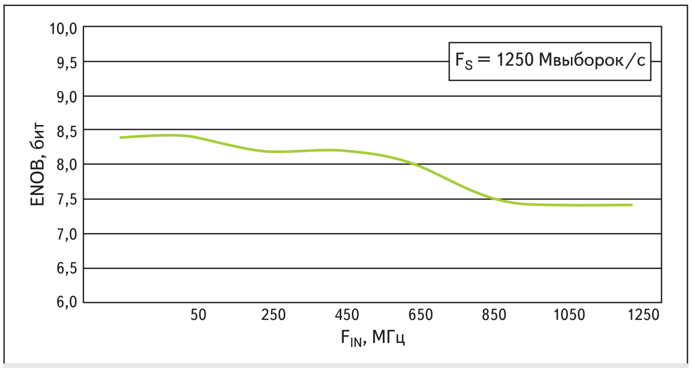

Рис. 28. Зависимость значения эффективной разрядности модуля FMC126 от частоты входного сигнала

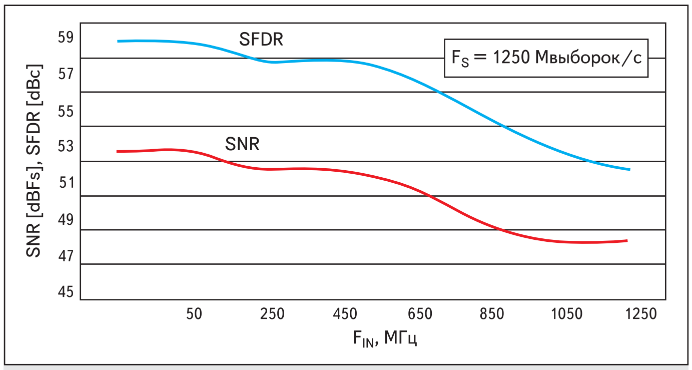

Рис. 29. Зависимость отношения сигнал/шум и динамического диапазона, свободного от паразитных выбросов, модуля FMC126 от частоты входного сигнала

- Поддержка одновременного выполнения операций аналого-цифрового преобразования четырех входных сигналов, производимого со скоростью до 1250 Мвыборок/с, двух сигналов — со скоростью до 2500 Мвыборок/с или одного сигнала — со скоростью до 5000 Мвыборок/с при 10-разрядном разрешении.
- Архитектура модуля обеспечивает простой выбор требуемого режима функционирования — четырех-, двух- или одноканальный.
- Возможность переключения неиспользуемых каналов в дежурный режим в сочетании с режимом общего энергосбережения позволяет существенно снизить уровень потребляемой мощности.
- Максимальный размах амплитуды входных аналоговых сигналов, соответствующий полномасштабному диапазону АЦП, составляет 500 мВ.
- Наличие возможности индивидуальной регулировки коэффициента усиления аналоговых сигналов в каждом канале в пределах ±10%.
- Поддержка коррекции смещения входных сигналов каждого канала в интервале ±40 мВ.
- Возможность индивидуальной коррекции фазы входных сигналов каждого канала в пределах ±15 пс.
- Высокий уровень межканальной изоляции (перекрестных помех), составляющий более 60 дБ.
- Применение интерфейса I²C для управления блоком формирования сигналов синхронизации, а также выбора параметров аналого-цифрового преобразования входных сигналов.
- Представление результатов аналого-цифрового преобразования входных сигналов в соответствии с интерфейсом ввода/вывода DDR LVDS.
- Применение разъема, соответствующего спецификации стандарта FMC HPC (ANSI/VITA 57.1), для доступа к максимальному количеству высокоскоростных приемопередатчиков RocketIO и пользовательских выводов кристаллов программируемой логики, установленных на подключаемых отладочных платах.
- Наличие дополнительного разъема интерфейса HDMI, сопряженного через разъем расширения FMC HPC с последовательными высокоскоростными приемопередатчиками RocketIO ПЛИС применяемого инструментального модуля, обеспечивает возможность реализации высокоскоростной обработки видеоизображения с высоким разрешением.
- Эффективная организация питания модуля через разъем FMC HPC, исключающая необходимость применения дополнительных внешних источников напряжения.

Рис. 30. Конструктивное исполнение модуля аналого-цифрового преобразования сигналов FMC126

Основные динамические характеристики рассматриваемого модуля расширения для четырехканального режима работы и максимального значения частоты дискретизации входных сигналов (1250 Мвыборок/с) показаны на рис. 28, 29. На рис. 28 представлена зависимость значения эффективного числа разрядов (ENOB) модуля FMC126 от частоты входного сигнала F_{IN}.

На рис. 29 приведены частотные характеристики отношения сигнал/шум (SNR) и динамического диапазона, свободного от гармоник паразитных выбросов (SFDR), для модуля расширения FMC126.

Конструктивное исполнение модуля аналого-цифрового преобразования сигналов FMC126 представлено на рис. 30. Обобщенная структурная схема этого модуля расширения изображена на рис. 31.

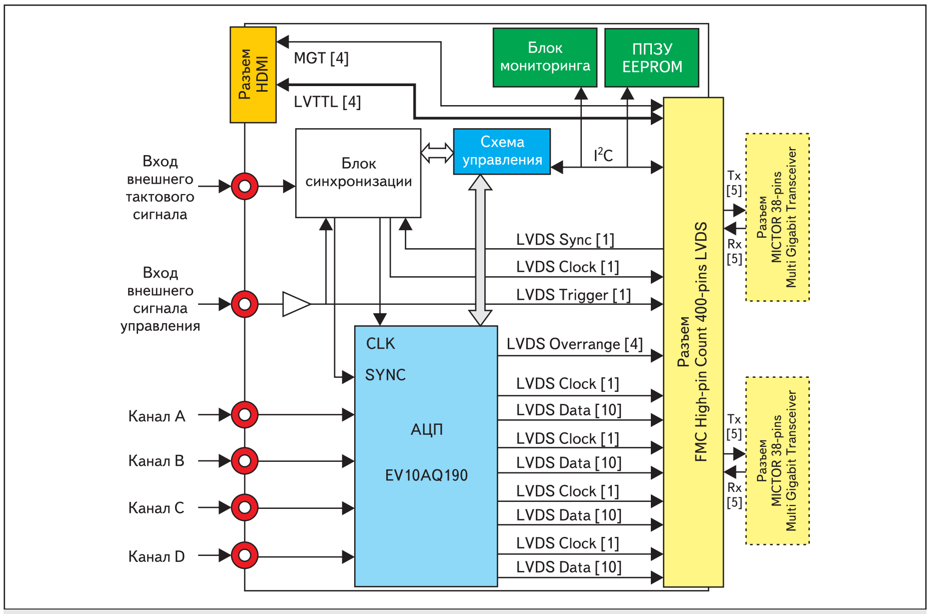

Рис. 31. Структурная схема модуля аналого-цифрового преобразования сигналов FMC126

Основными элементами структурной схемы модуля расширения FMC126 являются:

- программируемый многоканальный блок аналого-цифрового преобразования сигналов;
- блок синхронизации;
- схема управления;
- блок мониторинга;
- энергонезависимое ППЗУ.

Программируемый многоканальный блок АЦП выполнен на основе микросхемы EV10AQ190 компании E2V. Эта микросхема включает в себя четыре независимых программируемых 10-разрядных канала аналого-цифрового преобразования сигналов. Остальные элементы структурной схемы, представленной на рис. 31, реализованы таким же образом, как и аналогичные блоки модулей расширения, рассмотренных выше.

Дополнительные сведения о выпускаемых вариантах и технических характеристиках модуля аналого-цифрового преобразования сигналов FMC126 можно найти в [49].

Продолжение следует

Литература

1. Зотов В. Особенности архитектуры нового поколения ПЛИС с архитектурой FPGA фирмы Xilinx // Компоненты и технологии. 2010. № 12.
2. Зотов В. Особенности архитектуры нового поколения ПЛИС FPGA фирмы Xilinx серии Spartan-6 // Компоненты и технологии. 2009. № 9.
3. Зотов В. Особенности архитектуры нового поколения высокопроизводительных ПЛИС FPGA фирмы Xilinx серии Virtex-6 // Компоненты и технологии. 2009. № 8.
4. Зотов В. Новое семейство высокопроизводительных ПЛИС с архитектурой FPGA фирмы Xilinx Virtex-6 HXT // Компоненты и технологии. 2010. № 1.
5. Зотов В. Проектирование цифровых устройств на основе ПЛИС фирмы Xilinx в САПР WebPack ISE. М.: Горячая линия – Телеком, 2003.
6. Зотов В. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы Xilinx. М.: Горячая линия – Телеком, 2006.
7. Зотов В. Embedded Development Kit — система проектирования встраиваемых микропроцессорных систем на основе ПЛИС серий FPGA фирмы Xilinx // Компоненты и технологии. 2004. № 4.
8. Зотов В. Средства внутрикристальной отладки цифровых устройств и встраиваемых микропроцессорных систем, разрабатываемых на базе ПЛИС с архитектурой FPGA фирмы Xilinx — ChipScope Pro // Компоненты и технологии. 2008. № 10.
9. Avnet LCD Interface Specification (ALI) Revision 1.00. Avnet. 2010.
10. Spartan-6 Family Overview. Xilinx, 2009.
11. Spartan-6 FPGA Configuration User Guide. Xilinx, 2009.
12. Spartan-6 FPGA SelectIO Resources User Guide. Xilinx, 2009.
13. Spartan-6 FPGA Clocking Resources User Guide. Xilinx, 2009.
14. Spartan-6 FPGA Block RAM User Guide. Xilinx, 2009.
15. Spartan-6 FPGA Configurable Logic Block User Guide. Xilinx, 2009.
16. Spartan-6 FPGA GTP Transceivers User Guide. Xilinx, 2009.
17. Spartan-6 FPGA Memory Controller User Guide. Xilinx, 2009.
18. Spartan-6 FPGA DSP48A1 User Guide. Xilinx, 2009.
19. Spartan-6 FPGA Data Sheet: DC and Switching Characteristics. Xilinx, 2009.
20. Xilinx Spartan-6 FPGA DSP Kit User Guide. Avnet, Inc., 2010.
21. Getting Started with the Xilinx Spartan-6 FPGA DSP Kit. Avnet, Inc., 2010.
22. Virtex-6 Family Overview. Xilinx, 2009.
23. Virtex-6 FPGA Configuration User Guide. Xilinx, 2009.
24. Virtex-6 FPGA SelectIO Resources User Guide. Xilinx, 2009.
25. Virtex-6 FPGA Clocking Resources User Guide. Xilinx, 2009.
26. Virtex-6 FPGA Memory Resources User Guide. Xilinx, 2009.
27. Virtex-6 FPGA Configurable Logic Block User Guide. Xilinx, 2009.
28. Virtex-6 FPGA GTX Transceivers User Guide. Xilinx, 2009.
29. Virtex-6 FPGA Embedded Tri-Mode Ethernet MAC User Guide. Xilinx, 2009.
30. Virtex-6 FPGA DSP48E1 Slice User Guide. Xilinx, 2009.
31. Virtex-6 FPGA System Monitor User Guide. Xilinx, 2009.
32. Virtex-6 FPGA Integrated Block v1.3 for PCI Express Data Sheet. Xilinx, 2009.
33. Virtex-6 FPGA Data Sheet: DC and Switching Characteristics. Xilinx, 2009.
34. Virtex-6 FPGA Memory Interface Solutions Data Sheet. Xilinx, 2009.
35. Virtex-6 FPGA Packaging and Pinout Specifications. Xilinx, 2009.
36. Getting Started with the Virtex-6 FPGA DSP Kit. Avnet, Inc., 2010.
37. Virtex-6 FPGA DSP Kit Hardware Setup Guide. Avnet, Inc., 2010.
38. ML605 Hardware User Guide. Xilinx, 2010.
39. FMC150 Data Sheet. 4DSP LLC, 2011.
40. FMC150 User Manual. 4DSP LLC, 2011.
41. FMC110 Data Sheet. 4DSP LLC, 2011.
42. FMC110 User Manual. 4DSP LLC, 2011.
43. FMC204 Data Sheet. 4DSP LLC, 2011.
44. FMC204 User Manual. 4DSP LLC, 2011.
45. FMC108 Data Sheet. 4DSP LLC, 2010.
46. FMC10x User Manual. 4DSP LLC, 2010.
47. FMC103 Data Sheet. 4DSP LLC, 2010.
48. FMC104 Data Sheet. 4DSP LLC, 2010.
49. FMC126 Data Sheet. 4DSP LLC, 2011.