

Уменьшение числа компонентов в источниках питания систем на базе FPGA

Афшин ОДАБАИ (Afshin ODABAEI)

Программируемые логические матрицы (FPGA) привлекают проектировщиков систем своей универсальностью и свободой в выборе конфигурации. Однако сложность конструктивных норм, которыми определяется внутреннее функционирование этих устройств и их внешние протоколы, диктует необходимость во всестороннем изучении, оценке эскизного проекта, моделировании работы конструкции и ее проверке.

В этой связи поставщики FPGA предоставляют своим клиентам детальную аппаратную и микропрограммную поддержку, чтобы помочь им в решении новых трудных задач, встающих перед системными архитекторами в области проектирования цифровых схем. Но ряд сложных и неочевидных аспектов устройства аналоговой части — особенно тех, что касаются выработки напряжения питания и стабилизации для шин питания ядра, ввода/вывода, памяти, тактовых генераторов и других функциональных блоков с помощью DC/DC-стабилизаторов, — требует поиска новых решений. Например, для питания современных FPGA и сопутствующих компонентов нужно несколько шин. Для эффективной выработки ки напряжения каждой шины в минимально возможном объеме пространства необходима цепь DC/DC-стабилизатора, содержащая в среднем 10 компонентов (дроссель, полевые МОП-транзисторы, конденсаторы, собственно DC/DC-стабилизатор и т.п.). Только для питания микросхемы FPGA по 6 шинам может потребоваться ни много ни мало 60 компонентов! Помимо обширной спецификации деталей имеются также скрытые затраты, связанные со вставкой компонентов, надежностью, сложностью печатной платы и другими факторами. А перед компаниями, выпускающими DC/DC-стабилизаторы, сейчас стоит задача повысить планку производительности своей продукции.

Организация работы нескольких шин питания

Предшествующие поколения FPGA требовали двух или трех шин питания. Теперь для некоторых из высококлассных многоядерных устройств необходимо 7 шин: традиционные шины напряжением 3,3 В и более современные шины напряжением от 2,8 до 1 В и ниже. Кроме того, нужен еще

ряд шин для устройств помимо FPGA — памяти, сетевых процессоров, графических процессоров цифро-аналоговых и аналого-цифровых преобразователей, операционных усилителей и радиочастотных микросхем.

Обеспечение «чистого» запуска системы с несколькими шинами питания без конфликта между ними — ключевая задача DC/DC-стабилизатора с функциями последовательного включения-выключения и слежения. Проще говоря, каждый стабилизатор должен быть способен отслеживать выходное напряжение других стабилизаторов. Хорошая новость заключается в том, что необходимость в последовательном включении-выключении шин FPGA отсутствует вот уже несколько лет. Тем не менее по-прежнему сохраняется необходимость в последовательном повышении или понижении напряжений различных блоков системы для предотвращения возможных блокировок, которые могут возникать при слишком быстром или медленном запуске шины.

В прошлом задача слежения и последовательного включения-выключения шин питания возлагалась на отдельную микросхему управления питанием. Сегодня проектировщики требуют, чтобы функции последовательного включения-выключения и слежения были встроены в сами стабилизаторы, особенно если они должны располагаться в различных местах системы.

Снижение требований к пульсациям напряжения и конденсаторам

При выборе DC/DC-стабилизатора для стационарных конструкций с ростом потребляемых напряжений и токов возрастает значимость таких факторов, как рассеяние тепла и КПД. Портативные устройства характеризуются меньшим током нагрузки в расчете на шину, но КПД в рабочем режиме и режи-

ме ожидания по-прежнему играет важную роль в деле экономии заряда аккумулятора и упрощения регулирования тепловых режимов.

Импульсный DC/DC-стабилизатор отличается от линейного стабилизатора повышенным КПД как в портативных, так и в стационарных конструкциях, особенно при высокой потребляемой мощности. Например, импульсный стабилизатор, вырабатывающий напряжение 1,2 В при токе 5 А из входного напряжения 3,3 В, имеет КПД 90%, а такой же линейный регулятор — всего 36%; более того, у импульсного регулятора рассеиваемая мощность составляет 0,7 Вт, а у линейного — 10,5 Вт.

С другой стороны, импульсный стабилизатор создает помехи переключения и отличается более высоким размахом пульсаций выходного напряжения, что обусловлено спецификой импульсного режима работы. К сожалению, низковольтные шины питания новых микросхем FPGA и высокоскоростные сигналы ввода/вывода с узкими «глазковыми» диаграммами менее устойчивы к шумам источника питания. Для уменьшения размаха пульсаций напряжения можно добавить дополнительные конденсаторы на вход и выход схемы. Снизить же помехи переключения — задача более трудная. Один из возможных подходов к решению этой проблемы — синхронизировать рабочую частоту DC/DC-стабилизатора с внешним тактовым генератором, вынуждающим стабилизатор работать на фиксированной частоте, выбранной из расчета на минимизацию помех для других чувствительных к шумам частей системы. Особенно эффективен такой вариант этого метода, когда несколько импульсных стабилизаторов синхронизируются с тактовой частотой, безопасной для остальной системы.

Эти методы помогают спроектировать менее шумный импульсный стабилизатор, локализованный к нагрузке, однако серьез-

ность проблемы шума можно значительно снизить, если изначально при проектировании DC/DC-стабилизатора выбрать надлежащую архитектуру, функции и компоновку. Такой регулятор будет в минимальной степени зависеть от конденсаторов, фильтров и электромагнитного экранирования.

Уменьшение высоты для создания более интенсивного воздушного потока

Стремление уменьшить размеры системы на базе FPGA при одновременном расширении ее функциональности, объема памяти и вычислительной мощности побудило проектировщиков к совершенствованию методов охлаждения компонентов. Один из простых методов — обеспечение эффективного потока воздуха над компонентами. Высокие компоненты создают препятствия движению воздуха в тонких корпусах (например, в микросхемах FPGA или памяти). При использовании готовых локализованных к нагрузке DC/DC-стабилизаторов такие препятствия особенно серьезны, поскольку высота этих устройств в 6–10 раз превышает высоту FPGA и других микросхем.

Тонкие BGA-корпуса микросхем FPGA существенно помогают в эффективном рассеивании вырабатываемого внутри тепла через верх корпуса. Но этот благоприятный эффект ослабляется, когда высокий компонент, такой как готовый DC/DC-стабилизатор, препятствует потоку воздуха и создает своего рода «тень» для расположенного за ним компонента.

50%-ное сокращение числа компонентов: стабилизаторы в корпусах μ Module с двумя и тремя выходами

Новое семейство DC/DC-стабилизаторов в корпусах μ Module с несколькими выходами и входами призвано не только сократить число компонентов, но и снизить затраты, связанные с установкой компонентов на печатную плату, устранить ошибки компоновки и в целом упростить задачу любого проектировщика цифровых систем, предоставив в его распоряжение готовое решение.

Помимо сокращения спецификации деталей схемы DC/DC-стабилизатора для FPGA и систем на их основе на величину до 50%, а также 10%-ной экономии места на печатной плате по сравнению с дискретным подходом, это семейство DC/DC-стабилизаторов в корпусах μ Module с несколькими выходами обладает следующими преимуществами:

1. Архитектура токового режима, обеспечивающая весьма точную выработку тока нагрузки от импульса к импульсу.
2. Возможность перераспределения выходного тока для повышения выходной мощности одного стабилизатора μ Module.

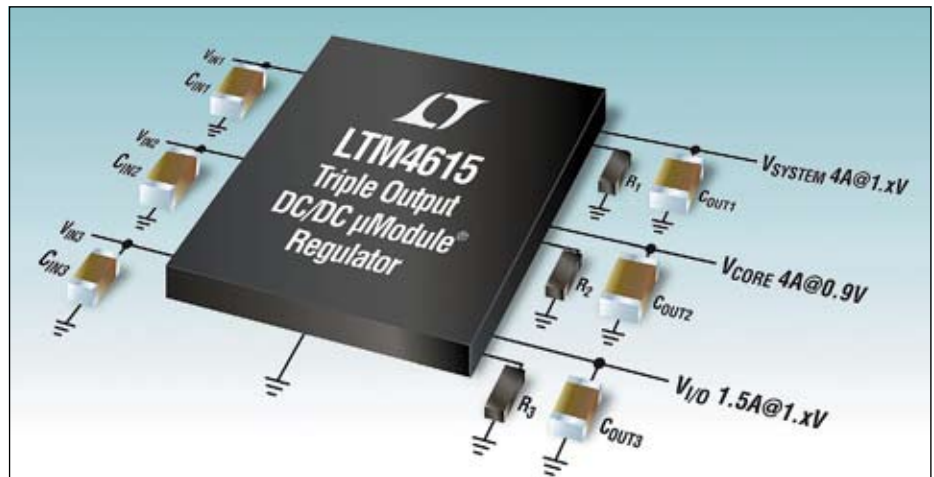


Рис. 1. Стабилизатор LTM4615 с тремя выходами

3. Возможность перераспределения выходного тока между устройствами μ Module для дальнейшего повышения выходной мощности.
4. Перераспределение входной мощности: например, двухканальный стабилизатор LTM 4616 на ток 8 А может одновременно питаться от шин напряжением 3,3 и 5 В для перераспределения мощности от двух отдельных входных источников, если мощность одного из них недостаточна (полную информацию можно найти в описании на стабилизатор).

Кроме того, это семейство DC/DC-стабилизаторов в корпусах с двумя и тремя выходами позволяет решить такие задачи, как:

1. Организация работы нескольких шин питания FPGA или системы. Эти DC/DC-стабилизаторы в корпусах μ Module имеют функции слежения и/или последовательного включения-выключения, которые обеспечивают корректный запуск и останков систем с ограничениями на последовательность включения и выключения.
2. Снижение требований к пульсациям напряжения и конденсаторам. Каждое устройство μ Module оборудовано входным и выходным развязывающим конденсатором. Кроме того, каждое такое устройство устойчиво при использовании выходных конденса-

торов с очень низким эквивалентным последовательным сопротивлением, так что пользователь может варьировать тип и номинал выходного конденсатора для минимизации пульсаций выходного напряжения (иногда называемых шумами).

3. Уменьшение высоты для создания более интенсивного воздушного потока. При высоте всего 2,8 мм стабилизаторы в корпусах μ Module с двумя и тремя выходами обеспечивают беспрепятственный поток воздуха для более эффективного отвода тепла как от стабилизатора, так и от расположенных поблизости компонентов.

Одним из представителей этого семейства является LTM4615 (рис. 1) — функционально законченная система DC/DC-стабилизаторов μ Module с тремя выходами, содержащая два импульсных стабилизатора на 4 А и один стабилизатор с очень низким падением напряжения (VLDO) на 1,5 А. LTM4615 заключен в корпус для поверхностного монтажа размерами 15×15×2,8 мм. Стабилизированное выходное напряжение двух импульсных стабилизаторов устанавливается в диапазоне от 0,8 до 5 В, а третьего стабилизатора — от 0,4 до 2,6 В, что делает их пригодными для питания нового поколения цифровых ИС с несколькими шинами питания и очень малыми геометрическими размерами. Также в рассматривае-

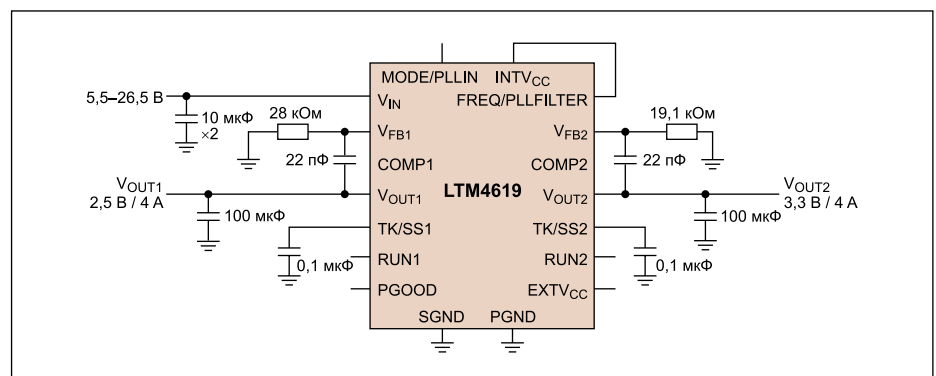


Рис. 2. Стабилизатор LTM4619 с двумя выходами

Таблица. Понижающие DC/DC-стабилизаторы в корпусах μ Module с двумя и тремя выходами

Артикул	V_{in} (min), В	V_{in} (max), В	V_{out} (min), В	V_{out} (max), В	Выходной ток, А	ФАПЧ	Слежение, резервирование	Дистанционное считывание	Перераспределение тока	Размеры корпуса LGA, мм	Замечания
LTM4614 (2 выхода)	2,375	5,5	0,8	5	4; 4	–	•	–	До 2	15×15×2,8	Два выхода по 4 А (для получения одного выхода на 8 А см. LTM4608A)
LTM4615 (3 выхода)	2,375	5,5	0,8	5	4; 4; 1,5	–	•	–	–		Три выхода: два по 4 А (импульсный) и один на 1,5 А (линейный)
LTM4619 (2 выхода)	4,5	26,5	0,8	5	4; 4	•	•	–	–		2-фазный режим работы для минимизации входной емкости
LTM4616 (2 выхода)	2,7	5,5	0,6	5	8; 8	•	•	–	До 2		Два выхода по 8 А или один выход на 16 А

мой серии имеется стабилизатор LTM4619 (рис. 2), способный работать при входном напряжении до 26,5 В. В таблице перечислены все стабилизаторы этого семейства в корпусах μ Module с двумя и тремя выходами.

Выводы

Инновации корпорации Linear Technology в области архитектуры и технологии корпусов DC/DC-стабилизаторов позволили создать новое поколение локализованных к нагрузке устройств, отвечающих повышенным требованиям, которые предъявляются системами на базе FPGA. Семейство DC/DC-стабилизаторов в корпусах μ Module (таблица) включает в себя изделия с несколькими выходами на различные уровни мощности

и с разными функциональными возможностями [2]. Надежность этих устройств, за которой стоят проводимые корпорацией Linear Technology строгий отбор и испытания, задает новые стандарты в технологии корпусов многокристалльных компонентов. DC/DC-стабилизаторы в корпусах μ Module создают условия для совершенствования характеристик нового поколения FPGA и систем на их основе с одновременным уменьшением габаритных размеров. ■

Литература

1. Farley B. Custom Approach Can Stem Leakage in SoCs for Portables // Electronic Engineering Times. Feb. 12, 2007.
2. www.linear.com/micromodule