

Новые физические эффекты в нанометровых МОП-транзисторах

Виктор ДЕНИСЕНКО,
к. т. н.
victor@RLDA.ru

Каждый шаг полупроводниковой технологии в направлении уменьшения размеров элементов СБИС приводит к появлению новых физических эффектов, для описания которых необходимы модели, основанные на глубоком знании физических процессов в полупроводниковом приборе. В настоящей статье приведено краткое описание физических эффектов, которые обычно учитываются в современных компактных моделях [1] МОП-транзисторов.

Введение

Физическая структура типового субмикронного *n*-канального МОП-транзистора показана на рис. 1. Здесь ОПЗ — область пространственного заряда; SiO₂ — подзатворный диэлектрик; *t*_{ок} — толщина окисла; *X*_{*j*} — глубина залегания *p-n*-переходов; *W* — ширина канала; *L* — длина канала; *L*_{mask} — длина канала по фотошаблону; *V*_{*d*}, *V*_{*g*}, *V*_{*b*}, *V*_{*s*} — напряжения (потенциалы) стока, затвора, подложки и истока соответственно. Смысл остальных обозначений ясен из рисунка и будет подробнее расшифрован по мере их упоминания.

МОП-транзистор является симметричной структурой, то есть различия между истоком и стоком не существует. Этот факт используется при проверке физичности компактных моделей.

Если к затвору *n*-канального транзистора приложено положительное напряжение относительно истока, то по мере увеличения напряжения поверхностный слой обедняется дырками (режим обеднения), электроны

притягиваются к поверхности, энергетические зоны искривляются вниз (рис. 2, 3). Когда потенциал ϕ_s , соответствующий середине запрещенной зоны, сравнивается с потенциалом Ферми ϕ_F , концентрация электронов в канале становится равной концентрации в нелегированном полупроводнике *n_i*. При дальнейшем увеличении напряжения на затворе концентрация электронов у поверхности *n_s* становится больше концентрации дырок, то есть возникает инверсия типа проводимости полупроводника, наступает режим слабой инверсии. Далее, с ростом напряжения на затворе величина *n_s* сравнивается с концентрацией дырок в подложке *p*. Зонная диаграмма в этом состоянии изображена на рис. 3. На рисунке видно, что поверхностный потенциал ϕ_s (электростатический потенциал на поверхности полупроводника), отсчитываемый от середины запрещенной зоны, равен $2\phi_F$ ($\phi_s = 2\phi_F$). Состояние полупроводника при $\phi_s > 2\phi_F$ называется режимом сильной инверсии.

Напряжением на затворе, при котором наступает режим сильной инверсии, называют по-

роговым напряжением МОП-транзистора *V_{th}*. Величина порогового напряжения зависит от напряжения на подложке и состояния зонной диаграммы при *V_{gs}* = 0, то есть от напряжения плоских зон *V_{fb}*.

Описанные с помощью зонной диаграммы режимы полупроводника соответствуют характерным участкам проходной вольт-амперной характеристики МОП-транзистора (рис. 4). При *V_{gs}* > *V_{th}* имеет место область сильной инверсии, при *V_{gs}* << *V_{th}* — область слабой инверсии (подпороговая область). Выделяют также область умеренной инверсии, лежащую между ними (рис. 4). Если зонная диаграмма у поверхности изгибается вверх, что имеет место при *V_{gs}* < *V_{fb}*, то дыр-

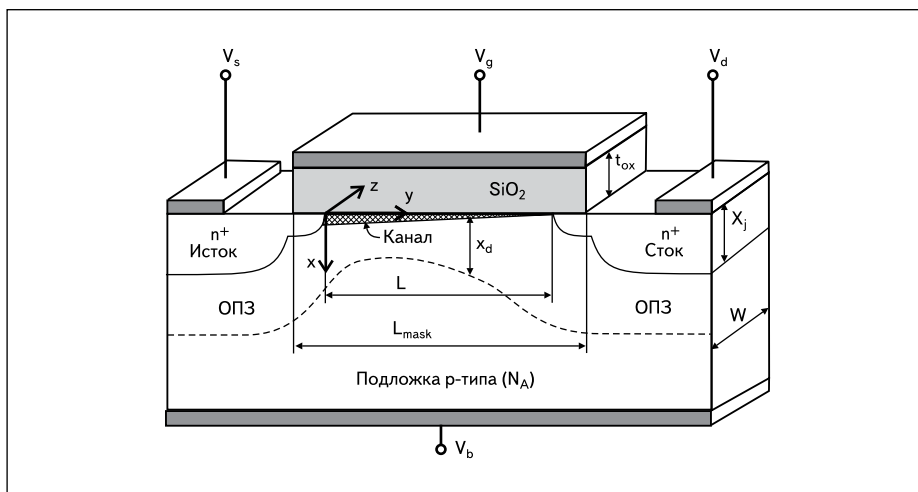


Рис. 1. Упрощенная физическая структура субмикронного МОП-транзистора

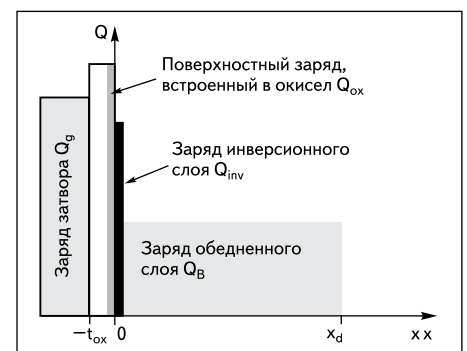


Рис. 2. Схема расположения зарядов Q в *n*-канальном МОП-транзисторе

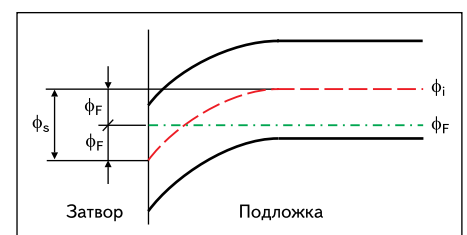


Рис. 3. Зонная диаграмма подложки *p*-типа *n*-канального МОП-транзистора при положительном напряжении на затворе и нулевом напряжении сток–исток

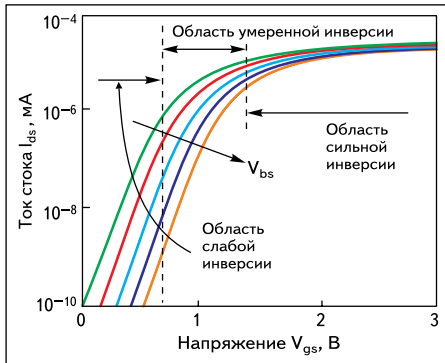


Рис. 4. Типичная зависимость тока стока от напряжения на затворе при разных напряжениях на подложке и фиксированном V_{ds} (логарифмический масштаб)

ки (а не электроны) скапливаются у поверхности p -подложки, и такой режим называется режимом аккумуляции (накопления). Величина V_{fb} называется напряжением плоских зон — это напряжение V_{gs} , при котором зонная диаграмма не изгибается (становится плоской), то есть $\phi_s = 0$.

В подпороговой области (в режиме слабой инверсии полупроводника), когда $V_{gs} < V_{th}$, концентрация электронов в канале очень мала, и ток канала определяется не переносом электронов электрическим полем, а их инжекцией из истока и диффузией по направлению от истока к стоку. Поскольку концентрация электронов в канале на границе с истоком экспоненциально зависит от снижения потенциального барьера истокового p - n -перехода, то стоковая характеристика становится экспоненциальной (прямая линия в логарифмическом масштабе на рис. 4).

Если между стоком и истоком МОП-транзистора приложено напряжение V_{ds} , то появляется ток канала, величина которого зависит от напряжения между стоком и истоком и напряжения на затворе (рис. 5). Семейство стоковых характеристик принято делить на области: линейную, или триодную ($0 < V_d < V_{dsat}$), область насыщения и область пробоя (рис. 5). Напряжение V_{ds} , отделяющее линейную область от области насыщения, называется напряжением насыщения V_{dsat} .

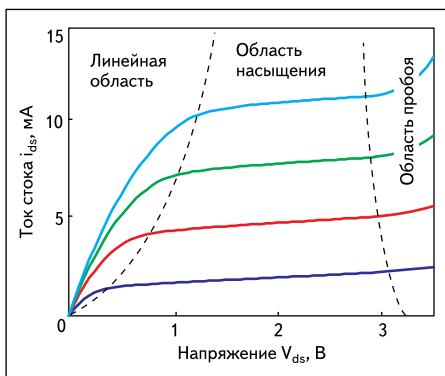


Рис. 5. Типичная зависимость тока стока от напряжения сток–исток при разных напряжениях на затворе

На рис. 5 левая штриховая линия проходит через точки V_{dsat} на семействе стоковых характеристик.

В линейной области, при $V_{ds} \rightarrow 0$, точнее, при $V_{ds} \ll V_{gs} - V_{th}$, вольт-амперные характеристики вырождаются в прямые линии, выходящие из начала координат, то есть МОП-транзистор представляет собой линейный резистор, управляемый напряжением на затворе.

Появление области насыщения объясняется следующим образом. При протекании тока через канал на сопротивлении канала падает напряжение, поэтому напряжение между затвором и каналом уменьшается по направлению от истока к стоку и по этой причине уменьшается толщина канала (рис. 1). Если напряжение на стоке становится больше напряжения на затворе, точнее, больше, чем $V_{ds} = V_{gs} - V_{th}$, то на границе со стоком канал исчезает, его удельное сопротивление стремится к бесконечности. При этом ток стока перестает зависеть от напряжения на стоке, наступает режим насыщения. Небольшой наклон стоковых характеристик в режиме насыщения объясняется только изменением ширины области пространственного заряда стокового p - n -перехода, вследствие которого с ростом V_{ds} длина канала уменьшается (эффект модуляции длины канала). При этом уменьшается сопротивление канала, и, следовательно, увеличивается ток стока. В субмикронных транзисторах наклон ВАХ в области насыщения определяется также DIBL- и SCBE-эффектами, описанными ниже, а ток насыщения ограничивается насыщением дрейфовой скорости электронов.

При дальнейшем увеличении напряжения на стоке V_{ds} происходит пробой стокового p - n -перехода или «зашелкивание» паразитного продольного биполярного транзистора, у которого базой является подложка, эмиттером — исток, коллектором — сток МОП-транзистора, а ток базы вызван лавинным умножением носителей в p - n -переходе коллектора (стока).

Рассмотрим кратко физические эффекты, возникающие в МОП-транзисторах субмикронных размеров [2, 3].

Модуляция длины канала (CLM)

Когда напряжение сток–исток длинноканального транзистора становится равным напряжению насыщения, происходит отсечка канала, и ток стока перестает зависеть от напряжения. Однако вследствие увеличения области пространственного заряда стока длина канала уменьшается, что приводит к увеличению тока стока. Этот эффект особенно существен в короткоканальных транзисторах, когда длина канала становится сравнима с величиной ее вариации под действием напряжения на стоке. В зарубежной литературе этот эффект называют Channel Length Modulation (CLM).

Перекрывание обедненных областей истока и стока

В длинноканальном транзисторе заряд под затвором представляет собой сумму зарядов областей пространственного заряда p - n -переходов и области обеднения под затвором. При уменьшении длины канала все три области пространственных зарядов перекрываются, поэтому для обеспечения той же величины суммарного заряда под затвором, что и в длинноканальном транзисторе (предполагается, что заряд затвора одинаков для обоих транзисторов), заряд инверсионного слоя короткоканального транзистора должен быть больше, то есть пороговое напряжение уменьшается. Описанный эффект является существенно двумерным, что усложняет уравнения компактной модели, в том числе зависимость характеристик от длины канала.

Прокол между истоком и стоком

Если МОП-транзистор заперт, а напряжение на его стоке возрастает, то область пространственного заряда стока распространяется в сторону истока. Поскольку концентрация примеси в канале обычно выше, чем в подложке, в глубине структуры область пространственного заряда оказывается больше, чем в области канала, и может достичь истока. При этом практически исчезает потенциальный барьер между истоком и стоком и появляется ток стока, не управляемый напряжением на затворе. Для устранения этого эффекта в процессе изготовления транзистора нужно соблюдать технологические ограничения.

Эффект короткого канала

В длинноканальных транзисторах величина порогового напряжения не зависит от длины канала. С уменьшением длины канала изменяется конфигурация двумерного электрического поля объемного заряда в подложке за счет сближения областей пространственного заряда истока и стока, при этом увеличивается средняя напряженность поля под затвором. Это приводит к увеличению

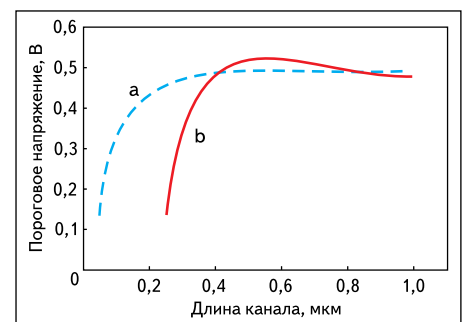


Рис. 6. Снижение порогового напряжения при уменьшении длины канала: прямой (а) и обратный (б) эффект короткого канала

модуля поверхностного потенциала и, следовательно, снижению порогового напряжения при уменьшении длины канала (рис. 6, кривая а). Этот эффект называется «эффектом короткого канала».

Обратный эффект короткого канала

В некоторых транзисторах при уменьшении длины канала пороговое напряжение сначала возрастает, затем убывает. Рост порогового напряжения с уменьшением длины канала называют обратным эффектом короткого канала. На соответствующем графике (рис. 6, кривая б) появляется бугорок.

Этот эффект имеет следующее объяснение. При изготовлении транзисторов с поликремниевым затвором на краях затвора возникают механические напряжения. Эти напряжения приводят к появлению точечных дефектов в подложке по краям затвора, которые собирают примеси из подложки в процессе дальнейшей термической обработки. В результате в канале по краям затвора появляются две области с повышенной концентрацией примеси. При уменьшении длины канала эти области сближаются, и увеличивается их вклад в среднюю концентрацию примеси в канале. Поэтому сначала наблюдается увеличение порогового напряжения. Далее основной эффект — сближение обедненных областей истока и стока — становится преобладающим, и пороговое напряжение падает.

Аналогично объясняется этот эффект в МОП-транзисторах, использующих halo или pockets-имплантацию [4].

Эффект узкого канала

Область объемного заряда обычно шире канала за счет краевого эффекта. Когда ширина канала становится сравнима с шириной обедненной области под затвором, доля пространственного заряда, выходящего за границы, определяемые затвором, становится существенна по сравнению с общим зарядом под затвором. Вследствие закона сохранения заряда при том же напряжении на затворе доля заряда, находящегося под затвором, то есть в области канала, уменьшается на величину заряда, выходящего за границы затвора. Это приводит к увеличению порогового напряжения по сравнению с длинноканальными транзисторами.

Обратный эффект узкого канала

Эффект, обратный вышеописанному, то есть уменьшение порогового напряжения при уменьшении ширины канала, называют обратным эффектом узкого канала. Он наблюдается в транзисторах, ширина кана-

ла которых ограничена окислом, например при изоляции канавками. В этих случаях напряженность электрического поля на границе с изолирующими канавками оказывается больше, чем в центральной части под затвором, поэтому инверсия канала на границе с канавками наступает раньше, чем в центре. Это приводит к уменьшению эффективного порогового напряжения.

Уменьшение подвижности вследствие вертикальной компоненты электрического поля

Малая толщина подзатворного диэлектрика субмикронных транзисторов (несколько нанометров) приводит к увеличению напряженности вертикальной компоненты электрического поля под затвором до величины, когда происходит уменьшение подвижности вследствие рассеяния носителей на шероховатостях поверхности, на фононах и на неподвижных зарядах вблизи поверхности (кулоновское рассеяние). Эффект уменьшения подвижности, не учитываемый в транзисторах с толстым диэлектриком, приводит к тому, что вольт-амперная характеристика в области насыщения перестает быть квадратичной и стремится к линейной.

Уменьшение продольной подвижности (насыщение дрейфовой скорости носителей в канале)

При малой напряженности поля дрейфовая скорость носителей линейно зависит от напряженности электрического поля E , то есть:

$$v = \mu_{eff}E,$$

где μ_{eff} — эффективная подвижность. Однако, начиная с некоторой напряженности E_{sat} (напряженности насыщения), скорость носителей становится постоянной, то есть перестает зависеть от E . Этот эффект существен именно для короткоканальных транзисторов, поскольку уменьшение длины канала происходит быстрее, чем рабочих напряжений транзистора, следовательно, с уменьшением длины канала напряженность поля в нем растет.

Эффект насыщения дрейфовой скорости носителей приводит к тому, что насыщение тока стока у короткоканальных транзисторов происходит раньше, чем у длинноканальных, то есть граница между линейной областью и областью насыщения на рис. 5 смещается влево.

Аномальный рост подвижности

В моделях подвижности, используемых в транзисторах с длиной канала более 100 нм, учитывается, что за время пролета носите-

лей через канал между ними и приложенным электрическим полем наступает равновесие, то есть предполагается, что время релаксации электрического поля много меньше времени пролета носителей через канал.

Однако при длине канала менее 0,1 мкм это предположение становится несправедливым. Время пролета носителей оказывается меньше времени, требуемого для испускания оптического фонона, то есть носители не успевают терять энергию за время пролета через канал. Поэтому их скорость (и подвижность) оказывается выше, чем в длинноканальных транзисторах. В транзисторах с длиной канала 0,12 мкм ток стока по причине роста подвижности может быть на 20% больше, чем без учета этого эффекта.

Подпороговая проводимость

При уменьшении размеров транзистора необходимо одновременно снижать рабочее напряжение на стоке и затворе, чтобы напряженность поля в канале и удельная мощность рассеяния не росли. Однако с точки зрения схемотехники для оптимального режима работы транзистора необходимо уменьшать и пороговое напряжение, а это приводит к росту среднего значения подпорогового тока. Подпороговый ток для многих СБИС определяет величину потребляемой мощности, поэтому его моделирование становится более актуальным, чем для транзисторов с длинным каналом.

Последовательные сопротивления истока и стока

Вследствие уменьшения длины канала его сопротивление становится малым, поэтому на его фоне становится заметным влияние омических сопротивлений истока и стока. Эти сопротивления приводят к увеличению напряжения на стоке насыщенного транзистора при больших токах стока.

Снижение потенциального барьера под затвором, вызванное напряжением на стоке (DIBL-эффект)

Вследствие того, что область пространственного заряда стокового $p-n$ -перехода с ростом напряжения на стоке приближается к истоку, увеличение напряжения на стоке приводит к увеличению среднего значения вертикальной составляющей напряженности поля под затвором. Это эквивалентно уменьшению порогового напряжения и приводит к уменьшению дифференциального сопротивления стока в области насыщения (DIBL-эффект — Drain Induced Barrier Lowering). DIBL-эффект снижает также потенциальный барьер $p-n$ -перехода истока, увеличивая тем самым ток инжекции электронов из истока в подпороговой области.

Статическая обратная связь

В режиме насыщения между проводящей областью стока и каналом имеется электрическое поле, которое индуцирует дополнительный подвижный заряд в области канала у стока. Поэтому дополнительный заряд инверсионного слоя прирастает примерно пропорционально напряжению на стоке. Этот эффект называется статической обратной связью и приводит к уменьшению дифференциального сопротивления стока в области насыщения.

Описанный эффект проявляется аналогично DIBL, но отличается от него тем, что он более существен в области насыщения, в то время как DIBL-эффект преобладает в области слабой инверсии.

Влияние горячих носителей заряда

Уменьшение длины канала транзисторов происходит быстрее, чем снижение рабочего напряжения на стоке, поэтому напряженность электрического поля в канале вблизи стока увеличивается. Это приводит к росту энергии носителей в области отсечки канала. Кроме того, при увеличении напряженности поля происходит увеличение статистического разброса энергии носителей. При этом некоторые носители заряда достигают энергии, достаточной для генерации электронно-дырочных пар по механизму ударной ионизации. Появившиеся в результате генерации дырки уходят в подложку, а электроны приобретают энергию, достаточную для инжекции в окисел. Инжекция горячих электронов в окисел приводит к увеличению плотности поверхностных состояний и зарядке окисла. В результате происходит увеличение подпорогового тока и сдвиг порогового напряжения, то есть долговременная нестабильность характеристик и снижение надежности ИС.

Второй эффект, связанный с горячими электронами, состоит в том, что часть дырок, появившихся в результате ударной ионизации, скапливается у истока, снижая потенциальный барьер истокового p - n -перехода, который начинает работать как эмиттер биполярного транзистора. В результате появляется дополнительный ток стока, равный току коллектора продольного биполярного n - p - n -транзистора.

Для устранения описанного эффекта выполняют расширение областей истока и стока в направлении канала путем создания LDD-структуры с концентрацией примеси от 4×10^{18} до $8 \times 10^{18} \text{ см}^{-3}$, а также уменьшают напряжение питания ИС.

Эффект влияния подложки, вызванный ее током (SCBE)

С уменьшением размеров транзистора и увеличением напряжения на стоке возрас-

тает напряженность поля в стоковом p - n -переходе, и когда она достигает значений более $0,1 \text{ МВ/см}$ [2], электроны, попадающие в эту область из канала, приобретают энергию, достаточную для ударной ионизации атомов кремния с образованием электронно-дырочных пар. Образовавшиеся электроны уходят в область стока, а дырки — в подложку. Основная часть дырок собирается выводом подложки, меньшая часть рекомбинирует с электронами, которые инжектируются из p - n -перехода истока. Таким образом, к току стока добавляется компонента, вызванная ударной ионизацией, что приводит к резкому изгибанию стоковых характеристик вверх в области больших напряжений на стоке (рис. 5). Падение напряжения на омическом сопротивлении подложки, вызванное током ударной ионизации, вызывает небольшое смещение подложки относительно стока (Substrate Current induced Body Effect, SCBE).

Влияние сопротивления подложки

Сопротивление подложки играет существенную роль при анализе высокочастотных цепей [5] вследствие увеличения с частотой емкостных токов, протекающих через подложку. Через него реализуется также паразитная обратная связь между транзисторами в ИС [6]. С уменьшением размеров транзистора роль этого сопротивления возрастает, поскольку с уменьшением площади транзистора увеличивается сопротивление растекания тока подложки.

Ток утечки, индуцированный затвором (GIDL/GISL)

В режиме, когда напряжение на затворе n -канального транзистора равно нулю, а на стоке — максимально, область стока под перекрытием затвор-сток обедняется электронами. Поскольку область стока легирована сильно, область обеднения имеет очень маленькую ширину и становится воз-

можным туннелирование электронов из валентной зоны в зону проводимости n^+ стока. Возникающий таким образом механизм генерации электронов и дырок приводит к возникновению тока утечки между стоком и подложкой, вызванного затвором (Gate-Induced Drain Leakage, GIDL-эффект) [7]. Аналогичный эффект, связанный с истоком, называется GISL-эффектом (Gate-Induced Source Leakage).

Эффект обеднения в поликремниевом затворе

В субмикронных транзисторах толщина окисла настолько мала (менее 10 нм), что становится сравнима с толщиной области обеднения в поликремниевом затворе на границе с окислом. Слой обеднения увеличивает эффективное расстояние между затвором и полупроводником, что приводит к увеличению порогового напряжения. Необходимо также учитывать квантовомеханическую природу инверсионного слоя и вводить соответствующие поправки в классическую толщину области обеднения [8].

Эффект квантования инверсионного слоя

Для эффективного управления каналом МОП-транзистора толщина окисла глубоко субмикронных структур должна составлять несколько нанометров, и концентрация примеси в подложке должна быть увеличена до 10^{18} см^{-3} . Но это уменьшает толщину области пространственного заряда и одновременно увеличивает напряженность электрического поля у поверхности. Поэтому потенциальная яма для электронов становится настолько узкой, что пренебречь квантовомеханической природой электронного газа уже нельзя. Энергетические уровни в зоне проводимости расходятся на значительное расстояние, и энергетический спектр (E_0, E_1, E_2, \dots , рис. 7) нельзя считать сплошным. Первый энергетический уровень электронов E_0 располагается на расстоянии ΔE выше границы зоны проводимости, что приводит к уменьшению

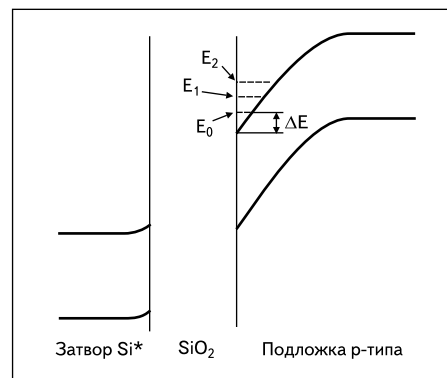


Рис. 7. При высокой напряженности поля и узкой потенциальной яме у поверхности под затвором появляются дискретные энергетические уровни

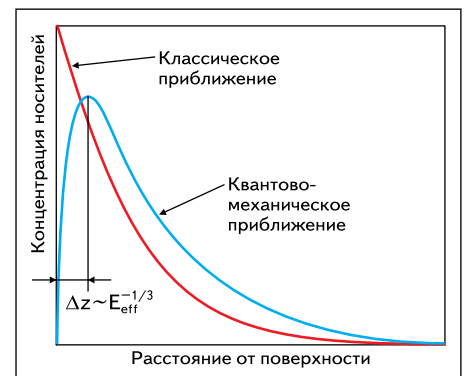


Рис. 8. Распределение электронов в канале в квантовомеханическом и классическом приближении

концентрации электронов у поверхности (рис. 8) и росту порогового напряжения. Соответственно, уменьшается также величина удельной емкости окисла C_{ox}

В предположении треугольной потенциальной ямы (рис. 7) можно показать [9], что инверсионный слой формируется на расстоянии $\Delta z \sim E_{eff}^{-1/3}$ от поверхности, и эффективная толщина окисла оказывается равной:

$$t_{ox,eff} = t_{ox} + (\epsilon_{ox}/\epsilon_{Si})\Delta z.$$

Эффект неоднородного легирования

При изготовлении МОП-транзисторов с коротким каналом для получения необходимого значения порогового напряжения, снижения влияния горячих электронов и предотвращения эффекта смыкания истока со стоком используется неоднородное легирование методом ионной имплантации. Неоднородность может быть как в вертикальном, так и в продольном (вдоль канала) направлении [15]. При этом усложняется выражение для коэффициента влияния подложки, и он перестает быть константой.

Ток туннелирования через затвор

Считалось, что в длинноканальных МОП-транзисторах ток затвора равен нулю, поскольку он отделен от подложки слоем окисла кремния. Однако с уменьшением размеров транзистора толщина окисла становится настолько малой (менее 5 нм), что туннельный ток через затвор становится существенным. Вероятность туннелирования экспоненциально растет с уменьшением толщины окисла t_{ox}

Зонная диаграмма, объясняющая возникновение туннельного тока, показана на рис. 9 [9]. Здесь V_{ox} — падение напряжения на окисле, $V_{ox} = Q_g/C_{ox}$; χ_b — потенциальный барьер для электронов на границе Si-SiO₂; j_g — плотность туннельного тока электронов зоны проводимости через окисел из инверсионного слоя в поликремниевый затвор.

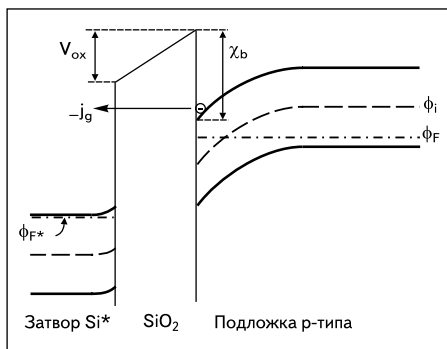


Рис. 9. Зонная диаграмма л-канальной МОП-структуры в режиме инверсии

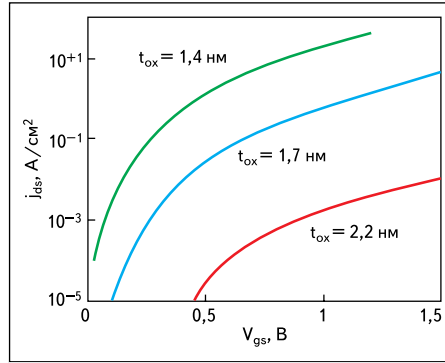


Рис. 10. Плотность тока затвора л-канального МОП-транзистора как функция от напряжения затвор-исток для различных значений толщины окисла t_{ox} ; $V_{ds} = V_{bs} = 0$

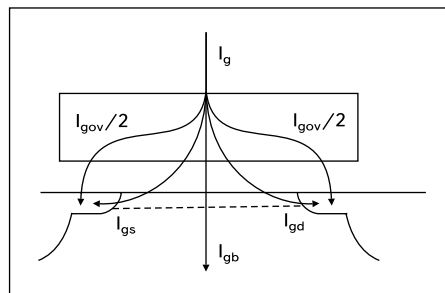


Рис. 11. Туннельный ток затвора является суммой четырех компонент

Плотность туннельного тока пропорциональна количеству электронов на единицу площади поверхности N и вероятности P_{tun} туннелирования электронов в секунду.

График зависимости тока затвора от напряжения затвор-исток показан на рис. 10. Плотность тока примерно экспоненциально возрастает с уменьшением толщины окисла.

Туннельный ток затвора протекает в подложку (I_{gb}), а также в области истока и стока через канал (I_{gs} , I_{gd}) и через области перекрытия (I_{gov}), рис. 11 [9].

Для снижения туннельного тока вместо традиционного SiO₂ используют диэлектрики с высокой диэлектрической проницаемостью (high-k dielectric), которые позволяют увеличить толщину диэлектрика при сохранении удельной крутизны транзистора.

Динамический сдвиг порогового напряжения

Для снижения туннельного тока в глубоко субмикронных МОП-транзисторах вместо традиционного SiO₂ используют диэлектрики с высокой диэлектрической проницаемостью (high-k диэлектрики), которые позволяют увеличить толщину диэлектрика и тем самым снизить туннельный ток при сохранении удельной крутизны транзистора. Однако этот метод приводит к гистерезису и динамическому смещению порогового напряжения вследствие заряда/разряда мед-

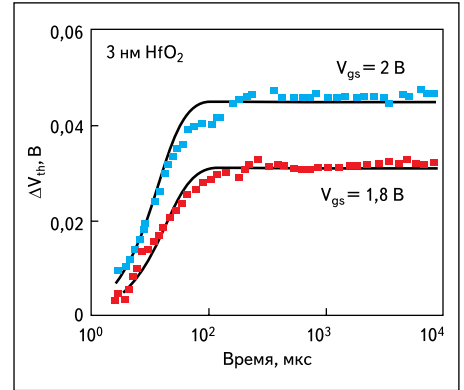


Рис. 12. Изменение порогового напряжения МОП-транзистора со временем вследствие заряда ловушек в high-k диэлектрике (диоксид гафния) (квадратики показаны экспериментальные точки, сплошной линией — график выражения для (1))

ленных ловушек внутри high-k диэлектрика. Для моделирования этого эффекта в модель транзистора вводят дополнительную RC-цепочку с большой постоянной времени (несколько микросекунд) [10].

Причиной нестабильности и гистерезиса тока стока является заряд-разряд ловушек в объеме диэлектрика (рис. 12) [10]. Туннельный ток, протекающий через затвор, заряжает ловушки внутри диэлектрика в соответствии с механизмом Шокли-Рида-Холла [10]. Заряд ловушек приводит к изменению порогового напряжения [10]:

$$V_{th} = V_{th0} - ((qn_{tr}(t))/C_{ox}),$$

$$n_{tr}(t) = (N_{tr}/(1+A))[1 - e^{-(1+A)c_n n t}], \quad (1)$$

где V_{th0} — пороговое напряжение при нулевом напряжении на подложке; C_{ox} — удельная емкость затвора; n_{tr} — плотность ловушек, занятых электронами; n — концентрация электронов; N_{tr} — поверхностная плотность ловушек; c_n — константа; $A = \phi_{tr} - \phi_F$, ϕ_{tr} — уровень (потенциал) ловушек.

Туннелирование через p-n-переходы (TAT)

С уменьшением размеров транзистора снижается глубина залегания p-n-переходов, что приводит к уменьшению их толщины. При этом возникает туннелирование носителей через p-n-переходы по механизму с промежуточным занятием свободных состояний ловушек (Trap-Assisted Tunneling, TAT). Этот ток имеет место как при прямом, так и обратном смещении p-n-перехода [11].

Неквазистатический эффект

Канал МОП-транзистора в общем случае представляет собой длинную линию с распределенными параметрами. На низких частотах, когда задержка переноса тока через

канал пренебрежимо мала по сравнению с характерными временами напряжений, приложенных к транзистору, распределенная линия может быть представлена одной секцией. Однако на высоких частотах такое представление дает слишком большую ошибку, для уменьшения которой необходимо рассматривать несколько секций длинной линии. Такие модели называют неквазистатическими [12].

Эффект саморазогрева

Мощность, выделяемая в транзисторе, быстро рассеивается через подложку, которая имеет низкое тепловое сопротивление благодаря высокой теплопроводности кремния. Однако для транзисторов типа КНИ (SOI), а также транзисторов, изготовленных с технологическими нормами менее 0,1 мкм [2], саморазогрев играет существенную роль и может приводить к уменьшению тока стока при больших значениях тока. В результате может появиться отрицательная дифференциальная проводимость сток–исток при большом напряжении и токе, когда в канале выделяется большая мощность [2].

Учет перекрытия затвором областей истока и стока

При снижении размеров увеличивается относительный технологический разброс геометрических размеров транзистора, поэтому влияние емкостей перекрытий затвор–сток и затвор–исток увеличивается. Кроме того, эти емкости необходимо учитывать как нелинейные n^+ -SiO₂- n^+ МОП-емкости (рис. 13). При некотором напряжении между затвором и истоком (стоком) в этих областях формируется тонкий поверхностный слой с накоплением подвижного заряда и более толстый положительно заряженный обедненный слой, что учитывается с помощью моделей нелинейных МОП-емкостей перекрытий.

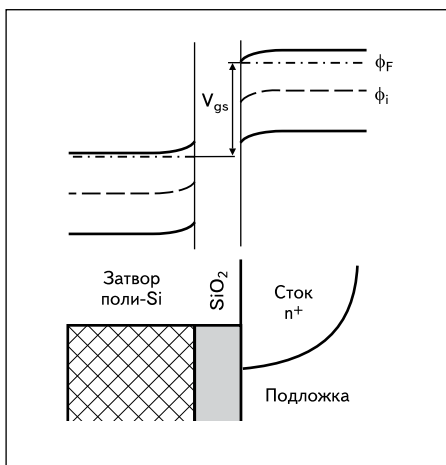


Рис. 13. Зонная диаграмма и структура емкости затвор–сток

Эффект близости кармана (WPE)

Начиная с технологических норм 90 нм и менее на характеристики МОП-транзистора начинают влиять соседние элементы топологии ИС, не принадлежащие данному транзистору: поверхностная граница кармана и граница изоляции мелкими канавками, заполненными окислом.

Первый из этих эффектов называется эффектом близости кармана (Well Proximity Effect, WPE) и объясняется следующим образом. Глубоко субмикронные технологии требуют ионной имплантации атомов примеси с высокой энергией для формирования ретроградного¹ профиля примеси в подложке с целью предотвращения защелкивания паразитного продольного биполярного транзистора и эффекта прокола между истоком и стоком. Во время имплантации атомы, летящие по нормали к поверхности, рассеиваются от границ маски фоторезиста под разными углами, в том числе почти в горизонтальном направлении, и встраиваются в поверхность кремния вблизи от краев кармана. В результате увеличивается концентрация примеси у поверхности, на расстоянии до 1 мкм от краев кармана, что вызывает сдвиг порогового напряжения и других характеристик транзистора. Рабочая точка транзистора в аналоговых схемах может быть сдвинута на 20–30%, что часто приводит к потере работоспособности аналоговых ИС [14].

Эффект влияния изоляции мелкими канавками (STE)

Для технологических норм менее 0,25 мкм наиболее часто используется изоляция мелкими канавками (Shallow Trench Isolation, STE). Однако технологический процесс изоляции сопровождается появлением под изоляцией островков напряженного кремния (механического сжатия по двум осям координат). Механическое напряжение приводит к изменению зонной диаграммы кремния и смещению порогового напряжения и тока насыщения транзистора. Эти эффекты усиливаются при приближении активной области транзистора к границе изоляции, и, таким образом, характеристики транзистора становятся зависимыми от топологии [14].

Заключение

Появление множества новых физических эффектов в МОП-транзисторах позволило определить перспективные направления в конструировании структуры транзистора [15], а также привело к созданию новых

компактных моделей транзисторов [1], необходимых для проектирования интегральных схем. ■

Литература

1. Денисенко В. В. Компактные модели МОП-транзисторов для СБИС. Часть 1–2 // Электроника НТБ. 2004. № 5–6.
2. Cheng Y., Hu C., MOSFET modeling & BSIM3 user's guide. Kluwer Academic Publishers, 1999.
3. Foty D. P. MOSFET Modeling with Spice. Principle and Practice. Prentice Hall PTR, NJ, 1997.
4. Денисенко В. В. Особенности субмикронных МОП-транзисторов // Chip News. 2002. № 7.
5. Han J., Je M., Shin H. A Simple and Accurate Method for Extracting Substrate Resistance of RF MOSFETs // IEEE Electron Device Letters. Vol. 23. 2002. № 7.
6. Меликян В. Ш., Шагинян Т. О. Синтез моделей подложки систем на кристалле / Сб. науч. трудов под ред. А. Л. Стемковского. Проблемы разработки перспективных микро- и нанoeлектронных систем. 2008.
7. Inagaki R., Sadachika N., Navarro D., Miura-Mattausch M., Inoue Y. A GIDL-Current model for advanced MOSFET technologies without binning // IPSI Trans. on Syst. LSI Design Methodology. Vol. 2. Feb. 2009.
8. Victory J., Yan Z., Gildenblat G., McAndrew C., Zheng J. A physically based, scalable MOS varactor model and extraction methodology for RF applications // IEEE Trans. Electron Devices. Vol. 52. 2005. № 7.
9. Van Langevelde R., Scholten A. J., Klaassen D. B. M. Physical Background of MOS Model 11. Unclassified Report, Koninklijke Philips Electronics N. V. 2003.
10. Dunga M. V., Chung-Hsun Lin, Xuemei Xi, Lu D. D., Niknejad A. M., Chenming Hu. Modeling Advanced FET Technology in a Compact Model // IEEE Transactions on Electron Devices. Vol. 53. 2006. Issue 9.
11. Scholten A. J., Smit G. D. J., Durand M., van Langevelde R., Klaassen D. B. M. The Physical Background of JUNCAP2 // IEEE Trans. on ED. Vol. 53. 2006. № 9.
12. Денисенко В. В., Попов В. П. Применение принципа самоаналогии для моделирования биполярного транзистора в неквазистатическом режиме // Электронное моделирование. 1984. № 4.
13. Cheng Y., Hu C. MOSFET modeling & BSIM3 user's guide. Kluwer Academic Publishers, 1999.
14. Drennan P. G. Kniffin M. L., Locascio D. R. Implications of Proximity Effects for Analog Design // IEEE Custom Integrated Circuits Conference, 10–13 Sept. 2006.
15. Dunga M. V., Chung-Hsun Lin, Xuemei Xi, Lu D. D., Niknejad A. M., Chenming Hu. Modeling Advanced FET Technology in a Compact Model // IEEE Transactions on Electron Devices. Vol. 53. 2006. Issue 9.

¹ При ретроградном (обратном) профиле распределения примеси концентрация примеси у поверхности меньше, чем в объеме полупроводника.