

# Разработка устройств питания для ПЛИС фирмы Xilinx на основе интегральных стабилизаторов напряжения, выпускаемых компанией National Semiconductor

Валерий ЗОТОВ  
walerry@km.ru

Процесс разработки цифровых устройств или встраиваемых микропроцессорных систем на основе кристаллов программируемой логики фирмы Xilinx в общем случае можно условно разбить на три стадии. Первая стадия включает в себя выполнение основных этапов внутрикристалльного проектирования, рассмотренных в [1, 2]. На второй стадии проводится аппаратная отладка проекта с помощью инструментальных модулей, в число которых, в частности, входят отладочные платы, представленные в [3–7]. Заключительная стадия, присутствующая, как правило, в большинстве случаев, за исключением применения готовых инструментальных модулей для реализации проектируемого устройства или системы, представляет собой этап разработки соответствующей схемы питания ПЛИС, на основе которой выполняется это устройство или система.

В настоящее время разработчикам доступен широкий спектр интегральных стабилизаторов напряжения различных типов, выпускаемых различными фирмами. Среди большого многообразия микросхем данного назначения хорошо зарекомендовали себя преобразователи напряжения импульсного и линейного типа, предлагаемые такими известными компаниями, как Texas Instruments Incorporated, National Semiconductor и Linear Technology.

Ведущие производители помимо микросхем стабилизаторов напряжения предоставляют средства быстрой разработки узлов питания устройств, реализуемых на базе кристаллов программируемой логики фирмы Xilinx. Эти средства позволяют решить задачу выбора оптимальных компонентов для построения узлов питания ПЛИС, не прибегая к изучению характеристик всех интегральных стабилизаторов напряжения, выпускаемых соответствующей компанией. Эта статья открывает серию публикаций, знакомящих с особенностями проектирования узлов питания для кристаллов фирмы Xilinx на основе интегральных стабилизаторов напряжения ведущих производителей. В данной статье рассматриваются методы и средства разработки узлов питания ПЛИС на основе соответствующих микросхем, выпускаемых компанией National Semiconductor.

## Методы разработки узлов питания ПЛИС фирмы Xilinx на базе интегральных стабилизаторов напряжения от National Semiconductor

В большинстве случаев для организации питания цифровых устройств, реализуемых на основе современных кристаллов программируемой логики фирмы Xilinx, требуется несколько источников с различными значениями выходного напряжения [8]. Как правило, значение напряжения питания ядра ПЛИС отличается от величины напряжения питания для блоков ввода/вывода. Кроме того, в кристаллах ряда семейств необходим дополнительный (вспомогательный) источник напряжения, который используется, в частности, для питания некоторых специализированных аппаратных блоков кристалла. Поэтому перед началом проектирования узлов питания для ПЛИС, выпускаемых фирмой Xilinx, целесообразно ознакомиться с соответствующими требованиями и рекомендациями производителя к источникам питания для выбранного семейства кристаллов и последовательности их включения. Эта информация для современных семейств кристаллов с архитектурой FPGA (Field Programmable Gate Array) и CPLD (Complex Programmable Logic Device) представлена в [9–22].

Прежде чем приступить непосредственно к процессу разработки схемы питания, следует воспользоваться средствами оценки потребляемой мощности ПЛИС, предоставляемыми фирмой Xilinx. Предварительная оценка мощности, потребляемой различными ресурсами кристаллов, может быть получена с помощью средств *XPower Estimator (XPE)*. Для вычисления более точной оценки на основе информации, получаемой после осуществления этапов размещения и трассировки проекта разрабатываемого устройства в кристалле и полного временного моделирования, рекомендуется использовать программу *XPower Analyzer*, которая входит в состав системы проектирования серии Xilinx ISE (Integrated Software Environment / Integrated Synthesis Environment). После получения оценочных значений потребляемого тока от каждого используемого источника напряжения можно начинать разработку узла питания с помощью средств, предоставляемых производителями интегральных стабилизаторов.

Компания National Semiconductor предлагает два метода выбора компонентов схем питания для ПЛИС фирмы Xilinx: автоматизированный и табличный. Автоматизированный способ заключается в использовании программных средств *Power Expert for Xilinx FPGAs and CPLDs*, которые позволяют на основании

оценок потребляемой мощности кристалла сформировать структурную схему узла питания и подобрать для нее оптимальные интегральные стабилизаторы напряжения, выпускаемые компанией National Semiconductor. Основными достоинствами автоматизированного способа являются минимальное время, необходимое для разработки узла питания, и подбор оптимальных компонентов с возможностью выбора критерия оптимизации.

Табличный метод основан на применении таблиц соответствия, подготовленных специалистами компании National Semiconductor. В данных таблицах для каждого типа кристалла программируемой логики, выпускаемого фирмой Xilinx, используемых цифровых сигнальных стандартов ввода/вывода и определенных условий эксплуатации приводятся возможные варианты интегральных стабилизаторов напряжения компании National Semiconductor, которые можно применять для формирования соответствующих напряжений питания ПЛИС. В отличие от автоматизированного способа табличный метод предоставляет разработчикам большую свободу выбора компонентов.

Рассмотрим вначале более подробно автоматизированные средства разработки узлов питания для ПЛИС фирмы Xilinx.

### Краткая характеристика и функциональные возможности программных средств Power Expert for Xilinx FPGAs and CPLDs

Программные средства *Power Expert for Xilinx FPGAs and CPLDs* предназначены для автоматизированной разработки оптимальной структуры узлов питания ПЛИС фирмы Xilinx, выполняемых на базе интегральных стабилизаторов напряжения компании National Semiconductor, в соответствии с выбранным критерием оптимизации. Данные средства находятся в процессе постоянного совершенствования. Как правило, спустя некоторое время после выпуска фирмой Xilinx новых семейств ПЛИС появляется очередная версия, поддерживающая новые серии кристаллов. Ко времени подготовки настоящей публикации актуальной версией данных средств является модификация *Power Expert for Xilinx FPGAs and CPLDs v.1.94*. Особенности, характеризующими функциональные возможности данной версии рассматриваемых программных средств разработки узлов питания ПЛИС, являются:

- возможность функционирования как в автономном, так и в on-line режиме (при наличии доступа к Internet);
- поддержка подавляющего большинства современных семейств кристаллов программируемой логики, выпускаемых фирмой Xilinx (Virtex-5 LX, Virtex-5 LXT, Virtex-4 LX, Virtex-4 SX, Virtex-4 FX, Spartan-3, Spartan-3E, Spartan-3L, Spartan-3A, Spartan-3AN, Spartan-3A DSP и CoolRunner-II);

- интуитивный пользовательский интерфейс;
- возможность формирования структурных схем узлов питания на основе компонентов, характеризующихся максимальной эффективностью (максимальным КПД) или простотой реализации;
- поддержка трех наиболее распространенных значений входного напряжения разрабатываемых узлов питания ПЛИС (12, 5 и 3,3 В);
- возможность оперативного получения полной справочной информации для выбранных компонентов (только при подключении к Internet).

Следует обратить внимание на то, что все функциональные возможности программных средств *Power Expert for Xilinx FPGAs and CPLDs* предоставляются в полном объеме только при наличии доступа к Internet.

### Установка программных средств Power Expert for Xilinx FPGAs and CPLDs

Автоматизированные средства разработки узлов питания ПЛИС *Power Expert for Xilinx FPGAs and CPLDs* являются свободно распространяемым программным обеспечением, не требующим регистрации. Для получения инсталляционного варианта данных средств достаточно открыть страницу [http://www.national.com/analog/xilinx/power\\_expert](http://www.national.com/analog/xilinx/power_expert), выделить во встроенной панели Download Now строку с названием программы и выполнить стандартную процедуру копирования файла (сохранения объекта) на диске компьютера. Дистрибутив рассматриваемой программы выполнен в виде исполняемого файла *XilinxPowerExpertSetup.exe*. При активизации этого файла автоматически запускается «мастер» установки программных средств *Power Expert for Xilinx FPGAs and CPLDs* на жесткий диск компьютера. Работа «мастера» начинается с вывода стартовой диалоговой панели с заголовком *Welcome to the National Semiconductor's Power Expert for Xilinx FPGAs and CPLDs Setup Wizard*, содержащей рекомендацию завершения работы всех активных



Рис. 1. Вид стартовой диалоговой панели «мастера» установки программных средств Power Expert for Xilinx FPGAs and CPLDs

приложений перед началом процесса инсталляции (рис. 1).

Если в текущем сеансе работы производился запуск каких-либо программ, то следует закрыть их и воспользоваться кнопкой *Далее (Next)*, расположенной в нижней части стартовой диалоговой панели (рис. 1). Эта кнопка позволяет перейти к следующей диалоговой панели «мастера», которая имеет заголовок *Select Destination Location* (рис. 2).

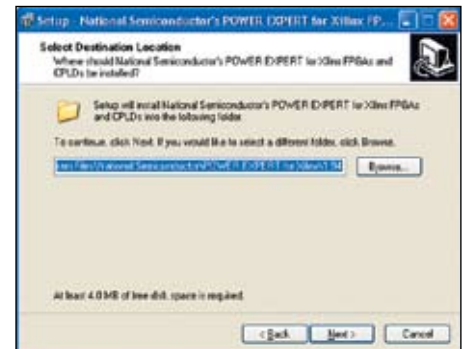


Рис. 2. Определение полного названия каталога, предназначенного для размещения файлов программных средств Power Expert for Xilinx FPGAs and CPLDs

В данной диалоговой панели отображается информация о требуемом объеме свободной памяти на жестком диске, необходимой для записи файлов программных средств *Power Expert for Xilinx FPGAs and CPLDs*. В этой панели также представлено поле редактирования, в котором нужно указать полное название каталога, включающее путь доступа к нему, который будет использоваться для размещения файлов рассматриваемых программных средств. По умолчанию предлагается каталог *National Semiconductor / Power Expert for Xilinx/x.xx* (где *x.xx* — номер версии), расположенный в разделе *Program Files* на диске C. Изменить предлагаемое название диска или каталога можно с помощью клавиатуры после активизации этого поля редактирования или кнопки *Browse*, которая открывает стандартную панель выбора каталога. После определения места расположения инсталлируемых программных средств нужно перейти к следующей диалоговой панели «мастера» установки, которая имеет заголовок *Select Start Menu Folder* (рис. 3).

Эта диалоговая панель предназначена для определения названия раздела (программной группы), создаваемого в меню *Пуск/Программы (Start/Programs)*, предоставляющего доступ к программе *Power Expert for Xilinx FPGAs and CPLDs*. Идентификатор программной группы указывается в поле редактирования, представленном в данной диалоговой панели. По умолчанию в качестве названия раздела используется строка *National Power Expert for Xilinx FPGAs and CPLDs*. Рекомендуется использовать название, предлагаемое по умолчанию. Если необ-

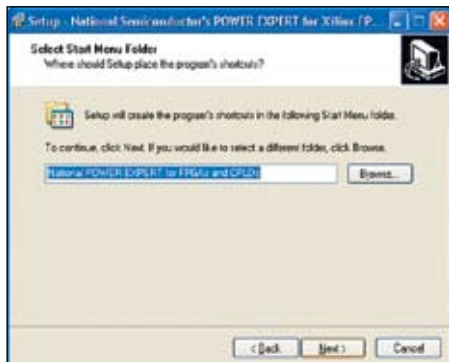


Рис. 3. Определение полного названия раздела в меню Пуск/Программы (Start/Programs), предназначенного для активизации программных средств Power Expert for Xilinx FPGAs and CPLDs

хотимо его изменить, следует использовать клавиатуру или стандартную панель диалога, доступ к которой предоставляет кнопка *Browse*, расположенная справа от поля редактирования (рис. 3).

Далее нужно открыть очередную диалоговую панель «мастера» установки, озаглавленную *Select Additional Tasks*, вид которой изображен на рис. 4. Эта диалоговая панель предоставляет возможность автоматического создания ярлыков для программы *Power Expert for Xilinx FPGAs and CPLDs* на Рабочем столе компьютера и панели быстрого запуска приложений.

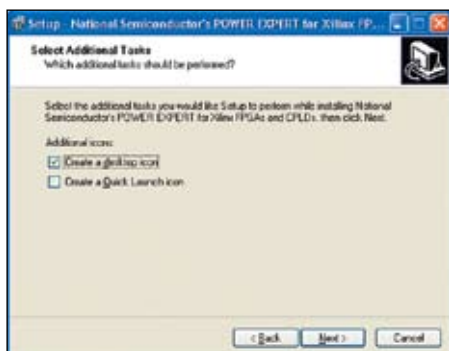


Рис. 4. Управление процессом автоматического создания ярлыков для программных средств Power Expert for Xilinx FPGAs and CPLDs в процессе их установки

Для формирования ярлыка на Рабочем столе компьютера в процессе установки рассматриваемых программных средств следует установить в состояние «Включено» индикатор *Create a desktop icon*. Чтобы автоматически создать ярлык в панели быстрого запуска приложений, нужно переключить в активное состояние индикатор *Create a Quick Launch icon* (рис. 4). После завершения процесса инсталляции на Рабочем столе компьютера и в панели быстрого запуска появляются соответствующие пиктограммы, которые можно использовать для активизации устанавливаемого программного обеспечения.

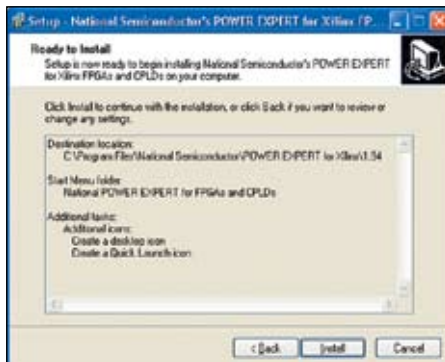


Рис. 5. Вид диалоговой панели запуска процесса инсталляции программных средств Power Expert for Xilinx FPGAs and CPLDs

Следующая диалоговая панель с заголовком *Ready to Install*, отображаемая после нажатия кнопки *Далее (Next)* в панели *Select Additional Tasks*, содержит информацию об указанных значениях параметров процесса установки программных средств *Power Expert for Xilinx FPGAs and CPLDs* (рис. 5).

Для изменения каких-либо значений следует вернуться к предыдущим шагам (диалоговым панелям «мастера» установки), нажав кнопку *Назад (Back)*. Если все параметры установлены корректно, то следует нажать кнопку *Установка (Install)*, которая активизирует собственно процесс инсталляции программных средств *Power Expert for Xilinx FPGAs and CPLDs*. При успешном завершении этого процесса на экран выводится заключительная диалоговая панель «мастера» установки, которая имеет заголовок *Completing the National Semiconductor's Power Expert for Xilinx FPGAs and CPLDs Setup Wizard*. Вид этой диалоговой панели показан на рис. 6.



Рис. 6. Вид заключительной диалоговой панели «мастера» установки программных средств Power Expert for Xilinx FPGAs and CPLDs

Заключительная диалоговая панель «мастера» установки содержит индикатор состояния *Launch National Power Expert for Xilinx*, который предоставляет возможность автоматического запуска программных средств *Power Expert for Xilinx FPGAs and CPLDs* сразу после их установки. Завершение работы «мастера» установки осуществляется нажатием кноп-

ки *Готово (Finish)*, расположенной в нижней части диалоговой панели *Completing the National Semiconductor's Power Expert for Xilinx FPGAs and CPLDs Setup Wizard*. Если индикатор *Launch National Power Expert for Xilinx* был установлен в состояние «Включено», то автоматически открывается рабочее окно рассматриваемой программы.

### Выбор структуры и компонентов узла питания ПЛИС фирмы Xilinx с помощью программных средств Power Expert for Xilinx FPGAs and CPLDs

В общем случае для активизации программных средств *Power Expert for Xilinx FPGAs and CPLDs* можно воспользоваться соответствующей строкой в меню *Пуск/Программы* или ярлыками, расположенными на Рабочем столе компьютера и в панели быстрого запуска приложений. При этом на экране появляется стартовое окно рассматриваемых программных средств, вид которого представлен на рис. 7.

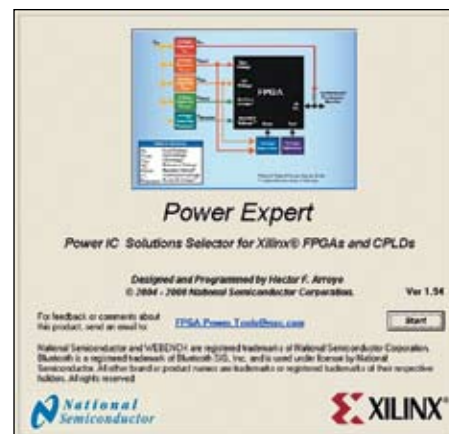


Рис. 7. Вид стартового окна программных средств Power Expert for Xilinx FPGAs and CPLDs

В этом окне приводятся сведения о номере текущей версии программы и адрес электронной почты, по которому можно отправить замечания по работе с программными средствами, а также обращаться за получением дополнительной информации. Для перехода непосредственно к процессу выбора структуры и компонентов узла питания ПЛИС нужно воспользоваться кнопкой *Start* (рис. 7). После этого на экране отображается основное рабочее окно программных средств *Power Expert for Xilinx FPGAs and CPLDs*, вид которого изображен на рис. 8.

Данное окно содержит четыре страницы (вкладки) с заголовками *FPGA Data*, *Operating Conditions*, *Solution Block Diagram*, *NSC Solution Info*. На каждой из этих страниц отображается соответствующая информация, необходимая для выбора структуры и компонентов узла питания ПЛИС. На странице *FPGA Data* представлены сведения об основных парамет-

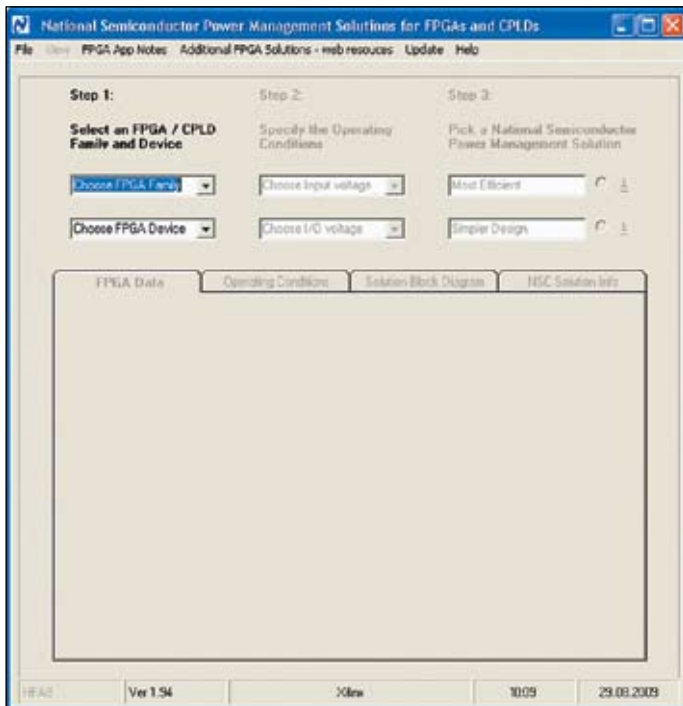


Рис. 8. Первоначальный вид рабочего окна программных средств Power Expert for Xilinx FPGAs and CPLDs

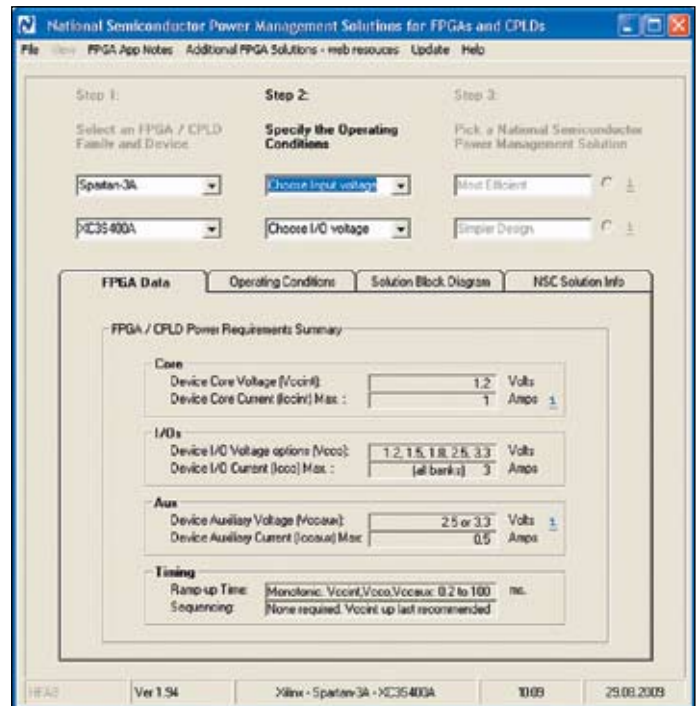


Рис. 9. Отображение информации об основных параметрах источников напряжения питания ПЛИС на странице FPGA Data рабочего окна программных средств Power Expert for Xilinx FPGAs and CPLDs

рах источников питания, которые необходимы для выбранного типа ПЛИС. Страница *Operating Conditions* предназначена для определения условий эксплуатации выбранного кристалла программируемой логики. На странице *Solution Block Diagram* отображается структурная схема узла питания для указанного типа ПЛИС, выполненная на базе интегральных стабилизаторов напряжения компании National Semiconductor. Страница *NSC Solution Info* предоставляет информацию об основных параметрах интегральных стабилизаторов напряжения, рекомендуемых для применения в составе узла питания, а также открывает доступ к справочной информации для этих микросхем.

Последовательное переключение между страницами основного рабочего окна программных средств *Power Expert for Xilinx FPGAs and CPLDs* осуществляется автоматически после ввода соответствующей исходной информации. Кроме того, каждая из перечисленных страниц может быть открыта затем в любой момент в «ручном» режиме. Для этого достаточно расположить курсор на закладке с заголовком требуемой страницы и щелкнуть левой кнопкой мыши.

Процесс выбора компонентов для схемы узла питания кристаллов программируемой логики фирмы Xilinx начинается с определения семейства ПЛИС. Для этой цели предназначено поле выбора *Choose FPGA Family* (рис. 8). Несмотря на название, в выпадающем списке этого поля выбора представлены обозначения всех поддерживаемых семейств кристаллов, выпускаемых фирмой Xilinx, с архитектурой как FPGAs, так и CPLD. В этом

списке нужно выделить строку, содержащую название требуемого семейства ПЛИС, после чего условное обозначение этого семейства появится в поле выбора *Choose FPGA Family*.

Затем, используя поле выбора *Choose FPGA Device*, следует указать тип кристалла программируемой логики, для которого разрабатывается узел питания. Выпадающий список этого поля выбора содержит условные обозначения всех кристаллов семейства, указанного в поле выбора *Choose FPGA Family*.

После выбора требуемого типа ПЛИС на странице с заголовком *FPGA Data* рабочего окна программных средств *Power Expert for Xilinx FPGAs and CPLDs* автоматически отображается встроенная панель *FPGA/CPLD Power Requirements Summary*, в которой приводятся сведения о номинальных значениях напряжения и максимальных значениях тока всех источников, необходимых для нормального функционирования кристалла. Вид этой встроенной панели показан на рис. 9.

Информация об основных параметрах источника напряжения для питания ядра ПЛИС представлена во встроенной панели *Core* (рис. 9). Номинальное значение напряжения питания ядра кристалла отображается в строке *Device Core Voltage (Vccint)*. Максимальное значение тока, потребляемого от этого источника, приводится в строке *Device Core Current (Iccint) Max*.

Сведения о параметрах источника питания, необходимого для блоков ввода/вывода ПЛИС, отображаются во встроенной панели *I/Os* (рис. 9). Допустимые значения напряжения питания блоков ввода/вывода, поддерживаемые выбранным кристаллом, пере-

числяются в строке *Device I/O Voltage options (Vcco)*. Предельное значение тока, потребляемого блоками ввода/вывода, выводится в строке *Device I/O Current (Icco) Max*.

Значения параметров дополнительного (вспомогательного) источника питания, используемого кристаллами многих семейств, появляются во встроенной панели *Aux* (рис. 9). Возможные значения напряжения этого источника, предусмотренные для выбранного типа ПЛИС, приводятся в строке *Device Auxiliary Voltage (Vccaux)*. Максимальное значение тока, потребляемого от данного источника, отображается в строке *Device Auxiliary Current (Iccaux) Max*.

Во встроенной панели *Timing* представлена информация о требованиях к основным временным параметрам источников питания для выбранного типа кристалла. В строке *Ramp-Up Time* указывается требуемый характер процесса нарастания выходного напряжения для используемых источников питания при включении. В соответствии с рекомендациями фирмы Xilinx для подавляющего большинства ПЛИС этот процесс должен иметь монотонный характер. Кроме того, в строке *Ramp-Up Time* приводятся значения границ допустимого диапазона длительности переходного процесса, в течение которого напряжение источника питания при включении достигает номинального значения.

Если для питания ядра кристалла и блоков ввода/вывода используются различные источники напряжения, то необходимо соблюдать рекомендуемую последовательность их включения. Сведения о требуемой последовательности подачи напряжений питания

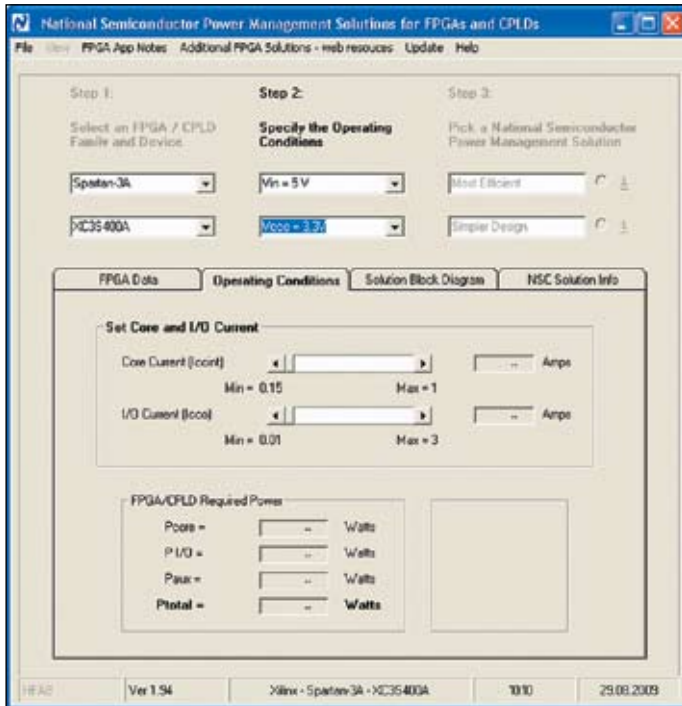


Рис. 10. Первоначальный вид страницы Operating Conditions рабочего окна программных средств Power Expert for Xilinx FPGAs and CPLDs

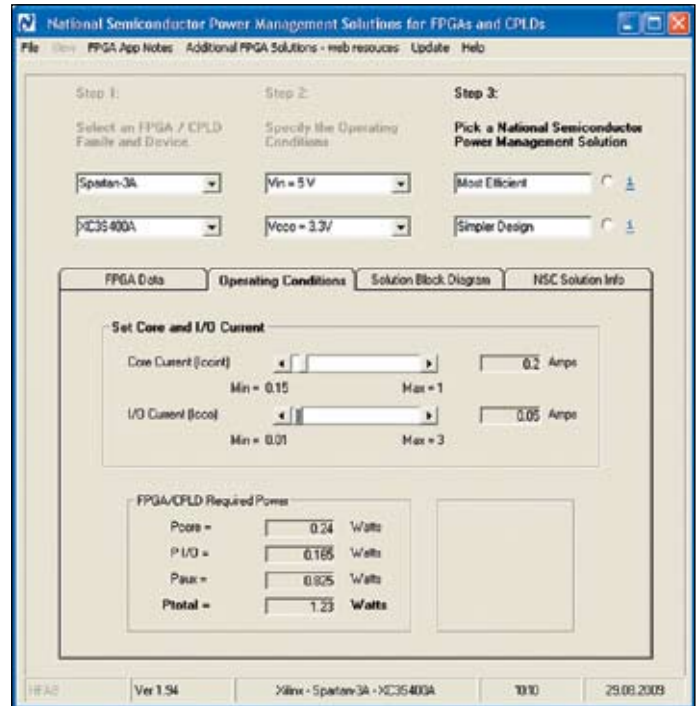


Рис. 11. Определение условий эксплуатации выбранного кристалла программируемой логики

для ядра кристалла и блоков ввода/вывода отображаются в строке *Sequencing*.

Ознакомившись с информацией о требуемых параметрах источников напряжения питания для выбранного типа ПЛИС, представленной во встроенной панели *FPGA / CPLD Power Requirements Summary* на странице *FPGA Data* рабочего окна программных средств *Power Expert for Xilinx FPGAs and CPLDs*, следует определить значение входного напряжения для разрабатываемого узла питания и выбрать необходимое значение напряжения питания блоков ввода/вывода кристалла. Значение входного напряжения указывается в поле выбора *Choose Input voltage*, расположенном в верхней части рабочего окна рассматриваемых программных средств (рис. 9). Выпадающий список возможных значений этого поля выбора содержит три варианта, которые наиболее часто применяются в узлах питания разрабатываемых цифровых устройств: 3,3; 5; 12 В.

Определение значения напряжения питания для блоков ввода/вывода кристалла осуществляется с помощью поля выбора *Choose I/O voltage*. В выпадающем списке данного поля представлены варианты, соответствующие цифровым сигнальным стандартам, которые поддерживаются семейством ПЛИС, указанным в поле выбора *Choose FPGA Family*. После выбора требуемого напряжения питания для блоков ввода/вывода кристалла автоматически открывается страница *Operating Conditions* рабочего окна программных средств *Power Expert for Xilinx FPGAs and CPLDs*, вид которой изображен на рис. 10.

Данная страница содержит две встроенные панели с заголовками *Set Core and I/O Current*

и *FPGA / CPLD Required Power*. Встроенная панель *Set Core and I/O Current* предназначена для определения значений тока, потребляемого ядром кристалла и блоками ввода/вывода. Величина тока, потребляемого от источника питания ядра ПЛИС, устанавливается с помощью ползункового элемента управления *Core Current (Iccint)* в пределах допустимого диапазона значений, который отображается под этим элементом. Сразу после выбора требуемого значения тока ядра во встроенной панели *FPGA / CPLD Required Power* в строке *Pcore* автоматически отображается значение мощности соответствующего источника питания, как показано на рис. 11.

Для определения значения тока, потребляемого блоками ввода/вывода выбранного кристалла, следует воспользоваться ползунковым элементом управления *I/O Current (Icco)* (рис. 10, 11). При указании необходимой величины тока, потребляемого от источника питания блоков ввода/вывода ПЛИС, производится автоматическое вычисление мощности этого источника, результат которого отображается в строке *P I/O* во встроенной панели *FPGA / CPLD Required Power*. Кроме параметров, перечисленных выше, в этой же встроенной панели отображается значение мощности, потребляемой от дополнительного источника питания (*Paux*), и значение суммарной мощности потребления ПЛИС (*Ptotal*).

По окончании процедуры определения значений тока, потребляемого кристаллом программируемой логики, для которого разрабатывается узел питания, необходимо выбрать один из двух вариантов структуры узла питания. Программные средства *Power Expert*

for Xilinx FPGAs and CPLDs позволяют формировать структуру узлов питания ПЛИС на основе компонентов компании National Semiconductor, отличающихся максимальной эффективностью (максимальным КПД) или простотой реализации. Выбор требуемого варианта структуры осуществляется с помощью двух кнопок с зависимой фиксацией — *Most Efficient* и *Simpler Design*, которые становятся доступными в верхней части рабочего окна программных средств *Power Expert for Xilinx FPGAs and CPLDs* (рис. 11). Для генерации структурной схемы узла питания, обладающего максимальной эффективностью, следует нажать кнопку *Most Efficient*. Чтобы сформировать структуру модуля питания ПЛИС, которая может быть наиболее просто реализована на базе микросхем компании National Semiconductor, нужно нажать кнопку *Simpler Design*.

После выбора наиболее предпочтительного варианта структуры узла питания ПЛИС автоматически открывается следующая страница (*Solution Block Diagram*) основного окна программных средств *Power Expert for Xilinx FPGAs and CPLDs*, вид которой представлен на рис. 12.

На странице *Solution Block Diagram* отображается структурная схема узла питания для указанного типа ПЛИС, выполненная на базе интегральных стабилизаторов фирмы National Semiconductor. Для получения информации об основных параметрах микросхем, входящих в состав данной структурной схемы, нужно нажать кнопку *See Solution Details*, которая находится на этой же странице (рис. 12). При этом открывается последняя страница рабочего окна программных средств *Power Expert*

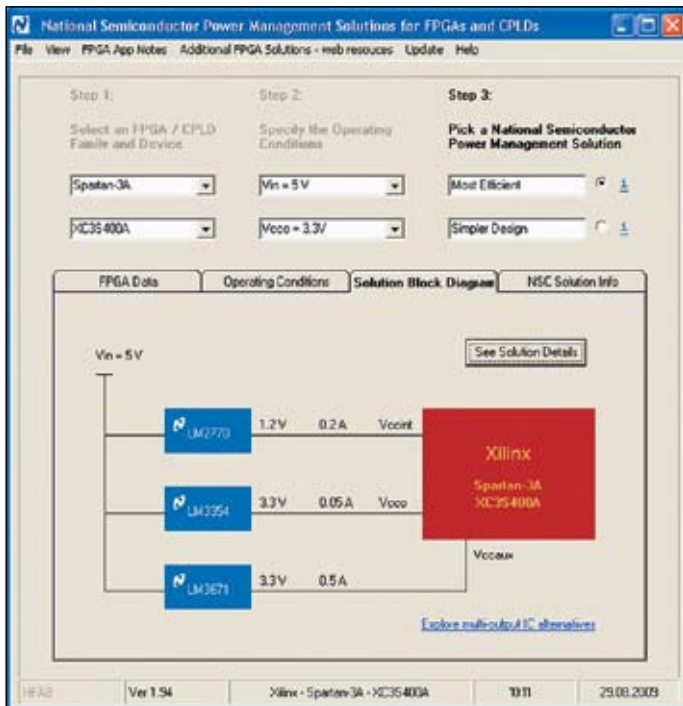


Рис. 12. Страница Solution Block Diagram рабочего окна программных средств Power Expert for Xilinx FPGAs and CPLDs

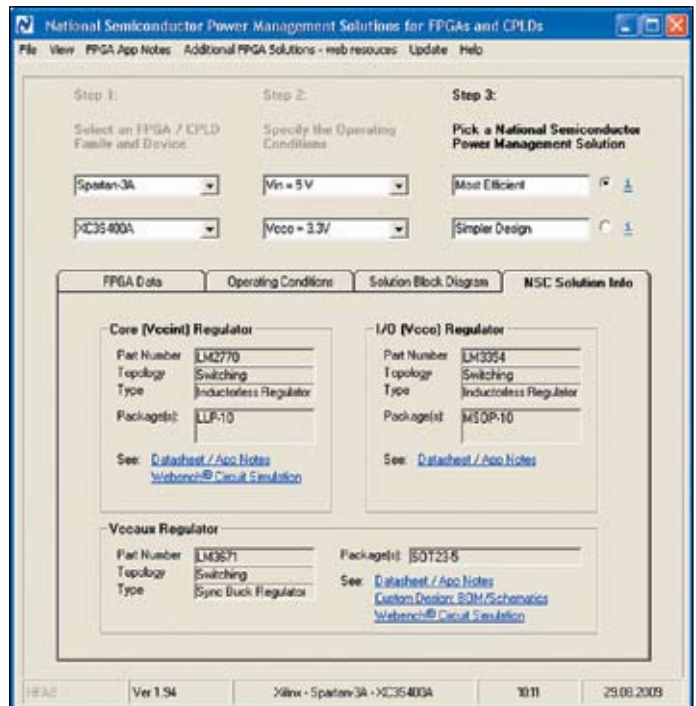


Рис. 13. Отображение основных параметров интегральных стабилизаторов, используемых в схеме узла питания, на странице NSC Solution Info

for Xilinx FPGAs and CPLDs, структура которой показана на рис. 13.

Сведения об основных параметрах интегрального стабилизатора напряжения, применяемого для питания ядра кристалла, отображаются во встроенной панели Core (Vccint) Regulator на странице NSC Solution Info. Информация о характеристиках микросхемы, используемой для формирования напряжения питания блоков ввода/вывода ПЛИС, представлена во встроенной панели I/O (Vcco) Regulator. Если для питания кристалла необходим добавочный (вспомогательный) источник, то основные параметры интегрального преобразователя напряжения, предлагаемого для его реализации, приводятся во встроенной панели Vccaux Regulator, как показано на рис. 13.

Каждая из перечисленных встроенных панелей предоставляет разработчику следующие данные о соответствующей микросхеме, задействованной в схеме узла питания ПЛИС, сформированной программными средствами Power Expert for Xilinx FPGAs and CPLDs. В строке Part Number приводится условное обозначение соответствующего интегрального стабилизатора напряжения. Строка Topology содержит информацию о принципе действия этого стабилизатора: линейный или импульсный. В строке Type отображаются сведения о типе интегрального стабилизатора напряжения. В строке Package(s) перечисляются условные обозначения типов корпусов, в которых выпускается данная микросхема.

Если компьютер, на котором установлена программа Power Expert for Xilinx FPGAs and CPLDs, подключен к Internet, то для каждого интегрального стабилизатора напряжения,

включенного в состав схемы узла питания ПЛИС, можно быстро получить детальную информацию, включающую в себя полные справочные данные и особенности применения. Для этой цели в каждой встроенной панели, представленной на странице NSC Solution Info основного рабочего окна программных средств Power Expert for Xilinx FPGAs and CPLDs, предусмотрена строка See, в которой перечислены ссылки на адреса соответствующих Web-страниц (рис. 13). Для получения подробных сведений о выбранной микросхеме достаточно расположить курсор на соответствующей ссылке и щелкнуть левой кнопкой мыши. При этом автоматически открывается окно Internet-обозревателя, в котором отображается соответствующая страница Web-сервера компании National Semiconductor. Справочные данные содержат типовую схему включения выбранного стабилизатора напряжения, которой можно воспользоваться при разработке узла питания ПЛИС фирмы Xilinx.

Следует обратить внимание на то, что программные средства Power Expert for Xilinx FPGAs and CPLDs генерируют структурные схемы узлов питания, в которых для реализации каждого источника напряжения используется отдельная микросхема компании National Semiconductor. В то же время данная компания выпускает ряд комбинированных интегральных стабилизаторов, которые формируют несколько выходных напряжений. Для получения информации о параметрах этих микросхем следует поместить курсор на строку Explore multi-output IC alternatives, которая представлена на странице Solution

Block Diagram рабочего окна программных средств Power Expert for Xilinx FPGAs and CPLDs (рис. 12), и щелкнуть левой кнопкой мыши. В результате этого осуществляется автоматический запуск Internet-обозревателя, в окне которого отображается Web-страница компании National Semiconductor, содержащая таблицу основных параметров комбинированных интегральных стабилизаторов с заголовком Multi-Output Products. Для получения полной справочной информации о микросхемах преобразователей напряжения с несколькими выходами нужно воспользоваться соответствующими ссылками, представленными в этой таблице.

Окончание следует

## Литература

1. Зотов В. Проектирование цифровых устройств на основе ПЛИС фирмы Xilinx в САПР WebPack ISE. М.: Горячая линия – Телеком, 2003.
2. Зотов В. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы Xilinx. М.: Горячая линия – Телеком, 2006.
3. Зотов В. Инструментальный комплект Spartan-3 Starter Kit для практического освоения методов проектирования встраиваемых микропроцессорных систем на основе ПЛИС семейств FPGA фирмы Xilinx // Компоненты и технологии. 2005. № 7.
4. Зотов В. Новый инструментальный комплект Spartan-3E Starter Kit для практического освоения методов проектирования встраиваемых микропроцессорных систем на основе ПЛИС семейств FPGA фирмы Xilinx // Компоненты и технологии. 2006. № 10.

5. Зотов В. Новый инструментальный комплект Spartan-3A Starter Kit для практического освоения методов проектирования и отладки цифровых устройств с аппаратной и программной реализацией операций, реализуемых на основе ПЛИС семейств FPGA фирмы Xilinx // Компоненты и технологии. 2007. № 9.
6. Зотов В. Новый инструментальный комплект от компании Avnet на основе ПЛИС FPGA семейства Spartan-3A фирмы Xilinx // Компоненты и технологии. 2008. № 8.
7. Зотов В. Инструментальный модуль компании Avnet для отладки проектов встраиваемых систем, разрабатываемых на базе нового семейства ПЛИС FPGA фирмы Xilinx Virtex-5 FXT // Компоненты и технологии. 2008. № 9.
8. Кузелин М. О., Кнышев Д. А., Зотов В. Ю. Современные семейства ПЛИС фирмы Xilinx / Справочное пособие. М.: Горячая линия – Телеком, 2004.
9. Spartan-6 FPGA Data Sheet: DC and Switching Characteristics. Xilinx, 2009.
10. Spartan-3A DSP FPGA Family: DC and Switching Characteristics. Xilinx, 2009.
11. Spartan-3 FPGA Family: DC and Switching Characteristics. Xilinx, 2008.
12. Spartan-3A FPGA Family: DC and Switching Characteristics. Xilinx, 2009.
13. Spartan-3AN FPGA Family: DC and Switching Characteristics. Xilinx, 2008.
14. Spartan-3E FPGA Family: DC and Switching Characteristics. Xilinx, 2009.
15. Virtex-6 FPGA Data Sheet: DC and Switching Characteristics. Xilinx, 2009.
16. Virtex-5 Data Sheet: DC & Switching Characteristics. Xilinx, 2009.
17. Virtex-4 Data Sheet: DC & Switching Characteristics. Xilinx, 2009.
18. Virtex-II Platform FPGAs: DC and Switching Characteristics. Xilinx, 2007.
19. Virtex-II Pro and Virtex-II Pro X Platform FPGAs: DC and Switching Characteristics. Xilinx, 2007.
20. Virtex-E Extended Memory 1.8V FPGA DC and Switching Characteristics. Xilinx, 2003.
21. Virtex-E 1.8V FPGA DC and Switching Characteristics. Xilinx, 2003.
22. Xilinx XAPP389 — Powering CoolRunner-II CPLDs. Xilinx, 2007.