

Flash ПЛИС Actel Fusion.

Конфигурирование аналогового блока в среде Actel Libero IDE

Сергей КАРПОВ
karpov@actel.ru

Введение

На сегодняшний день огромный интерес для разработчиков представляют системы на кристалле (СнК) на ПЛИС, в том числе системы цифровой обработки сигналов (СЦОС). Использование ПЛИС позволяет решать широкий круг задач и при этом минимизировать затраты и время разработки. Это обусловлено в первую очередь тем, что появляется возможность гибко изменять структуру системы, выбирать требуемый набор периферийных контроллеров и, в случае необходимости, быстро изменять его, а также наличием большого количества бесплатных или условно бесплатных шаблонов стандартных контроллеров и процессорных ядер.

Отвечая потребностям разработчиков, корпорация Actel разработала программируемый системный чип Fusion, который помимо логической матрицы содержит аналоговый блок, часы реального времени (ЧРВ) и Flash ПЗУ объемом до 8 Мбит.

Рассмотрим более подробно аналоговый блок и ЧРВ и их конфигурацию в Actel Libero IDE. Для конфигурации стандартных интегрированных устройств в пакете Actel Libero IDE используется программа SmartGen. Она позволяет в графическом интерфейсе выбрать требуемые параметры для выбранного устройства и автоматически сгенерировать программный код на языках Verilog или VHDL. Поддержка периферийных устройств ПСЧ Fusion обеспечивается в Actel Libero IDE, начиная с версии 8.1.

Аналоговый блок

130-нм Flash-технология изготовления ПСЧ Fusion, использующая высоковольтные транзисторы в сочетании с большим сопротивлением изоляции между слоями металлизации и проводниками внутри слоя, обеспечивает возможность подключения аналоговых сигналов амплитудой до 12 В непосредственно к выводам ПСЧ без дополнительных схем согласования. На рис. 1 представлена структура аналогового блока, который состоит из аналогового квадранта, аналогового мультиплексора каналов и АЦП. Для конфигурации устройств, входящих в его состав, используется Analog System Builder (ASB) (рис. 2). Для этого в окне SmartGen пакета необходи-

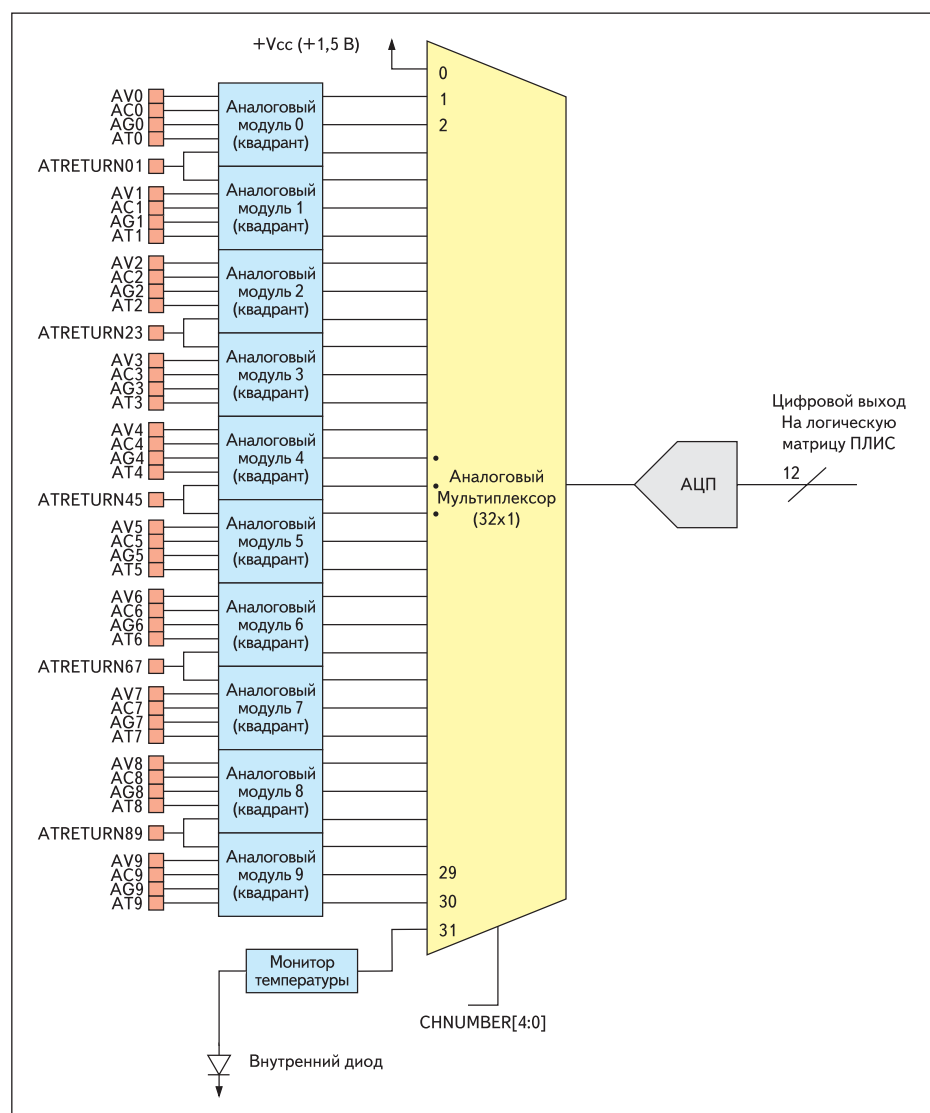


Рис. 1. Структура аналогового блока ПСЧ Fusion

мо раскрыть список периферии Fusion и в этом списке выбрать пункт Analog System Builder.

Аналоговый квадрант

Как показано на рис. 3, аналоговый квадрант содержит три измерительно-контрольных блока (блоки контроля напряжения, тока и температуры) и один выходной ключевой блок управления. Измерительно-контрольные блоки могут также исполь-

зоваться для измерения входного аналогового сигнала или как цифровой вход.

Блок контроля напряжения

Блок контроля напряжения позволяет измерять напряжение от -10 В до $+16$ В. Здесь необходимо сделать важное замечание. Блок позволяет измерять только однополярное напряжение. Оно должно быть либо только отрицательным (от -10 В до 0 В), либо только положительным (от 0 В до 16 В). Анало-

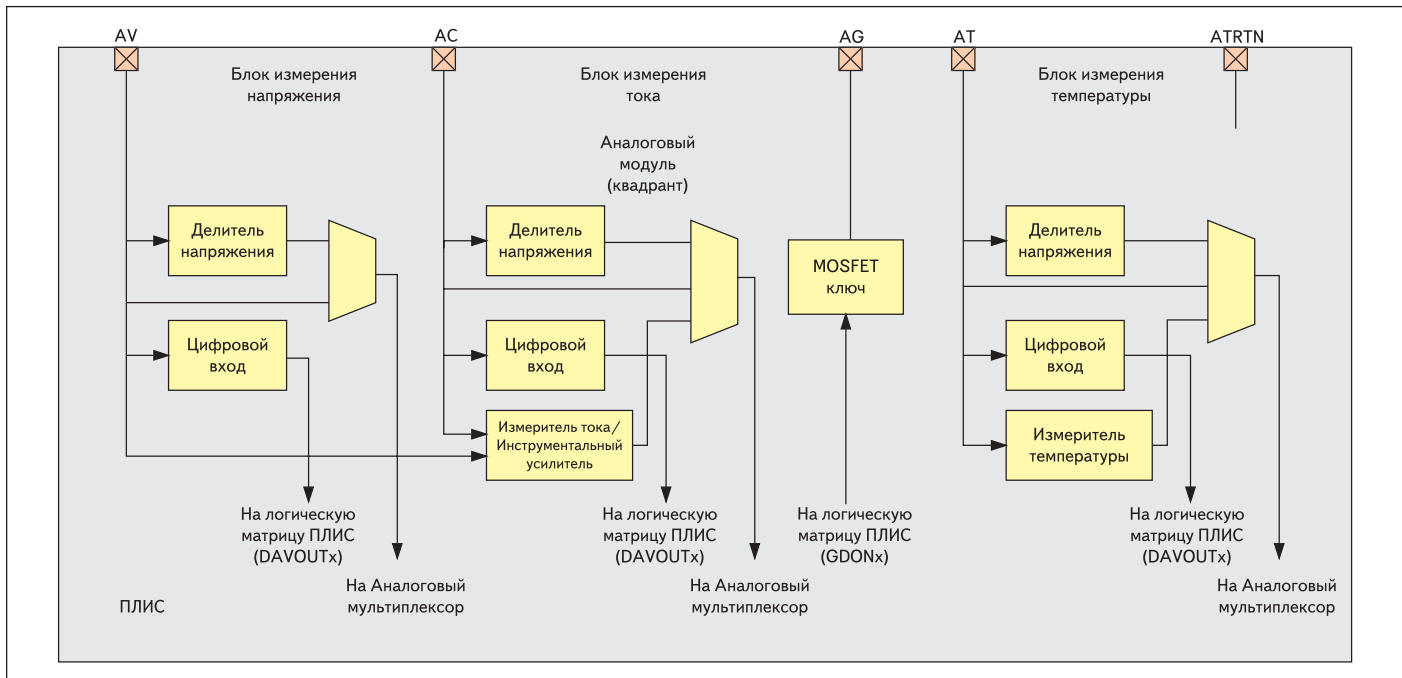


Рис. 3. Структура аналогового квадранта

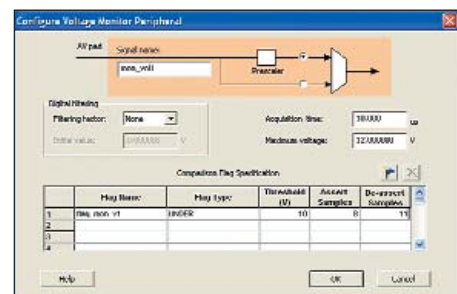
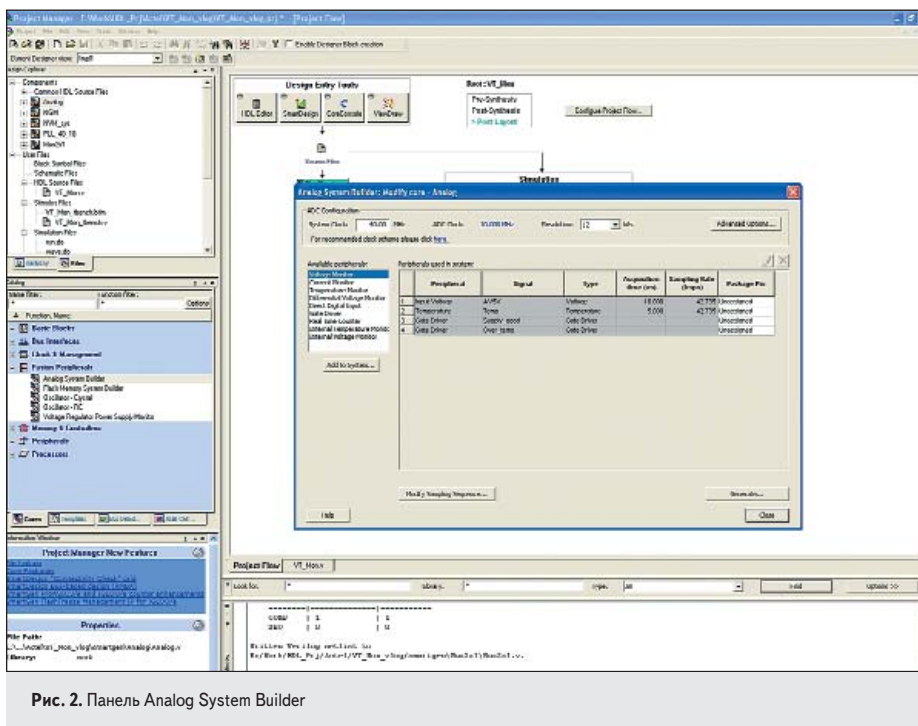


Рис. 4. Панель настройки блока контроля напряжения

говый сигнал с входа AV может подаваться через мультиплексор непосредственно на вход АЦП или с выхода управляемого делителя. Когда выбирается конфигурация с делителем, к входу будет подключен на землю резистор 1 МОм. На рис. 4 представлена панель настройки блока, которая запускается с панели ASB. При выборе конфигурации с делителем входного сигнала коэффициент деления выбирается автоматически в зависимости от значения максимального напряжения, исходя из условия, что входной уровень сигнала на АЦП не должен превышать

значения напряжения опорного источника. Здесь также устанавливаются пороги напряжения и флаги, сигнализирующие о выходе значения напряжения за пределы этих порогов.

Блок контроля тока

Для работы блока контроля тока необходимо между выводами AV и CV подключить внешний резистор, который включен последовательно в измеряемую цепь. Блок измеряет падение напряжения на резистивном шунте. Инструментальный усилитель блока, с выхо-

да которого сигнал поступает на вход АЦП, имеет постоянный коэффициент, равный 10. Для правильной работы АЦП амплитуда сигнала с выхода усилителя не должна превышать значения внутреннего или внешнего опорного напряжения. Поэтому значение шунта выбирается из условия, что максимальное падение напряжения на нем не должно превышать значения опорного напряжения, деленного на 10. Инструментальный усилитель, выполненный по дифференциальной схеме, имеет высокую чувствительность. Минимальное значение измеряемого напряжения составляет менее 1 мВ. Это позволяет выбрать шунт с очень низким значением сопротивления.

Для правильной работы блока необходимо, чтобы значение напряжения на выводе AV было больше, чем на выводе AC.

Панель настройки блока измерения температуры представлена на рис. 5. Несмотря на то что блок задействует вывод блока контроля напряжения, последний может использоваться для контроля напряжения с вывода AV. Разрешить и сконфигурировать его можно непосредственно на панели блока контроля тока.

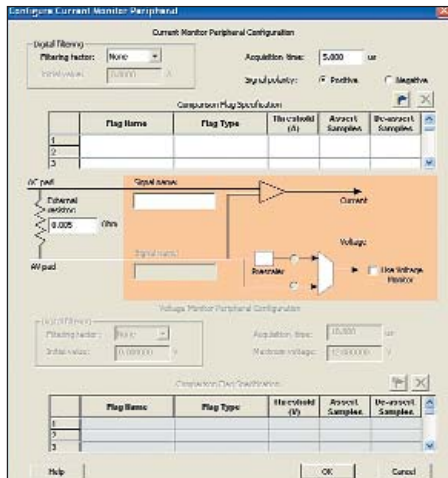


Рис. 5. Панель настройки блока контроля температуры

Блок контроля температуры

Третьим измерительным блоком является блок контроля температуры. Он включает в себя инструментальный усилитель с фиксированным коэффициентом усиления, равным 12,5. Существует несколько типов схем измерения температуры, использующих различные типы датчиков. Одна из основных схем включения в качестве внешнего датчика температуры использует элемент с *p-n*-переходом (диод или транзистор), который подключается между выводами AT и ATRTN. На рис. 6 представлена схема включения с использованием биполярного транзистора.

Блок можно использовать для измерения аналогового входного сигнала. Однако в этом режиме доступны только два значения делителя — для максимального напряжения 16 В

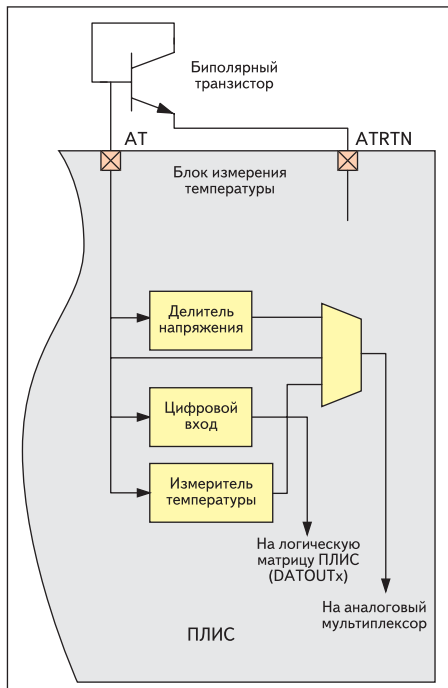


Рис. 6. Использование биполярного транзистора в качестве датчика блока контроля температуры

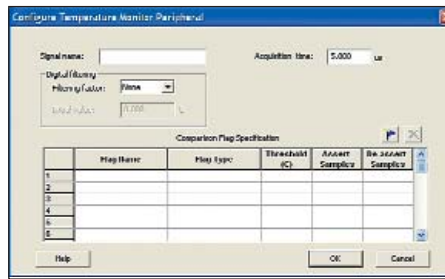


Рис. 7. Панель настройки блока контроля температуры

и 4 В. Панель настройки представлена на рис. 7.

Цифровой вход

Контрольно-измерительные блоки могут быть сконфигурированы как высоковольтные цифровые LVTTTL входы. Уровень сигнала может быть до 12 В. Однако максимальная частота сигнала этих входов ограничена 10 МГц. На рис. 8 представлена панель конфигурации цифровых входов.

Выходной блок управления

Ключевой выходной блок разработан для возможности прямого управления силовыми *p*- или *n*-канальными MOSFET-транзисторами. Он имеет четыре режима ограничения тока по выходу и режим повышенной мощности. Эквивалентная схема приведена на рис. 9. Как видно из рисунка,

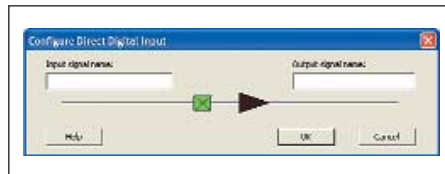


Рис. 8. Панель конфигурации аналогового квадранта в качестве цифрового входа

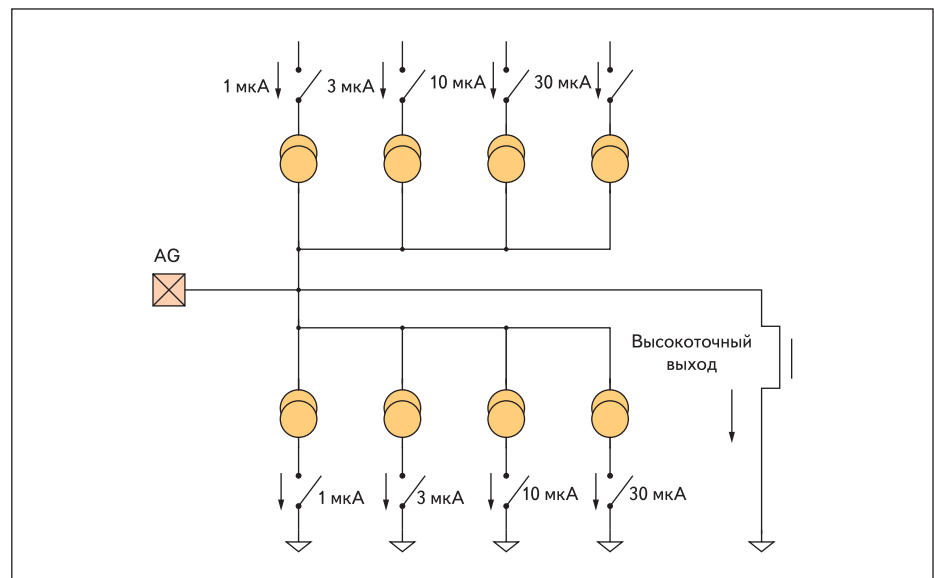


Рис. 9. Эквивалентная схема ключевого блока управления

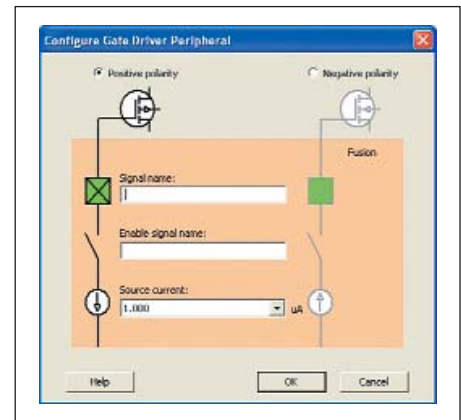


Рис. 10. Панель настройки выходного блока управления

ка, блок выполнен по схеме источника тока или выхода с открытым стоком, поэтому для нормальной работы требуется подключать внешний резистор на питание или общий провод. В режиме ограничения максимальный ток на выходе составляет 1 мкА, 3 мкА, 10 мкА или 30 мкА. В режиме повышенной мощности ток может достигать значения 25 мА, при этом максимальная частота переключения составляет около 1,5 МГц с временем включения 100 нс, а время выключения равно 600 нс. В режиме ограничения тока максимальная частота составляет около 1,25 МГц.

На рис. 10 представлена панель настройки выходного блока управления.

Аналоговый мультиплексор

С выходов аналоговых квадрантов сигнал поступает на 32-разрядный аналоговый мультиплексор. Десять квадрантов используют 30 каналов, а из двух оставшихся 0-й используется для контроля внутреннего напряжения ядра 1,5 В, а 31-й — для контроля внутренней температуры.

АЦП

АЦП может работать в 8-, 10- и 12-битном режиме. Время преобразования может изменяться в широких пределах, определяется системной частотой SYSCLK (максимальная частота 100 МГц), тактовой частотой АЦП ADCCLK (максимальная частота 10 МГц), разрядностью данных и значением в регистре управления частотой дискретизации STC (Sample Time Control) и может быть вычислено в соответствии с формулой:

$$t_{conv} = SYSCLK\ period + ((2 + STC) \times ADCCLK\ period) + (8, 10, \text{ or } 12 \times ADCCLK\ period) + (2 \times ADCCLK\ period) + SYSCLK\ period. \quad (1)$$

Тактовая частота АЦП определяется системной частотой и значением в регистре TVC по формуле:

$$ADCCLK = SYSCLK / (4 \times (1 + TVC)). \quad (2)$$

Системная частота и разрядность шины задаются непосредственно на панели ASB (рис. 2).

Fusion имеет интегрированный источник опорного напряжения 2,56 В. Однако имеется возможность использовать внешний источник, который подключается к выводам VAREF и GNDREF ПСЧ. Выбор осуществляется через внешний вывод VAREFSEL. Использование внешнего опорного источника напряжения и ряда других дополнительных настроек, включая возможность или не-

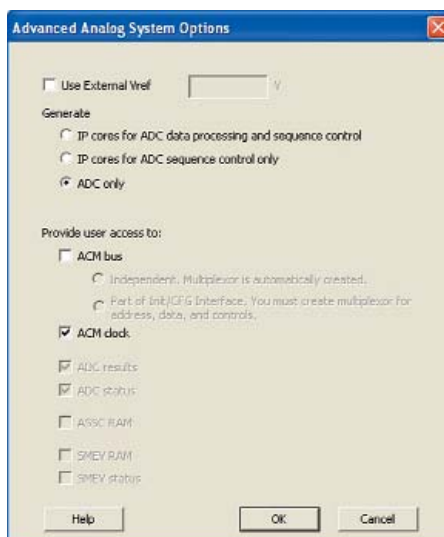


Рис. 11. Панель расширенных настроек ASB

доступность изменения конфигурации аналогового блока из логического дизайна, осуществляется на панели расширенных настроек (рис. 11).

В качестве расширенных возможностей управления потреблением питания АЦП может быть отключено непосредственно из дизайна ПСЧ посредством сигнала PWRDWN аналогового блока.

В блоке АЦП имеется схема грубой автокалибровки, которая позволяет скомпенсировать смещение нуля и ошибку нелинейности

преобразования. После включения питания, когда сигнал рестарта перейдет в пассивное состояние, в АЦП запускается калибровка. Этот процесс происходит в два этапа. На первом этапе компенсируется непосредственно ошибка нелинейности и смещение. Он занимает 3840 тактов частоты АЦП. На втором — компенсируется температурный дрейф смещения нуля. Это занимает еще два такта частоты АЦП. По завершении второго этапа АЦП готова к работе.

Заключение

В данной статье рассмотрен только один блок Fusion — аналоговый. Как можно видеть, этот блок имеет большие возможности для конфигурации, что позволяет гибко и эффективно создавать структуру, необходимую для решения конкретной задачи. Графический интерфейс обеспечивает простоту и наглядность настройки, что позволяет в значительной мере сократить время разработки и уменьшить вероятность ошибки. ■

Литература

1. Fusion Family of Mixed-Signal Flash FPGAs Datasheets. October 2007. Actel Corporation.
2. Temperature Monitoring Techniques for Fusion. Application Note. April 2007. Actel Corporation.
3. Creating Analog Testbenches for Fusion Designs. March 2007. Actel Corporation.
4. www.actel.ru