

# Проектирование современных печатных плат.

## Часть 5. Трассировка сигнальных линий. Искажения в линии и согласование импедансов

Семен ТЮТЮКОВ  
tyusa@tavridasip.ru

Это пятая статья из цикла, посвященного систематизированному изложению ключевых рекомендаций по проектированию современных печатных плат. В ней продолжается рассмотрение вопроса трассировки печатных дорожек и даются рекомендации по снижению искажений сигнала в линиях, в том числе с помощью различных методик их согласования.

В предыдущей статье цикла [1] было показано, что наличие вырезов на пути возвратного тока увеличивает индуктивность контура сигнала, что негативно влияет на уровень ЭМИ печатной платы. Однако на этом их негативное влияние не заканчивается<sup>1</sup>. Вырез, как и другие неоднородности (переходное отверстие, ветвление дорожки, изменение ширины дорожки или расстояния от опорного слоя и т. п.), изменяет локальное значение импеданса (*англ.* instantaneous impedance) сигнальной линии. Любое изменение импеданса по ходу распространения сигнала приводит к изменению его амплитуды и появлению отраженного сигнала, распространяющегося обратно к источнику (рис. 1).

Амплитуды прямого и обратного сигналов относительно исходного определяются только значениями импедансов  $Z_1$  и  $Z_2$  на данной частоте<sup>2</sup>:

$$R_V = V_{\text{обр.}}/V_{\text{исх.}} = (Z_2 - Z_1)/(Z_2 + Z_1),$$

$$T_V = V_{\text{прям.}}/V_{\text{исх.}} = (V_{\text{исх.}} + V_{\text{обр.}})/V_{\text{исх.}} = 1 + R_V.$$

Знак «-» перед коэффициентами будет означать изменение фазы сигнала на  $180^\circ$ . Даже если сигнальная линия однородна<sup>3</sup> на всем своем протяжении, а ее импеданс постоянен и носит название «волновое сопротивление» (*англ.* characteristic impedance), отражения могут возникать не только в самой линии, но и на ее концах — на стороне источника или на стороне нагрузки. Рассмотрим простую цепь (рис. 2), в которой сопротивления и источника сигнала, и нагрузки не согласованы с волновым сопротивлением однородной линии. В таком случае отражения в линии возникают многократно, постепенно затухая, и приводят к интерференционной картине — сумме сигналов. Схема образования отраженных сигналов и результаты симуляции в LTSpice<sup>4</sup> для ступенчатого импульсного сигнала амплитудой 1,2 В и передним фронтом 1 нс приведены на рисунке.

Отметим, что напряжение на входе сигнальной линии в течение времени распространения сигнала<sup>5</sup> не равно напряжению источника сигнала  $V_S$  и связано с ним коэффициентом резистивного делителя  $V_{IN} = V_S \times (Z_0/(Z_0 + R_{SER}))$ . После многократ-

ных отражений от концов линий значение напряжения на нагрузке стремится к сумме убывающей геометрической прогрессии, равной напряжению на нижнем плече резистивного делителя  $V_{LOAD}(t \rightarrow \infty) = V_S \times (R_{LOAD}/(R_{LOAD} + R_{SER}))$ .

Поскольку в реальных условиях обеспечить постоянство импеданса на пути распространения сигнала невозможно<sup>6</sup>, то отражения происходят всегда. Вопрос в том, при каких условиях они приводят к заметным искажениям сигнала. Повторно рассмотрим пример цепи, приведенной на рис. 2, зафиксировав значения сопротивлений источника сигнала, нагрузки и волнового сопротивления линии. Следовательно, амплитуды интерферирующих сигналов, входящих в сумму, также сохраняются. Однако, помимо амплитуд сигналов  $A_p$ , значение суммы зависит от их смещений по времени  $\tau_i$ <sup>7</sup>:

$$V_{LOAD}(t) = \sum_i A_i \times u(\tau_i, t),$$

$$\tau_i = TD + 2 \times TD \times (i-1),$$

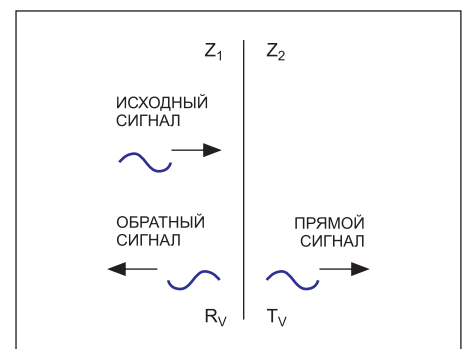


Рис. 1. Появление отраженного обратного сигнала в точке изменения импеданса линии  $Z_1 \neq Z_2$

1 Существуют ситуации, когда использование вырезов в опорном слое снижает уровень ЭМИ печатной платы, однако они требуют большой аккуратности с точки зрения контроля возвратных токов и не могут быть рекомендованы в общем случае. Например, для предотвращения излучения помех опорного слоя через кабельные соединения область соединительных разъемов низкочастотных интерфейсов отделяется вырезом в опорном слое, а для обеспечения пути возвратного тока через вырез используются ферритовые фильтры. Другой пример — изолированные области питания (*англ.* power island), когда в слоях питания и «земли» с помощью вырезов полностью изолируются агрессивные источники шума, а электрическое соединение осуществляется, опять же, с помощью ферритовых фильтров.

2 Значение импеданса сигнальной линии без потерь имеет некоторую зависимость от частоты до частот в несколько десятков мегагерц, когда скин-эффект влияет на значение индуктивности линии. Сигнальные линии с потерями будут рассмотрены в следующей статье цикла.

3 Под однородностью линии здесь и далее понимается постоянство геометрических параметров ее сечения (предполагая неизменность материалов проводника и диэлектрика в пределах печатной платы).

4 Существуют более простые и наглядные средства моделирования распространения сигнала. Например, Flash-анимация, доступная на сайте [bethesignal.com](http://bethesignal.com) в открытом уроке VRRPW-30-16. Рекомендуется ознакомиться и с другими открытыми материалами сайта.

5 Соотношение сохраняется до момента появления первой отраженной волны от нагрузки.

6 Не только из-за разброса параметров компонентов и платы, но и хотя бы по причине наличия неоднородных переходов «интегральный кристалл — микропроводочная разводка — вывод корпуса микросхемы — печатная плата».

7 Заметим здесь сразу, что только для упрощенной модели сигнальной линии без потерь длительность переднего фронта всех сигналов постоянна и равна исходному значению. В реальной сигнальной линии, приводящей к потерям, длительность фронта растет по мере распространения сигнала.

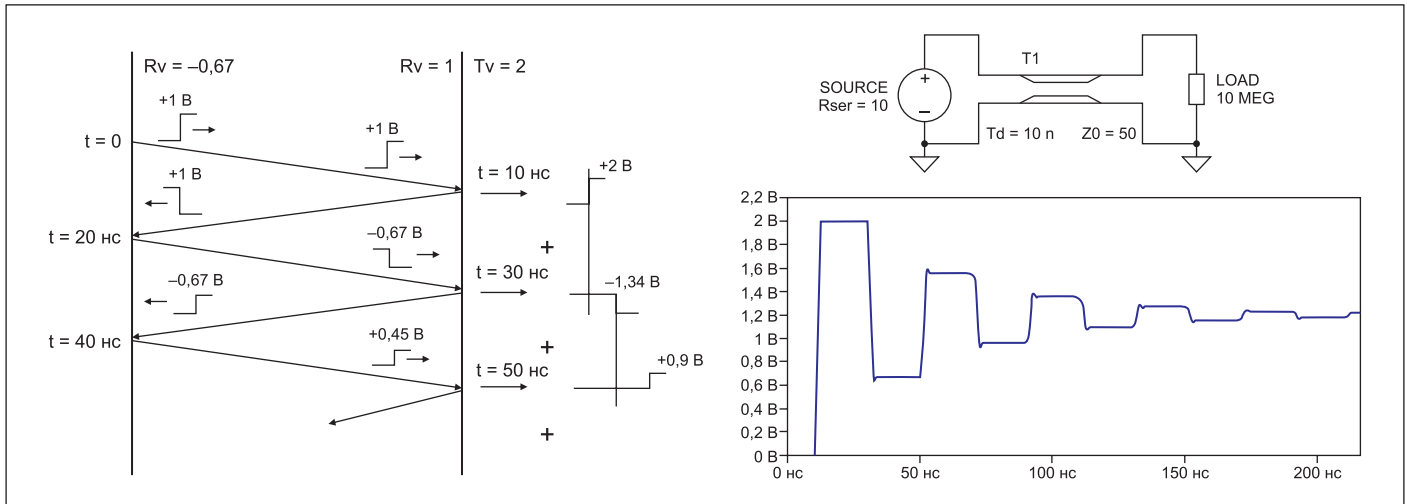


Рис. 2. Пример образования интерференционной картины отражений на концах сигнальной линии: схема отражений и результаты симуляции напряжения на нагрузке в LTSpice ( $t_R = 1$  нс)

где  $TD$  — время распространения сигнала в линии или временная задержка линии (*англ.* transmission line delay). Эта величина определяется длиной  $L$  сигнальной линии и скоростью  $v$  распространения сигнала в линии  $TD = L/v$ . Будем снижать временную задержку линии — при этом длительность «полок», когда значение сигнала постоянно, будет также уменьшаться. А когда  $i+1$ -й отраженный сигнал будет приходить на нагрузку сразу же после достижения  $i$ -ным сигналом своего амплитудного значения, полки исчезнут. Так как сигнал достигает своего амплитудного значения за время, равное длительности фронта  $t_R$ , должно выполняться следующее:

$$t_R = \tau_{i+1} - \tau_i \Rightarrow TD = t_R/2.$$

Дальнейшее снижение величины временной задержки приведет к тому, что амплитудные значения пульсаций (*англ.* ringing) достигаться не будут. В предельном случае бесконечно короткой линии  $TD \rightarrow 0$  колебательный переходный процесс отсутствует. Отсюда следует вывод о необходимости минимизации длины линии для критических сигналов, уже упоминавшийся в предыдущей статье [1] в связи с уменьшением индуктивности. Безусловно, реальные сигнальные линии на печатной плате имеют конечную длину, поэтому математическим критерием малости величины пульсаций является условие  $TD \ll t_R$ .

Важно понимать, что допустимую степень искажений должен либо определять разра-

ботчик печатной платы, либо этот параметр должен быть указан ему в качестве ограничительного. Кроме того, амплитуда пульсаций зависит не только от соотношения между  $t_R$  и  $TD$ , но и от степени рассогласования линии. В приведенной рекомендации под малыми искажениями понимаются пульсации, амплитуда которых не превышает порядка  $\pm 10\%$ . Если условие  $t_R > 5 \times TD$  не выполняется или если требование к пульсациям более жесткое, существует три пути снижения резонансных явлений в линии:

- уменьшение  $TD$  (прежде всего за счет уменьшения длины линии);

- увеличение  $t_R$  (снижение скорости переключений сигнала);
- согласование линии (*англ.* termination).

Цель всех методов согласования линии (таблица) — обеспечение отсутствия отражений на одном или обоих ее концах. Ни один из методов не является идеальным — каждый из них имеет свои плюсы и минусы, при этом абсолютно все методы приводят к дополнительным потерям энергии. Поэтому не следует прибегать к согласованию линии, прежде чем не обеспечены минимально возможные длина линии и скорость переключения сигнала.

Таблица. Методы согласования сигнальной линии

Название	Схема	Уровень потерь	Комментарии
Последовательная схема		низкий	<ul style="list-style-type: none"> <li>• Простота выбора номинала.</li> <li>• Согласующий резистор должен быть расположен максимально близко к выходу источника сигнала (не более <math>0,2 \times t_R \times v</math>).</li> <li>• Приводит к снижению скорости нарастания сигнала.</li> <li>• Волновое сопротивление линии должно быть не меньше выходного сопротивления источника.</li> <li>• Выходные сопротивления источника цифрового сигнала в «0» и в «1» могут отличаться и зависеть от напряжения питания (поэтому рекомендуется использование IBIS-модели источника сигнала).</li> <li>• Неприменима для топологии с несколькими нагрузками</li> </ul>
Параллельная схема*		высокий	<ul style="list-style-type: none"> <li>• Простота выбора номинала.</li> <li>• Высокие требования к нагрузочной способности источника сигнала.</li> <li>• Потери могут быть снижены за счет подключения к чаще встречающемуся уровню на линии («0» или «1»)</li> </ul>
Параллельная схема* по переменному току		средний	<ul style="list-style-type: none"> <li>• Отсутствуют потери по постоянному току.</li> <li>• Сложность выбора оптимального** номинала конденсатора, зависящего от таких параметров передаваемого сигнала, как скважность и частота.</li> <li>• Подходит для линий тактирования (постоянство скважности и частоты).</li> <li>• Необходимость учета влияния RC-цепи на сигнальную линию</li> </ul>
Тевенина		средний	<ul style="list-style-type: none"> <li>• Дополнительные потери из-за постоянного тока утечки через резисторы.</li> <li>• Сложность выбора оптимальных** номиналов резисторов.</li> <li>• Создает напряжение смещения на линии. В случае применения с источником с тремя состояниями на выходе оно не должно вызывать появление сквозного тока!</li> </ul>

#### Примечания.

\* В параллельной схеме может использоваться подключение как к общему проводу, так и к питанию.

\*\* Под оптимальностью здесь понимается критерий минимизации потерь энергии.

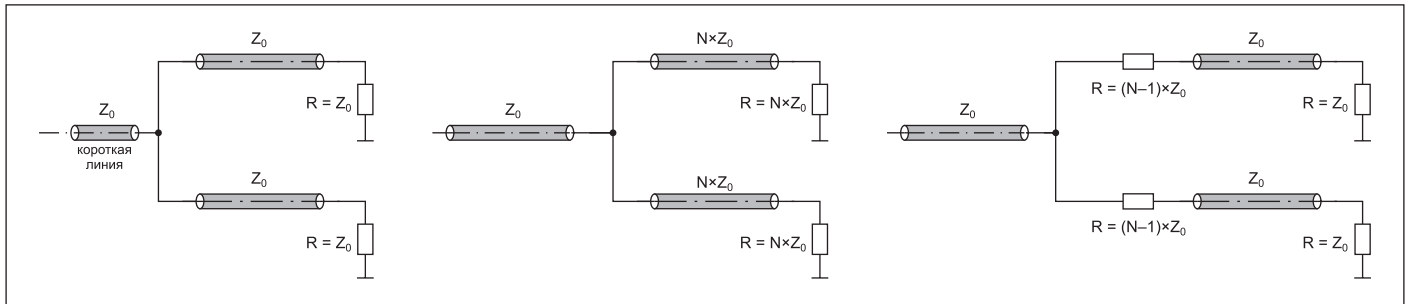


Рис. 3. Схемы согласования при ветвлении сигнальной линии ( $N$  — число ответвлений). Для примера используется параллельная схема с подключением к общему проводу

В случае когда сигнальная линия соединяет источник сигнала с единственной нагрузкой (*англ.* point-to-point), может использоваться согласование импедансов как на стороне источника, так и на стороне нагрузки. Если же нагрузок на сигнальной линии несколько (*англ.* multiload), рекомендуется применять согласование на стороне нагрузки. Примеров таких схем, где отсутствие искажений сигналов всегда критично, много — распределенная схема тактирования, многоточечная шина данных, организация внешней памяти с несколькими микросхемами и т. д. В англоязычной литературе выделяют короткие (*англ.* stub) и длинные (*англ.* branch) ответвления сигнальной линии. Преимущество коротких ответвлений заключается в том, что они могут не иметь на конце согласующих компонентов, однако существует ограничение на их длину.

Три основные схемы ветвления сигнальной линии на  $N$  участков приведены на рис. 3. Схема с коротким участком (критерий тот же, что и для ответвления) до раз-

#### Рекомендация 2

Короткие ответвления от сигнальной линии могут быть несогласованными, однако их длина должна быть минимальной и не превышать значения, при котором  $TD_{\text{STUB}} > 1/5 \times t_R$ .

ветвления приводит к повышенной нагрузке на источник сигнала. Если участок до разветвления длинный, необходимо увеличивать импеданс ветвей. Повышение волнового сопротивления сигнальной линии на том же слое потребует уменьшения ее ширины, что может стать ограничением. Если же использовать последовательный резистор сопротивлением  $R = (N-1) \times Z_0$ , то он образует делитель напряжения — и амплитуда сигнала на нагрузке уменьшится  $V_{\text{LOAD}} = (1/N) V_{\text{IN}}$ . Очевидно, что каждая из схем не лишена недостатков (помимо того, что повышается количество используемых компонентов), поэтому топология с ветвлением (*англ.* star topology) рекомендуется применять лишь тогда, когда использование топологии

с основной сигнальной линией и короткими ответвлениями от нее (*англ.* daizy-chain topology) невозможно.

В заключение необходимо отметить, что выбор метода согласования сигнальной линии тесно связан со схмотехникой печатной платы, поэтому, если разработчик отвечает только за топологию печатной платы, решение должно приниматься совместно с инженером-схмотехником, с применением моделирования сигнальной линии (SPICE или специализированные программные средства). Однако вопрос о необходимости согласования линии всегда инициируется разработчиком печатной платы, если требуемый уровень искажений невозможно обеспечить иными способами. ■

#### Литература

1. Тютюков С. А. Проектирование современных печатных плат. Часть 4. Трассировка сигнальных линий. Минимизация индуктивности // Компоненты и технологии. 2018. № 2.