

Автоматическое тестовое оборудование

с подвижными пробниками в производстве электронных изделий

Безадаптерный универсальный тестер с подвижными пробниками S40 Pilot может использовать в своей работе практически любые методики тестирования: внутрисхемное аналоговое, цифровое и функциональное, периферийное сканирование, а также технологию с элементами автоматической оптической инспекции (AOI). Таким образом, тестер S40 Pilot может рассматриваться как универсальный безадаптерный стенд комбинированного контроля сложной электроники.

**Игорь Рыков,
Игорь Марков**

info@sovtest.ru

Функциональное тестирование

В тестерах с подвижными пробниками 2-го поколения, к которым относится система S40 Pilot, значительно улучшено тестовое покрытие за счет применения в них пользовательских блоков питания, позволяющих осуществлять функциональное электротестирование с подачей напряжений питания на тестируемый модуль. Следует принимать во внимание тот факт, что команда на подачу электропитания на проверяемый модуль будет инициирована лишь в том случае, если внутрисхемное тестирование на обрывы/КЗ, проверка номиналов пассивных радиокомпонентов, проверка полупроводников и входа-выхода ИМС дали положительные результаты. Тестирование с подачей на проверяемое устройство питания позволяет контролировать требуемые регулировки и предотвращать повреждения модуля из-за их неправильной установки. Данное положение актуально для производителей сложных электронных устройств в условиях мелкосерийного производства продукции, принимая во внимание тот факт, что довольно часто возникновение из-за некорректной установки параметров недопустимых режимов электронного модуля приводит к появлению в сложном электронном устройстве, в которое этот модуль интегрируется, перемежающихся отказов. Производителям спецтехники хорошо известны негативные последствия, к которым могут приводить такие периодически появляющиеся отказы, сложность, а порой и невозможность их локализации на готовом изделии.

Следует заметить, что тестер S40 Pilot допускает интеграцию в процесс тестирования дополнительных внешних инструментов, управляемых через интерфейсы IEEE, RS-232C, PCI и др. Список таких инструментов весьма обширен: от сетевых карт до мощных прецизионных измерительных приборов. Очень часто применение внешних измерительных приборов позволяет встраивать в тестовые программы предварительно разработанные программные коды,

тем самым позволяя экономить значительное время на инжиниринге процесса тестирования.

Периферийное сканирование

Хорошо известно, что современные тенденции развития электронной промышленности заключаются в массовом применении новых технологий, построенных на использовании интегральных микросхем в корпусах BGA, microBGA, CSP и других микроминиатюрных радиокомпонентов. Так, согласно прогнозам перспективного развития электронной промышленности, к 2006 году более 55% корпусов ИМС будут составлять именно эти или аналогичные им типы. Однако наряду с очевидными достоинствами широкое использование новых корпусов приводит к всевозрастающим трудностям, связанным со снижением доступа к электрическим цепям такой схмотехники при ее тестировании и внутрисхемном программировании. Идеальным тестовым решением для условий производства сложной электроники является комбинированное применение системы с подвижными пробниками типа S40 Pilot и технологии периферийного сканирования.

Boundary Scan (BS), или периферийное сканирование, представляет собой чрезвычайно гибкую тестовую технологию, очень похожую на технологию ICT (внутрисхемного тестирования). В отличие от технологии ICT, построенной на последовательном контактировании пробников тестера с электрическими цепями (в количественном отношении — сотнями, а иногда и тысячами) тестируемого устройства, технология периферийного сканирования обеспечивает локализацию неисправностей контролируемого электронного модуля, контактируя с ним лишь в четырех тестовых точках (TDI, TCK, TMS, TDO). Технология периферийного сканирования является великолепным дополнением технологии внутрисхемного тестирования системы с подвижными пробниками S40 Pilot, особенно в части тестирования сложной цифровой схмотехники в условиях ограничен-

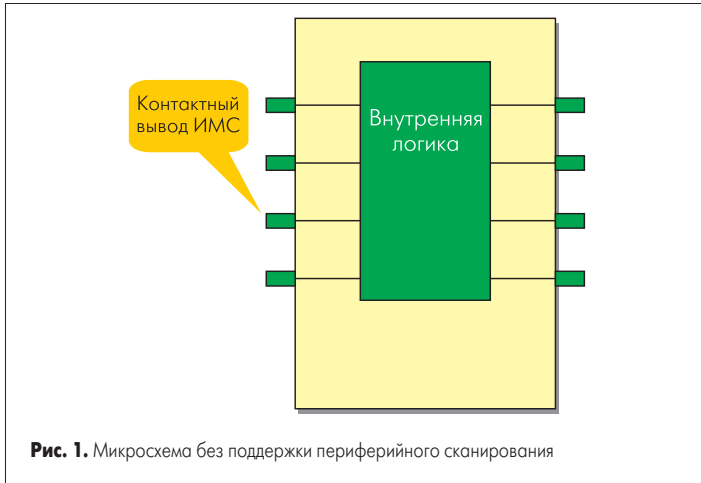


Рис. 1. Микросхема без поддержки периферийного сканирования

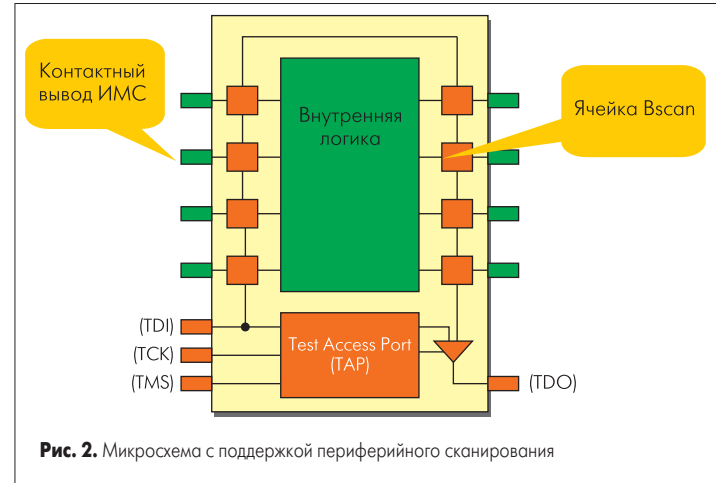


Рис. 2. Микросхема с поддержкой периферийного сканирования

ного доступа к ее электрическим цепям. Другим преимуществом периферийного сканирования является значительное повышение производительности процесса тестирования за счет исключения избыточных операций поиска КЗ/обрывов при успешном прохождении теста сканируемой цепи. Так, периферийное сканирование повышает тестовое покрытие при тестировании BGA на обрывы в условиях отсутствия доступа к ее контактным выводам. Такие «скрытые» электрические цепи не имеют доступа со стороны верхних или нижних слоев тестируемого модуля и поэтому не могут быть протестированы ни одним из известных способов, кроме периферийного сканирования.

Дополнительные тестовые возможности предоставляют периферийное сканирование (Boundary Scan) и реализация установленным в тестер S40 Pilot — BS контроллером внутрисхемного программирования интегральных микросхем тестируемого устройства, что также является важным моментом в производстве сложных мелкосерийных изделий специального назначения, требующих высокого тестового покрытия при отсутствии затрат на интерфейсные контактирующие устройства.

Краткий экскурс в историю периферийного сканирования

Технология периферийного сканирования, также известная как JTAG (Joint Test Action Group), была образована и сформирована как стандартная методика тестирования IEEE 1149.1 Boundary Scan в 1990 году. Boundary Scan означает «тестирование периферийных областей контролируемой электронной схемы», содержащей интегральные микросхемы со специализированными регистрами, поддерживающими технологию периферийного сканирования. Рис. 1, на котором представлена обычная интегральная микросхема, и рис. 2 с микросхемой, поддерживающей технологию BS, иллюстрируют данное положение.

Следует представить отдельные пояснения к используемым в технологии периферийного сканирования четырем основным портам:

- TDI (Test Data In) — ввод тестовых данных;
- TDO (Test Data Out) — вывод тестовых данных;
- TCK (Test Clock) — тактовая частота тестирования;
- TMS (Test Mode Select) — выбор режима тестирования.

Кроме того, особую роль в управлении процессом периферийного сканирования играют TAP (Test Access Port) Controller — контроллер тестового порта — и регистры: Instructions (инструкций тестирования), Bypass (регистр обхода), IDCode (регистр идентификации), BScan (регистр периферийного сканирования).

Каждый контактный вывод I/O интегральной микросхемы, поддерживающей технологию периферийного сканирования, имеет свой сдвиговый регистр. При выполнении тестирования тестовые данные синхронно с сиг-

налами TCK передаются этими сдвиговыми регистрами со входа цепочки из ячеек BS на ее выход и анализируются. Порт TAP организует связь четырех линий (TDI, TDO, TCK и TMS) внутри каждой BS интегральной микросхемы, а контроллер TAP управляет их взаимодействием в рамках процесса тестирования. Рис. 3 поясняет основные положения технологии тестирования методом периферийного сканирования.

Полные возможности периферийного сканирования представлены на рис. 4.

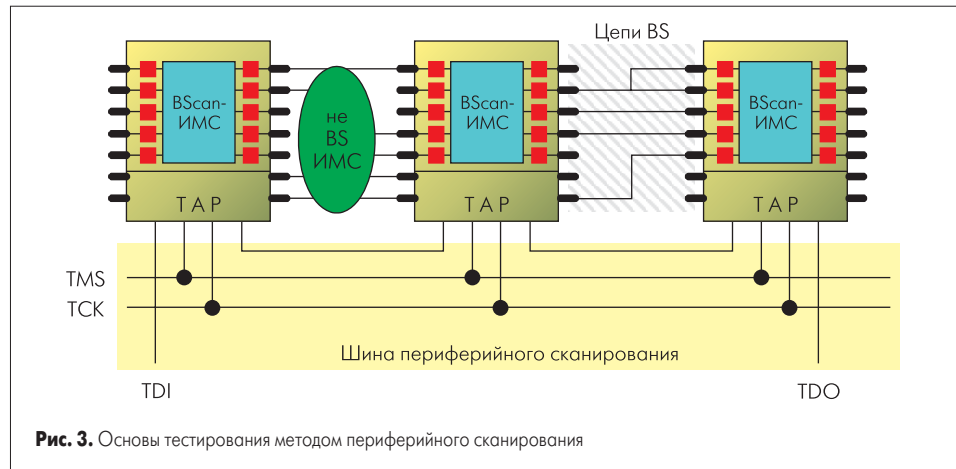


Рис. 3. Основы тестирования методом периферийного сканирования

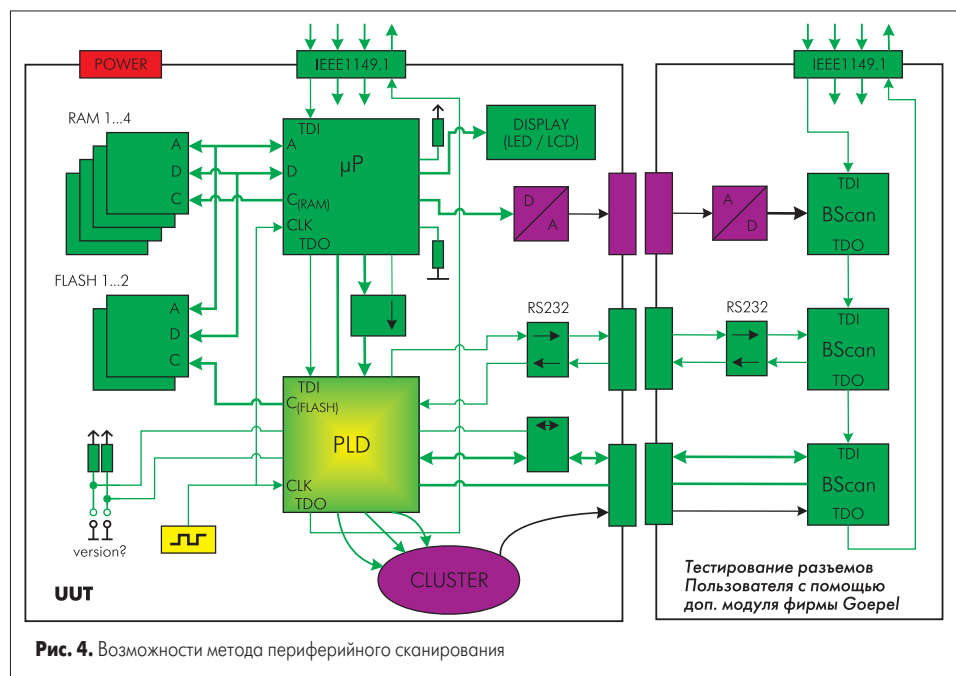


Рис. 4. Возможности метода периферийного сканирования

Аппаратная реализация периферийного сканирования на системе S40 Pilot

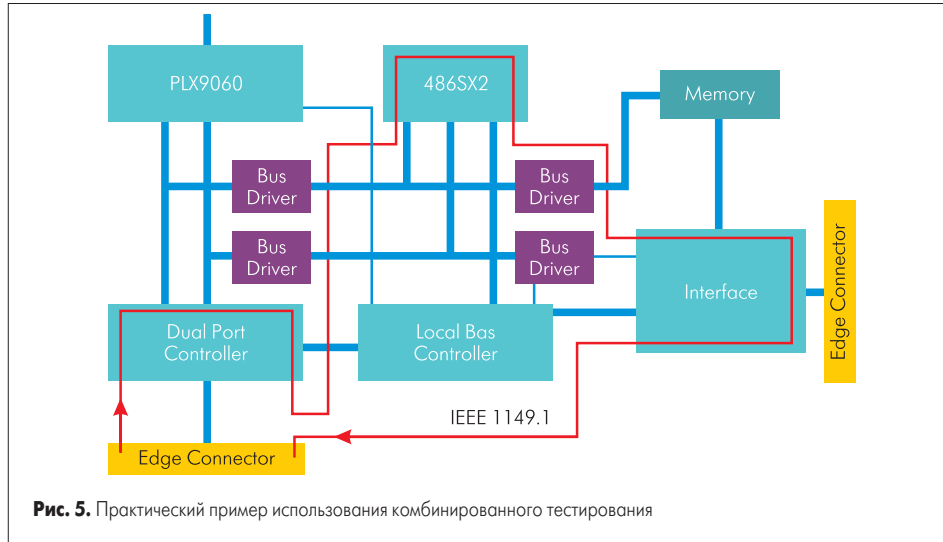


Рис. 5. Практический пример использования комбинированного тестирования

Комбинация внутрисхемного тестирования системы S40 Pilot и периферийного сканирования

Практическое комбинированное использование системы с подвижными пробниками и периферийного сканирования рассмотрено на примере, схема которого представлена на рис. 5. Данное тестируемое устройство представляет собой интерфейсный модуль для ПК (карта управления для обмена данными между двумя интерфейсами). На этой карте смонтированы три поддерживающие техно-

логию периферийного сканирования интегральные микросхемы: микропроцессор, ИМС контроллера и интерфейсная ИМС в корпусе FPGA. Обратите внимание, что ИМС контроллера локальной шины и несколько шинных драйверов не поддерживают технологию периферийного сканирования.

Из таблицы 1 хорошо видно, что применительно к данному конкретному тестируемому модулю эффективность используемого автономно тестового контроллера для периферийного сканирования недостаточно высока — тестовое покрытие составляет всего 35%. Однако в случае комбинированного применения периферийного сканирования и внутрисхемного тестирования с помощью тестера S40 Pilot тестовое покрытие достигает 98%.

Анализ таблиц 1–3 наглядно показывает, что, используя тестер с подвижными пробниками и технологию периферийного сканирования, удалось добиться тестового покрытия в 98%. А в связи с тем, что тестируемый электронный модуль содержит несколько программируемых ИМС, которые программируются с помощью контроллера периферийного сканирования при тестировании. Достоинства такого рода комбинированной технологии возрастают многократно.

Таблица 1. Структурное тестовое покрытие с использованием периферийного сканирования

Тестовое покрытие	Компоненты	Электрические цепи	Тестовых точек
Не поддерживающих BS компонентов	63 ИМС + 512 дискретных	574 (65%)	3512 (76%)
Частично поддерживающих BS компонентов		275 (31%)	712 (16%)
Полностью поддерживающих BS компонентов	3 ИМС	38 (4%)	378 (8%)
Общее тестовое покрытие	66 ИМС + 512 дискретных	887	4605

Таблица 2. Состав тестовой программы с использованием комбинированного тестирования

№	Процедура	Статус питания	Статус пробников
1	Запуск тестовой программы	Выкл	S40 Pilot локально
2	Оптический контроль компонентов	Выкл	S40 Pilot локально
3	Тест дискретных компонентов (R, L, C, ...)	Выкл	S40 Pilot локально
4	КЗ/обрывы	Выкл	S40 Pilot локально
5	Тест не-BS точек	Выкл	S40 Pilot локально
6	Запуск BS тестовой программы		
7	BS инфраструктурный тест	Вкл	S40 Pilot статика
8	BS тест межсоединений (для 3 BS ИМС)	Вкл	S40 Pilot статика
9	Тест не-BS компонентов	Вкл	S40 Pilot под управлением BS
10	Программирование FPGA	Вкл	S40 Pilot статика
11	Программирование Flash-памяти	Вкл	S40 Pilot статика
12	Встроенный тест BIST	Вкл	S40 Pilot статика
13	Окончание BS теста – передача управления тестеру S40 Pilot		
14	Выдача отчета о тестировании и завершение тестовой программы		

Таблица 3. Пооперационное время тестирования

Процедура	Время тестирования для S40 Pilot с опцией OpenFix, с	Время комбинированного тестирования (S40 Pilot и BS), с
Тест дискретных компонентов (R, L, C, ...)	8	8
КЗ/обрывы	100	60
Тест не-BS точек	30	30
BS инфраструктурный тест	1	0,5
BS тест межсоединений (для 3 BS ИМС)	5	0,5
Тест не-BS компонентов	20	5
Время тестирования	164	104
Оптический контроль компонентов	10	10
Программирование FPGA	Не поддерживается	5
Программирование Flash-памяти	Не поддерживается	10
Встроенный тест BIST	Не поддерживается	2
Общее время тестирования	174	131

Аппаратная часть периферийного сканирования (см. рис. 6) в системе S40 Pilot реализована следующим образом: специализированный контроллер периферийного сканирования устанавливается в PCI-слот управляющего компьютера системы. Управляющий ПК подключается с помощью шлейфа SCSI к генератору каналов периферийного сканирования. Сканер цифрового ввода-вывода (Digital I/O) коммутирует каналы периферийного сканирования с виртуальными каналами системы S40 Pilot, посредством которых тестовые сигналы подаются на тестируемый электронный модуль. Кроме того, сканер цифрового ввода-вывода позволяет обрабатывать разные цепочки периферийного сканирования (по одной на каждый выходной разъем) в каждой тестируемой электрической цепи.

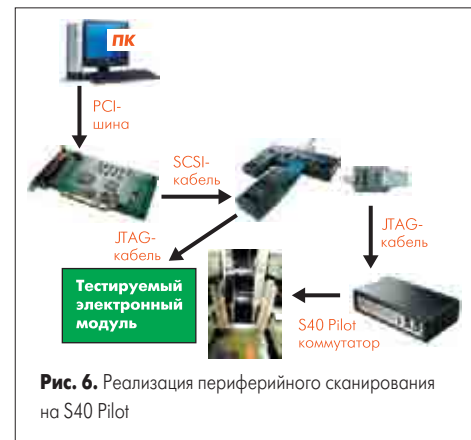


Рис. 6. Реализация периферийного сканирования на S40 Pilot

Встроенная в программное обеспечение системы S40 Pilot (среда функционального программирования) опция периферийного сканирования и наличие соответствующей специализированной динамической библиотеки позволяют автоматически генерировать интегрируемую в основной программный модуль тестовую программу периферийного сканирования.

Требования к тестопригодности контролируемых изделий в части использования периферийного сканирования

В связи с исключительной малораспространенностью технологии периферийного сканирования на территории России и стран СНГ (для сравнения: во всем мире установлено порядка 5000 тестовых систем с BS) и огромной его перспективой в самом ближайшем будущем мы приводим краткие требования по тестопригодности для электронных модулей, подлежащих тестированию с использованием данной методики:

- а. Согласно требованиям стандарта IEEE-1149.1 совместимое с BS устройство должно содержать следующие регистры:
 - Регистр BuPass (1 бит, обрабатываемое значение — бинарный 0);
 - Регистр BS (в зависимости от тестируемой схемы);

- Регистр инструкций (не менее 2 бит, обрабатываемое значение — бинарный 'хх...01').
- b. Каждое совместимое по BS со стандартом IEEE-1149.1 устройство должно поддерживать следующие команды:
 - BYPASS;
 - SAMPLE;
 - PRELOAD;
 - EXTEST.
- c. Каждое совместимое по BS со стандартом IEEE-1149.1 устройство должно поддерживать следующие тестовые шинные сигналы:
 - TCK;
 - TMS;
 - TDI;
 - TDO.
- d. Внутри регистров BS не допускается отрицания сигнальных значений.
- e. Для шинных сигналов TDI и TMS необходимо использование внутренних нагрузочных резисторов.
- f. Для совместимых с BS по стандарту IEEE-1149.1 устройств требуется файл в формате BSDL (на языке BS).

Оптический видеоконтроль (AOI)

Тестовая система S40 Pilot позволяет контролировать наличие, правильность ориентации и полярность установленных на тестируемых платах компонентов (интеграль-

ных микросхем, электролитических конденсаторов и т. д.) с помощью видеосистемы с подвижной видеокамерой. Путем визуального контроля реализуется управление позиционированием подвижных пробников при отладке тестовой программы в режиме реального времени. Кроме того, оптический видеоконтроль предоставляет возможность оцифровки изображения тестируемого изделия с последующей его эмуляцией для разработки тестовой программы на ПК рабочей станции (в режиме).

Использование S40 Pilot в условиях серийного производства

Архитектура системы S40 Pilot позволяет подключать к ней адаптер «поле контактов» (Bed-of-nails). Таким образом, используя один комплект измерительных модулей системы S40 Pilot, пользователь может выполнять проверку своих изделий с помощью подвижных пробников на стадии отработки техпроцесса и опытного производства, затем, при выходе на серийное производство, выполнять высокопроизводительное тестирование с помощью адаптера «поле контактов». Аппаратная реализация использования внешнего адаптерного устройства (адаптера) в тестере с подвижными пробниками представлена на рис. 9.



Рис. 8. Реализация автоматического визуального контроля тестером S40 Pilot

В заключение представляем сводную таблицу четырех технических характеристик тестера с подвижными пробниками S40 Pilot.



Рис. 7. Реализация возможностей Boundary Scan в тестере S40 Pilot



Рис. 9. Использование адаптерной опции тестера S40 Pilot

Таблица 4. Технические характеристики тестера S40 Pilot

Пробники	4 подвижных пробника с верхней стороны платы, 8 фиксированных — с нижней, с возможностью дополнительной установки до 1024 (для подачи напряжения питания, блокирующих напряжений и подключения к измерительным приборам)	
Производительность	Время перемещения между двумя тестовыми точками на расстоянии 2,5 мм — 82 мс	
Позиционирование	Разрешение — 0,005 мм Мин. размер контактной площадки — 0,18×0,18 мм Мин. расстояние между контактными площадками — 0,4 мм Автоматическое оптическое центрирование по реперам	
Тестируемая плата	Макс. размер — 400×600 мм Макс. толщина платы — 10 мм Макс. высота компонентов — 70 мм (со стороны подвижных пробников)	
Внутрисхемное тестирование	КЗ/обрывы	Индуктивность: 1 мкГн–100 Гн
	Непропай выводов микросхем	Транзисторы Трансформаторы Диоды и стабилитроны (до 50 В)
	Сопротивление: 0,1 Ом–200 МОм	Реле
	Емкость: 10 пФ–1000 мкФ	Многопроводные измерения
	Автоматическая расстановка блокирующих напряжений	
Функциональное тестирование	Программируемый источник тока/напряжения: ±50 В, ±500 мА Программируемый источник тока/напряжения: ±10 В, 1 А Цифровой частотомер: до 8 МГц Программируемый генератор импульсов: период от 500 нс до 500 с Цифровой вольтметр: ±50 В Счетчик импульсов: от 1 до 4095 Генератор блокирующих напряжений: ±10 В, 500 мА Программируемые резистивные нагрузки: 100 Ом–1,5 МОм	
Контроль качества пайки	Система локализации непропаянных выводов микросхем (BGA, QFP, PLCC и т. д.)	
Общие характеристики	Габаритные размеры: 1850×1200×1550 мм Вес: 1050 кг Эл. питание: 220 В, 50 Гц, 2,5 кВт Пневмопитание: 6 атм	
Автоматический видеоконтроль	Наличие компонентов Ориентация компонентов Распознавание образов Макс. размер поля: 17×20 мм	
Программное обеспечение	Windows 2000 Генератор тестовых программ и библиотек для аналогового внутрисхемного тестирования ПО для внутрисхемного цифрового тестирования, включая набор библиотек компонентов ПО для автоматического оптического контроля (AOI) Генератор тестовых программ для тестирования КЗ/обрывов Транслятор из системы САПР Программа накопления и обработки статистики	