

Альянс с Alliance Semiconductor: от памяти до подавления помех

Корпорация Alliance Semiconductor, основанная в США в 1985 году, является одним из известнейших производителей памяти в мире. Высокое качество, хорошие технические характеристики и низкая стоимость продукции — основы процветания и постоянного развития корпорации.

Николай Ракович

info@premier-electric.com

Память

Alliance Semiconductor выпускает широкую гамму приборов памяти — синхронные, с низким потреблением и асинхронные SRAM.

Быстродействующая асинхронная память на напряжение 3,3 В и 5 В для работы с цифровыми процессорами сигналов и микроконтроллерами выпускается фирмой Alliance в полном объеме: от 256 кбайт до 4 Мбайт с организацией от 32 К×8 до 512 К×8/256 К×16 и временем выборки 8–20 нс.

Семейство синхронных SRAM AS7C33xxxx с напряжением питания 3,3 В работает на частоте 133/166 МГц (емкость от 2М до 18М, организация от 64 К×32 до 1 М×18). Микросхемы памяти этого семейства емкостью 36 М работают на частотах 166/200/250 МГц и организованы 1 М×32/1 М×36/2 М×18. Для работы в оборудовании с напряжением питания 2,5 В выпускается серия AS7C25xxxx, работающая на частотах 133/166/200 (объем 18 М) и на 166/200/250 МГц (36 М).

Особое место среди синхронной памяти Alliance Semiconductor занимает память, выпускаемая по технологии NTD (No Turnaround Delay). Номенклатура этой памяти полностью совпадает с синхронной памятью AS7C33xxxx и AS7C25xxxx. Архитектура NTD улучшает операцию записи, что поз-

воляет повысить пропускную способность устройства при пакетной обработке данных. В обычном случае при записи данных команда и адрес выполняются по одному тактовому фронту (по переднему или заднему — не принципиально). Если чтение производится сразу после этой команды записи, то система должна выждать два «мертвых» такта, чтобы данные стали доступны. Это время можно значительно снизить в тех приложениях, где операции чтения-записи реализуются в произвольном порядке. В памяти NTD шина памяти используется более эффективно за счет введения так называемой задержки записи, которая составляет два цикла задержки чтения. Технология NTD позволяет выполнять операции чтения и записи в любом порядке без «мертвых» циклов (рис. 1).

Микросхемы памяти — важная составляющая продукции Alliance Semiconductor, но не единственная. ИС для источников питания, буферы с нулевой задержкой, умножители частоты и ИС подавления электромагнитных помех не в полной мере известны отечественным разработчикам и изготовителям электронного оборудования. В меру сил и допустимого объема статьи восполним этот пробел.

Применение ИС источников питания рассматривалось не один раз и не входит в тему данной статьи. Остановимся на супервизорах, без которых немислимы современные электронные системы, от носимых до стационарных.

Супервизоры

Важной составляющей микропроцессорных устройств являются супервизоры, которые формируют активные сигналы сброса (высокого или низкого уровня) при включении-выключении питания, выходе за допустимые пределы, от кнопки, при сбое в работе программы (сторожевой таймер). Так же эти устройства могут выполнять такие вспомогательные функции, как раннее предупреждение о снижении питания, переключение с батарейного питания на основное и др. Alliance Semiconductor выпускает серию таких недорогих микросхем с низким потреблением. Использование входа сбоя пи-

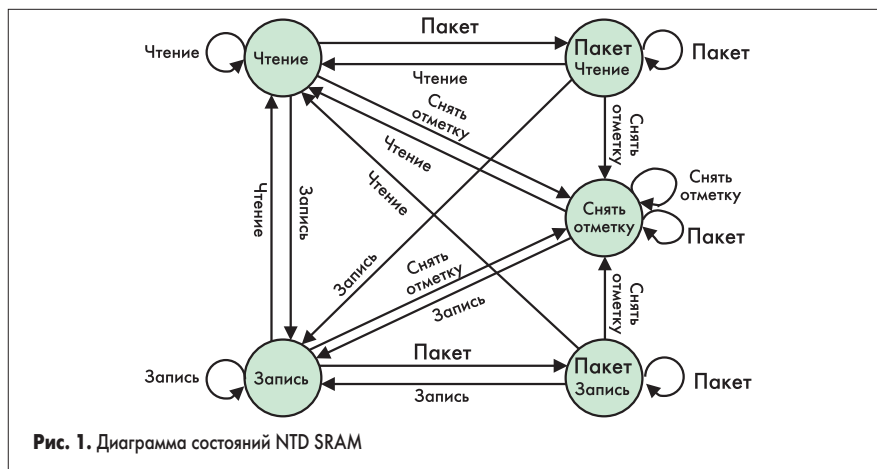


Рис. 1. Диаграмма состояний NTD SRAM

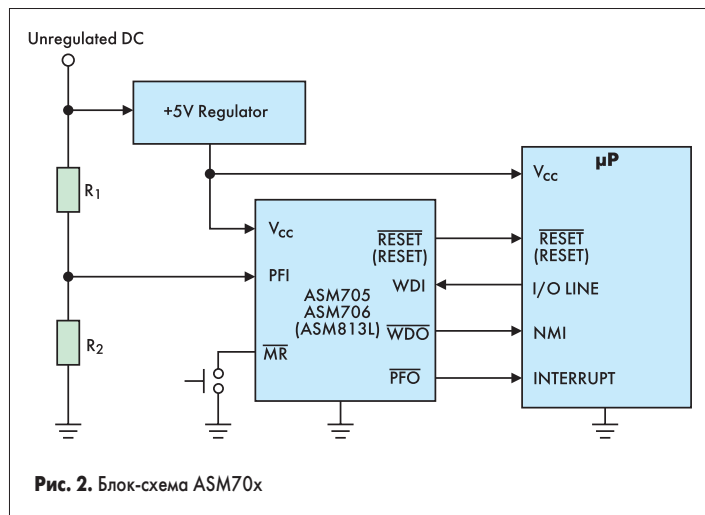


Рис. 2. Блок-схема ASM70x

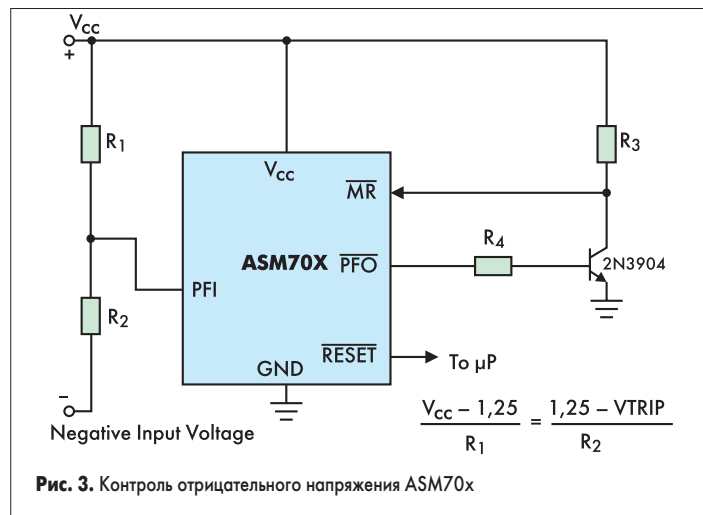


Рис. 3. Контроль отрицательного напряжения ASM70x

тания позволит предупредить микроконтроллер о необходимости сохранить важные системные параметры. Выходы супервизоров — двухтактные или с открытым стоком. Выбор пороговых напряжений достаточен для поддержки почти всех типов микроконтроллеров (4,63; 4,38; 4,00; 3,08; 2,93; 2,63 В) с допуском 5, 10 и 20%. Длительность сигнала сброса устанавливается 140, 300 или 800 мс в соответствии с системными требованиями.

Контроль двух напряжений питания (одно — для ядра микроконтроллера, второе — для ввода-вывода) является практически обязательной функцией.

Супервизоры выпускаются в корпусах TO-92, SOT-23, SOT-143 и Micro SO для коммерческого и промышленного температурных диапазонов.

Номенклатура выпускаемых супервизоров Alliance Semiconductor позволяет подобрать необходимую микросхему для любого применения: от простой (с выводами питания, «земли» и — собственно сброса) до ИС со сторожевым таймером, контролем питания, выбором порогового напряжения и т. д.

Наиболее простые супервизоры (и соответственно, самые дешевые) ASM809/810 на напряжения питания 3,0; 3,3; 5,0 В оптимизированы для микропроцессоров, микроконтрол-

леров и других цифровых систем с низким энергопотреблением. ASM809/810 полностью совместимы с MAX809/810, но ток потребления у них на 60% меньше. Длительность сигнала сброса (RESET) составляет 140 мс. Компаратор сброса выполнен так, чтобы не реагировать на скачки питания амплитудой до 100 мВ и длительностью до 20 мкс.

Низкое потребление, широкий температурный диапазон (−40...+105 °С), отсутствие внешних элементов и работа при напряжении питания от 1,1 В делает ASM809/810 почти идеальной ИС (не идеально даже Солнце, и на нем есть пятна) для портативного и носимого оборудования.

Если необходим сброс от внешней кнопки, то для этого можно использовать ASM811/812 (аналог MAX811/812), в которой реализован соответствующий вход с подавлением дребезга контактов.

Формирование сброса и контроль напряжения питания, как от внешнего источника, так и от аккумуляторов, выполняется супервизорами ASM705/706/707/708/813 (аналоги, соответственно, MAX705/706/707/708/813). При напряжении питания 3,0 В применяются различные варианты ASM705P/R/S/T. В состав ASM705/706/813 входит сторожевой таймер на 1,6 с. В ASM707/708 таймера нет, но за-

то есть два выхода сброса — высокого и низкого уровня. Для использования в аппаратуре с батарейным питанием или для контроля питания, отличного от 5 В, во всех ИС этой серии встроен компаратор с порогом 1,25 В, а также вход с антидребезгом для внешней кнопки сброса. Контроль напряжения, отличающегося от напряжения питания, выполняется через внешний делитель (рис. 2), подключенный ко входу PFI: если напряжение на входе PFI меньше 1,25 В, то на выходе PFO имеем сигнал низкого уровня. Гистерезис задается внешним резистором, включенным между выводами PFI и PFO.

Встроенный компаратор позволяет контролировать и напряжения отрицательной полярности (рис. 3). Если отрицательное напряжение в норме, то на выходе PFO присутствует сигнал низкого уровня, в противном случае — высокого.

Следующее семейство супервизоров ASM690A/692A/802L/805L (аналоги, соответственно, ADM690A/692A/802L/805L) помимо формирования сигнала сброса, контроля питания и наличия сторожевого таймера имеет встроенный переключатель питания (с основного на аккумулятор при проблемах с питанием и наоборот — при восстановлении напряжения питания) (рис. 4–5). Эти ИС совме-

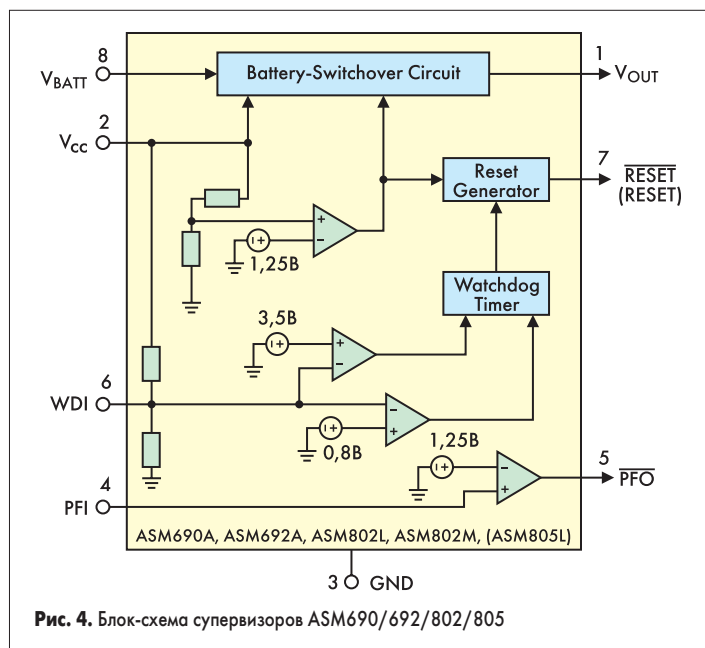


Рис. 4. Блок-схема супервизоров ASM690/692/802/805

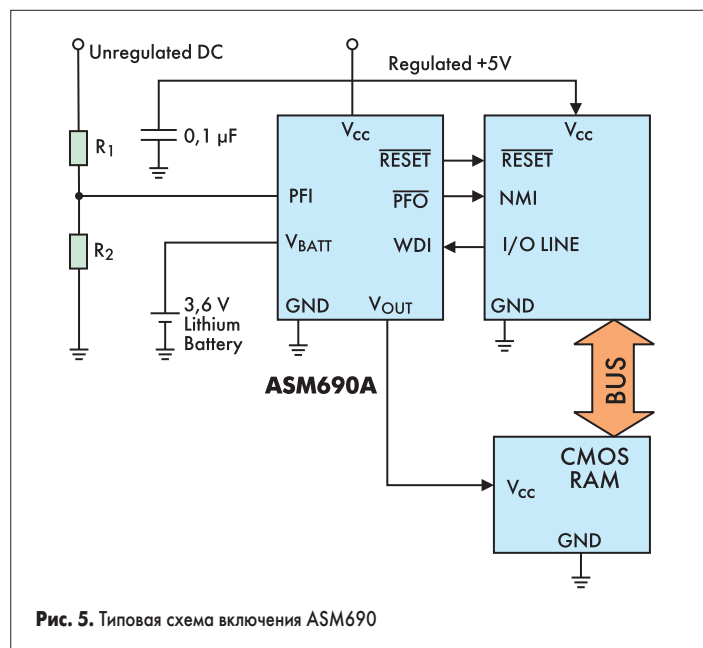


Рис. 5. Типовая схема включения ASM690

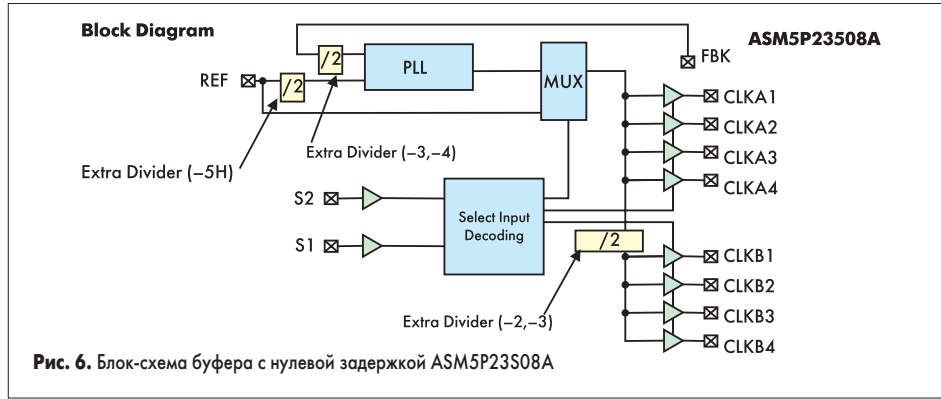


Рис. 6. Блок-схема буфера с нулевой задержкой ASM5P23508A

стимы с супервизорами, являющимися промышленным стандартом. Защита от короткого замыкания и от перегрева является встроенной функцией. Остальные функции аналогичны семейству ASM705/706/813. Компанией так же выпускаются серии ASM1233M/1233D, ASM1810/1811/1812/1815/1816/1817 — аналоги недорогих, хорошо зарекомендовавших себя серий DS1233M/1233D и DS1810/1811/1812/1815/1816/1817 соответственно.

Краткий перечень основных характеристик супервизоров по состоянию на ноябрь 2003 года приведен в Supervisor Product Selection Guide на сайте www.alisc.com.

Завершая краткий обзор супервизоров Alliance Semiconductor, отмечу, что микросхемы этого направления совместимы с аналогичной продукцией Dallas Semiconductor, Maxim, Analog Devices, отличаясь низким энергопотреблением и ценой.

Буферы с нулевой задержкой

При проектировании современных систем (от систем управления до мобильных телефонов) достаточно часто (практически постоянно) приходится сталкиваться с вопросом распределения тактовых сигналов опорного генератора, формирования кратных частот, ресинхронизации и т. п. Все это решается использованием буферов с нулевой задержкой (ZDB — Zero Delay Buffer).

Буфер с нулевой задержкой реализован на принципе ФАПЧ (фазовой автоподстройки частоты). При этом контур обратной связи выполняется внешним и доступным разработчику, что позволяет изменять фазовый сдвиг между входным и выходным сигналами. Глубина обратной связи реализуется изменением длины контура обратной связи или введением конденсатора при фиксиро-

ванном значении длины контура ОС. Изменением эффективной задержки в контуре обратной связи фазовый сдвиг между входом и выходом можно сделать нулевым, то есть получить буфер с нулевой задержкой.

В устройствах этого типа возможно конфигурирование выходов, организованных в один или несколько блоков для веерного распределения с минимальной расфазировкой между выходами, а также формирования выходных сигналов с частотами, кратными входной (1x, 1/2x, 2x, 4x) (рис. 6). Диапазон рабочих частот (как для входного сигнала, так и для выходного) — от постоянного тока до 133 МГц. Основное использование — КМОП-устройства с напряжением питания 3,3 и 2,5 В. ZDB разработаны по КМОП-технологии 0,35 мкм и выпускаются в стандартных корпусах.

Умножители частоты

Если частота, формируемая буфером с нулевой задержкой, вас не устраивает, то получение кратных частот до 312 МГц высокой стабильности и точности при входном диапазоне от 3 до 78 МГц решается использованием умножителей частоты серии P208x и P208x. Коэффициент модуляции, вид сигнала (синус, треугольник), тип модуляции можно задать программным путем через интерфейс I²C.

Подавление помех

В стоимость любого электронного изделия входят затраты на уменьшение уровня электромагнитных помех, излучаемых любым ВЧ-устройством, и на соответствующую сертификацию изделия в государственных органах. Компоненты, выполненные по уникальной технологии Alliance Semiconductor, позволяют

снизить издержки этого направления и ускорить появление нового изделия на рынке.

Alliance разработан гибкий, предсказуемый и детерминистический подход к подавлению электромагнитных помех. Эта технология, основанная на модуляции шумоподобным сигналом (SSM — spread spectrum modulation), эффективнее и дешевле традиционных методов подавления помех. Применение системы моделирования EMI-Lator позволяет избавиться от метода проб и ошибок: разработчик может рассчитать как относительное снижение уровня помех для нескольких репрезентативных тестов, так и абсолютную величину помехи для каждого теста. Задавая параметры, которые влияют на вид модуляции и на форму выходного сигнала для ИС, выпускаемых Alliance Semiconductor, и выбирая условия тестирования, разработчик может рассчитать величину помехи в данном тесте и определить, насколько его система соответствует требованиям ведомства связи, которое проводит сертификацию.

В качестве примера рассмотрим микросхему подавления помех общего применения P2027 (рис. 7). Эта ИС представляет собой универсальный широкополосный частотный модулятор, разработанный специально для цифровых камер и других систем обработки видео и изображений. P2027 уменьшает уровень помех непосредственно у источника тактовых импульсов (обычно — кварцевый резонатор) (рис. 8), что приводит к снижению электромагнитных помех от всех тактируемых сигналов. Применение P2027 позволяет значительно снизить стоимость системы за счет уменьшения слоев печатной платы и отказа от экранов, что обычно применяется для борьбы с помехами.

В P2027 системой ФАПЧ «растягивается» полоса формируемой тактовой частоты и, что более важно, уменьшается пиковая амплитуда гармоник. Как следствие, уровень электромагнитных помех, генерируемый всей системой, значительно ниже, чем у узкополосного сигнала, формируемого кварцем или генератором частоты. Такое подавление помех называется широкополосной генерацией (spread spectrum clock generation).

Автор надеется, что представленная информация позволит оценить и применить продукцию корпорации Alliance Semiconductor и поможет быть на шаг впереди конкурентов.

Более подробные данные можно найти на www.alisc.com.

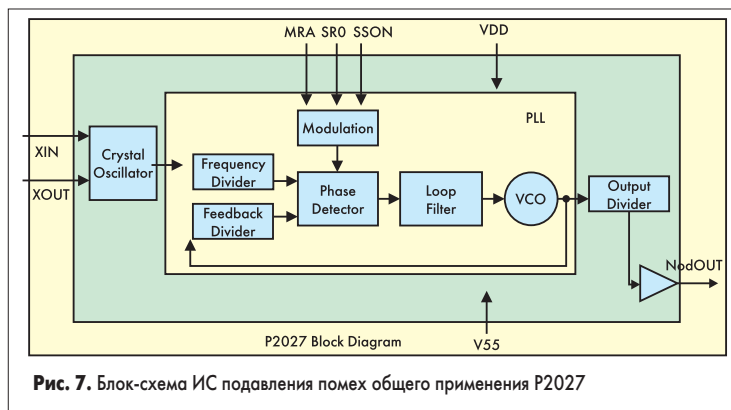


Рис. 7. Блок-схема ИС подавления помех общего применения P2027

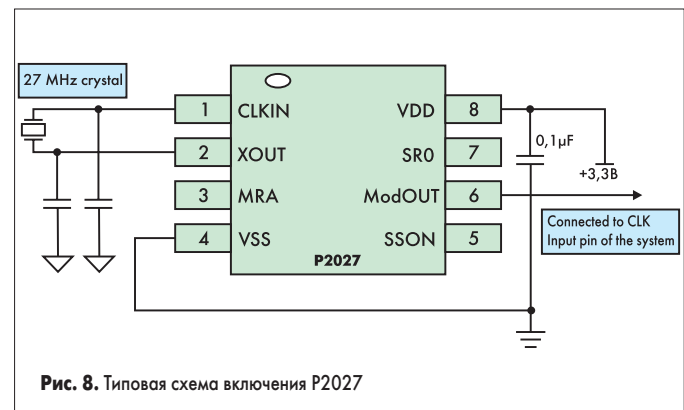


Рис. 8. Типовая схема включения P2027