

Системы на кристалле: общее представление и тенденции развития

Выражение «система на кристалле» не является, строго говоря, термином. Это понятие отражает общую тенденцию к повышению уровня интеграции за счет интеграции функций» [1]

«Под приборами класса «система-на-кристалле» в общем случае понимаются приборы, на едином кристалле которых интегрированы процессор (процессоры, в том числе специализированные), некоторый объем памяти, ряд периферийных устройств и интерфейсов, — то есть максимум того, что необходимо для решения задач, поставленных перед системой...»

...Производительность приборов класса «система-на-кристалле» в значительной мере зависит от эффективности взаимодействия всех встроенных компонентов и от эффективности их взаимодействия с внешним, относительно прибора, миром. В первую очередь это связано с различием в быстродействии встроенных компонентов, в особенности организации интерфейсов».

<http://www.gaw.ru/html/cgi/components/micros/arm/arh/amb.a.htm>

**Игорь Кривченко,
к.т.н.**

igor@efo.spb.su
www.fo.e.ru

В своем непрерывном развитии рынок микроэлектроники постоянно выдвигает все новые и более жесткие требования к появляющимся изделиям. Потребитель хочет получать быстродействующую, надежную и в то же время малогабаритную и малопотребляющую продукцию. Два этих противоречивых требования усугубляются тем, что микроэлектронные поколения очень быстро стареют, время морального износа исчисляется иногда месяцами. Поэтому особое внимание уделяется постоянному сокращению времени выхода на рынок новых изделий. Сроки, отводимые на разработку, проектирование, верификацию и выпуск в серию новых интегральных схем (ИС), стремятся сокращать всеми силами, не забывая при этом предъявлять повышенные требования к качеству самих ИС и их надежности.

Одним из способов разрешения данного противоречия стало создание заказных ИС с большим числом элементов и со сложной внутренней структурой, от которых требовались возможность гибкой специализации «под задачу» и кратчайшее время выхода на рынок. Такие заказные микросхемы класса ASIC (Application Specific Integrated Circuits) получили широкое распространение во всем мире, поскольку они были единственным приемлемым решением при реализации сложных изделий микроэлектроники для портативной и носимой аппаратуры.

Основным преимуществом заказных ИС является низкая стоимость конечного массового продукта. Поэтому с постоянным совершенствованием технологического цикла производства микросхем снижаются и требования к минимальным заказам ASIC [5]. Становится выгодно заказывать «свои» микросхемы даже для средних объемов производства, получая основную прибыль после реализации конеч-

ной продукции. При этом заказчик является владельцем как конечного продукта, так и заложенной в него идеи и, следовательно, несет на себе всю ответственность, связанную с принятием решения. К сожалению, проекты на ASIC имеют свои недостатки: высокий уровень невозвратимых начальных затрат (NRE), длительное время разработки и верификации, а также значительные количества для минимального заказа партии готовых микросхем. Как результат, заказные ИС доступны только для конечных изделий при условии их большого тиража и длительного срока активного использования.

Требования к минимальному объему заказа микросхем ASIC зачастую превышают \$500 тыс. в расчете на проект и на год. Проекты же с коротким временем их «жизни» (до морального старения) при малых или средних объемах тиража, требующих скорейшего выхода на рынок или частого обновления реализуемых стандартов или алгоритмов, скорее всего не могут себе позволить быть реализованными в виде ASIC. Причем даже в случае, когда критерий «объем/цена» является для данной разработки приемлемым, любое изменение для исправления допущенной ошибки или для ее совершенствования оставит заказчика с большими складскими запасами, возможно, никому не нужных микросхем и запустит заново весь длительный цикл (не менее 4–6 месяцев) создания новой версии ASIC. Эта проблема особенно актуальна для быстро эволюционирующих сегментов рынка — телекоммуникаций, сетевых и мультимедийных приложений и т. п. Очевидно, что здесь более предпочтительны программируемые, конфигурируемые решения, которые могут быть изменены как на стадии разработки, так и в полевых условиях.

В настоящее время значительная часть подобных конфигурируемых проектов разрабатывается в ви-

де печатной платы как комбинация микросхем программируемой и жесткой логики, аналоговых блоков, микроконтроллеров, массивов памяти и фиксированных периферийных узлов (интерфейс T1, ATM, 10/100 PNY, видео/аудиокодеки и т. п.). Несмотря на то что такие комбинированные решения позволяют достаточно быстро создавать разнообразные, быстро меняющиеся проекты, они не могут реально конкурировать с точки зрения производительности, энергопотребления, надежности и массогабаритных характеристик с монолитным решением — интегральной микросхемой системного уровня интеграции. Таким образом, появились все предпосылки к реальному созданию коммерческих версий ИС нового поколения, сочетающих в себе преимущества традиционных заказных изделий класса ASIC, микросхем программируемой логики и интегрирующих широкий диапазон системных ресурсов для большей функциональности. Новые микросхемы были отнесены к группе изделий системного уровня интеграции SLI (System Level Integration), и до настоящего времени уровень SLI был реализован лишь в заказных микросхемах с фиксированной архитектурой, являвшихся единственным приемлемым технологическим решением.

Сразу договоримся о терминологии. Под интеграцией различных системных ресурсов здесь не следует понимать механистическое объединение отдельных систем, которыми могут быть (пусть и сколь угодно сложные, но в то же время типовые, стандартные) микропроцессоры, блоки памяти и периферийные узлы. Возможность сочетания различных типов электронных ячеек на площади одного кремниевого кристалла высвобождает новые потребительские качества выпускаемых микросхем, позволяет целенаправленно ориентировать новую продукцию на требуемые сегменты рынка, обеспечивая производителям современной электронной аппаратуры техническую и экономическую выгоду.

Реализованная идея SLI оказалась настолько богатой, что сразу же нашла широкий отклик у многих мировых лидеров производства микроэлектронных изделий. Интеграция всех основных системных узлов на одной системно-ориентированной микросхеме обеспечивает повышение производительности, снижение энергопотребления, уменьшение цены конечного изделия в целом и позволяет выпускать малогабаритную продукцию. Все эти преимущества особенно важны в области телекоммуникаций, мультимедийных приложениях, носимой и портативной аппаратуре, а также в сетевых приложениях. Изделия нового поколения, выполняемые по идеологии SLI, стали называть «системами на кристалле» — System on a Chip или SoC. Основным препятствием на пути активного внедрения микросхем SoC в массовое производство вплоть до конца 1990-х были лишь технологические ограничения полупроводниковой промышленности.

Революционные изменения в технологии производства микроэлектронных изделий дали возможность комбинировать на одном

кристалле кремния несколько разнородных типов электронных ячеек (CMOS+Flash, CMOS+EEPROM, SiGe/BiCMOS). Были выпущены первые интегральные заказные микросхемы ASIC, реализующие как цифровую, так и аналоговую обработку данных, в том числе и для радиочастотного диапазона (см. [2] — [4]). Совершенствование технологического процесса позволило постоянно увеличивать количество интегрированных транзисторов в пределах одной и той же площади кристалла. Тем не менее оказалось невозможным полноценно использовать все преимущества этого увеличения без значительного удлинения временного цикла разработки проектов, особенно в связи с постоянно увеличивающейся сложностью последних. Здесь же впервые встала и проблема дефицита высококвалифицированного инженерного труда, так как разработать современное заказное изделие микроэлектроники в кратчайшие сроки очень не просто.

Существенно обострилось и ранее дремавшее противоречие: с одной стороны, цены на конечные изделия должны быть как можно меньше; с другой — сложность микросхем должна быть как можно выше, а количество одновременно выполняемых ими функций — как можно больше. В значительной степени этому способствовало смещение рынка потребления в сторону сложной продукции массового спроса — Application Specific Standard Products (ASSP), а также активное влияние рынка телекоммуникаций, который развивается чрезвычайно быстро и требует реализации все более сложных и изощренных механизмов кодирования, передачи и обработки разнородных данных. Таким образом, к концу 1990-х сформировались все предпосылки к реальному созданию доступных коммерческих версий микросхем SoC.

Многие фирмы-производители проводят в настоящее время активные исследования перспективности создания микросхем класса SoC различных архитектур. Несколько компаний уже реализовали свои идеи в конкретных семействах серийных выпускаемых ИС и продолжают работу в этом направлении. В результате можно сказать, что на рынок микроэлектроники действительно вышло новое поколение микросхем с возможно большим и перспективным будущим. Говорится об этом поколении уже много и всеми по-разному. При этом, к сожалению, нечетко расставлены акценты в терминологии, по-разному воспринимается сама концепция системы на кристалле, различаются подходы как к проектированию и производству самих ИС, так и к построению конечных проектов на этой новой элементной базе.

Основная цель настоящей статьи заключалась в том, чтобы сделать попытку поверхностного обзора этой проблемы, кратко обрисовать понимание ее видения как разработчиками, так и фирмами-производителями по состоянию дел на 1-ю половину 2001 г. Через несколько лет естественный путь развития сам покажет, получат ли признание микросхемы класса «система на кристалле», какие разрабатываемые архитектурные и идеологи-

ческие решения «выживут» и в какую сторону пойдет развитие рынка ИС.

Одной из важных и первостепенных задач микроэлектроники в настоящее время является создание универсальных микропроцессорных систем на кристалле. Такие сложные ИС класса SoC обычно состоят из трех основных цифровых системных блоков: процессор, память и логика. Процессорное ядро реализует поток управления, когда каждой управляющей программой однозначно устанавливаются последовательности выполнения операций обработки данных, что позволяет задавать один из возможных алгоритмов работы всей ИС. Память используется по ее прямому назначению — хранение кода программы процессорного ядра и данных. Наконец, логика используется для реализации специализированных аппаратных устройств обработки и прохождения данных, состав и назначение которых определяются конечным приложением — потоком данных.

Реальная система на кристалле содержит как минимум все три перечисленных блока, что исключает применение многочисленных отдельных ИС и реализацию интерфейсов связи между ними. Однокристалльное конфигурируемое или программируемое решение, очевидно, является здесь предпочтительной альтернативой, так как допускает оперативное изменение своей внутренней аппаратной структуры и конечного предназначения как на этапе производства, так и в полевых условиях, непосредственно в проекте. Такие ИС были отнесены к группе изделий системного уровня интеграции, но получили другое название — Configurable System on a Chip или CSoC. Поскольку термин CSoC не стандартизован, то существуют и другие названия изделий этого класса — System on Programmable Chip (SoPC), Programmable System on a Chip (PSoC) или просто SoC, что определяется вкусом и желаниями конкретного производителя микросхем. В данной статье мы будем придерживаться термина CSoC.

Что же следует понимать под конфигурируемыми процессорами и под конфигурируемыми системами на кристалле? Хотя термины звучат очень похоже, изделия, которые они обозначают, различны.

Конфигурируемый процессор реализует изделие, которое может быть «подстроено» для конкретного использования в потоке управления. Например, изменяемый набор инструкций процессорного ядра, добавление/исключение аппаратного умножения, программируемое количество состояний внутреннего конвейера и т. д. — все это может быть оптимизировано для каждого конечного приложения. Конфигурируемые процессоры предоставляют пользователям возможность реализовать необходимые черты и особенности устройства без дополнительных капиталовложений. Результатом является оптимизированное, высокопроизводительное и дешевое решение для конкретной задачи. Но для того, чтобы достичь приемлемого значения величины «цена/кристалл», конфигурируемый процессор должен быть реализован как ASIC. Поэтому конечный продукт заведомо пред-

полагает большие объемы производства для компенсации NRE и инженерного труда. Собственно, все современные микропроцессоры и микроконтроллеры, выпускаемые как стандартные изделия в массовых объемах, могут быть как минимум отнесены к группе процессоров с частично конфигурируемой периферией. Компромисс является в этом случае приемлемым: максимальная производительность и минимальная стоимость микросхемы для специфического конечного приложения при значительных начальных финансовых и инженерных инвестициях.

Конфигурируемые процессоры также требуют специализированного набора средств поддержки разработок для создания программного кода проекта. Под специализацией здесь понимается определенный уровень детализации и ориентации под уникальные особенности конечного приложения. При этом популярные средства поддержки, как правило, уже отобраны разработчиками и являются как бы «рафинированным» набором того, что стоит использовать.

Конфигурируемые системы на кристалле реализуют интегральные устройства, объединяющие встроенный процессор, программируемую логику, память и прочие вспомогательные ресурсы и блоки на одном-единственном кристалле. Все эти блоки соединяются между собой внутри кристалла с помощью оптимизированного интерфейса. Ключевой особенностью CSoC является то, что процессор выполнен в виде отдельного, технологически реализованного аппаратного узла и не размещается в массиве программируемой логики. Это позволяет получить производительность, сравнимую с ASIC, и избежать дополнительных вопросов: насколько удачно размещен процессор и насколько эффективно он работает. Кроме того, такой аппаратно реализованный процессор обычно является выверенным, популярным ядром промышленного стандарта с большим количеством доступных средств поддержки разработок.

Какие же решения CSoC реально существуют в настоящее время? Внутри категории CSoC уже появились как минимум две реализации: ASIC-базовые и стандартные.

Производители ASIC — LSI Logic и Lucent Microelectronics — объявили о намерениях активно заниматься проблемами интеграции программируемой логики и изделий ASIC. Такие микросхемы CSoC имеют наивысшую степень системного использования кристалла и допускают изменения в структуре микросхемы как на этапе проектирования, так и в полевых условиях. Дополнительным преимуществом здесь является богатая IP-библиотека готовых периферийных устройств, из которых можно легко и просто выбирать необходимые для проекта узлы. Но ASIC-базовые CSoC устройства — все еще испытывают муки наследия недостатков проектов на ASIC — значительные начальные капиталовложения и длительный цикл разработки. Все основные проблемы интегрирования процессора, периферии и программируемой логики все еще лежат на плечах разработчика. Следует заметить, что по состоянию дел на II квартал

2001 г. еще никто из производителей ASIC не объявил, что отгружает продукцию класса CSoC этой реализации.

Стандартные изделия класса CSoC обеспечивают комбинацию гибкости проектирования и скорости выхода конечной продукции на рынок без привлечения значительных инвестиций на начальном этапе. Это дает большинству разработчиков реальную альтернативу ASIC. Стандартные устройства CSoC, в свою очередь, могут быть разделены на два подкласса — специализированные и общего назначения.

К подклассу специализированных CSoC можно отнести, например, «реконфигурируемый сетевой процессор» фирмы Chameleon Systems, предназначенный прежде всего для рынка телекоммуникаций. Процессор CS2112 имеет встроенное аппаратное ядро ARC, которое используется лишь как контроллер, управляющий процессами на встроенной 128-битной скоростной шине RoadRunner, разделенной для выполнения различных операций. Основой же системы является «программируемая фабрика», которая с помощью шины RoadRunner обменивается потоками данных как с процессорным ядром, так и с другими внешними устройствами по шине PCI. В первом серийно выпускаемом кристалле Chameleon CS2112 «программируемая фабрика» состоит из четырех сегментов, каждый из которых имеет три сектора. Внутри каждого сектора находятся: массив программируемой логики управления, четыре локальных массива памяти с организацией 128×32, двоянный аппаратный умножитель 16×24 и семь 32-битных логических блоков обработки канала, сходных по своим функциональным параметрам с арифметико-логическим устройством. Таким образом, один кристалл CS2112 содержит 84 блока обработки канала, 24 аппаратных умножителя, 48 блоков встроенной памяти общей емкостью 24 Кбайт и программируемую логику управления. Основным преимуществом такого распределения процессорной обработки является эффективная поддержка алгоритмов цифровой обработки сигналов. CS2112 осуществляет 1024-точечное преобразование Фурье за 10 мкс, а также реализует 48-точечный КИХ-фильтр с частотой выборки 125 МГц. Данный продукт рассчитан на применение в мобильной телефонии стандарта CDMA, где необходимо принимать и обрабатывать данные «непосредственно с антенны», что требует большой вычислительной мощности и, следовательно, применения нетрадиционной процессорной архитектуры. Стандартные решения на DSP здесь малоэффективны, хотя те же самые DSP предвсходно работают, например, при построении вокодеров.

Каждый сегмент CS2112 имеет активную и вспомогательную конфигурационные плоскости. Инструкции для изменения архитектуры процессора являются динамически программируемыми: сначала они загружаются во вспомогательную плоскость, а затем активная и вспомогательная конфигурационные плоскости просто переключаются между собой. Это реализует эффект так называемой «элек-

тронной реконфигурации», при котором вся система может изменить свое аппаратное назначение за считанные наносекунды в пределах одного цикла тактового генератора системы. Отсюда и название — «Хамелеон» [6].

В другом подклассе стандартных CSoC (общего назначения) наблюдается самая большая активность. Многие компании уже выпускают такие изделия или объявили о планируемом серийном выпуске микросхем, объединяющих на одном кристалле блок программируемой логики совместно с фиксированным микропроцессорным ядром и памятью (Atmel, Triscend, Quick Logic, Altera, Xilinx, LSI, Lucent, Cypress и др.). Можно отметить 32-разрядные ядра следующих фирм: Altera с процессорными ядрами ARM и MIPS (программа Excalibur), Quick Logic — с ядром MIPS, Xilinx с ядром PowerPC и Triscend со своим вторым семейством A7 (ядро ARM7TDMI). Из систем, базирующихся на 8-разрядных решениях, наибольшего внимания заслуживают микросхемы FPSLIC с ядром AVR RISC производства Atmel, изделия PSoC фирмы Cypress Microsystems с ядром M8C и микросхемы E5 с ядром «turbo» 8032 производства Triscend. Семейство FPSLIC уже достаточно подробно описано в русскоязычной литературе ([7]–[10]) и выпускается с октября 2000 г. Микросхемы семейства E5 серийно производятся фирмой Triscend более двух лет [11]. Изделия Cypress Microsystems семейства CY8C выпускаются со II квартала 2001 г. и примечательны прежде всего тем, что в дополнение к стандартным цифровым программируемым периферийным блокам, они содержат реконфигурируемые аналоговые узлы. Это решение позволяет разработчикам выбирать и конфигурировать необходимые для его задачи цифровые и аналоговые блоки непосредственно на кристалле микросхем PSoC, создавая тем самым реальные производные аналого-цифровых систем сбора/обработки данных для встраиваемых применений [12].

Выпускаемые микросхемы действительно реализуют основную идею SLI. Например, микросхема CSoC семейства E5 выполнена как однокристалльный микроконтроллер с периферийным блоком в виде массива FPGA объемом от 5 до 30 тыс. логических вентилей. Такое изделие микроэлектроники может обеспечить разработчикам встраиваемых систем практически любую специализированную платформу — производную типового процессорного ядра MSC-51 без необходимости заказа как минимум 50 тыс. шт. микросхем для получения заказного ядра с фиксированной под задачу периферией.

Нельзя также обойти вниманием и реализацию идеи реконфигурируемой системы на кристалле на микросхемах FPGA большой емкости (сотни тысяч эквивалентных логических вентилей). Данные изделия являются достаточно привлекательными средствами для достижения программируемого системного уровня интеграции и постепенно начинают конкурировать по производительности с ASIC. Усиливает данное обстоятельство и то, что цены на кристаллы FPGA большой емкости постоянно снижаются, и с каждым годом

широкому кругу разработчиков становится доступным все больший их сортамент.

Две крупнейшие компании, производящие микросхемы программируемой логики FPGA, также объявили о намерении выпускать изделия класса CSoC (или SoPC). Altera Corp. разработала собственную мегафункцию 16/32-разрядного процессора NIOS (программа Excalibur). Корпорация Xilinx планирует встроить на свой кристалл Virtex FPGA процессорное ядро PowerPC. Это ясно демонстрирует серьезность планов на данном сегменте рынка, которые потребуют привлечения значительных ресурсов и инвестиций. Другие производители FPGA также анонсировали свои специализированные продукты класса CSoC, например, с аппаратным ядром PCI. Тем не менее ни одна из этих компаний до сих пор не представила реальное изделие общего назначения класса SLI, что подразумевает наличие на одном кристалле интегрированных блоков памяти, процессора и программируемой логики.

Несмотря на то что программируемость/конфигурируемость микросхем FPGA большой емкости является очень привлекательным фактором, они имеют ряд недостатков.

Во-первых, конечная цена на эти микросхемы все же остается достаточно высокой и не может конкурировать с ценами на такие же изделия, выполненные как ASIC. Это зачастую ограничивает применение FPGA большой емкости для реализации проектов массового назначения, и на их долю остается прототипирование подобных устройств, реализация уникальных проектов и опытных партий.

Во-вторых, длительность цикла разработки. Действительно, применение микросхем FPGA большой емкости позволяет значительно (в 2–3 раза по сравнению с ASIC) сократить время цикла разработки проекта. Тем не менее сложность самих FPGA предполагает большую сложность как самого SLI-проекта, так и его разработки и верификации. Проекты на микросхемах FPGA емкостью уже от ста тысяч эквивалентных вентилях требуют значительных временных затрат для своей разработки. В целях ускорения процесса могут использоваться готовые IP-ядра (Intellectual Property) в виде законченных программных модулей, но процесс имплементации, верификации и симуляции таких больших ядер является сложным и длительным делом.

Конечно, наличие доступных IP-ядер в принципе существенно облегчает разработку проектов SoC, базирующихся на FPGA большой емкости. Мегафункции различных периферийных устройств, типов памяти и стандартных процессорных ядер могут быть приобретены у сторонних фирм и имплементированы на кристалл FPGA как независимые программные узлы. Однако IP-ядра дороги, сложны для интегрирования в проект и зачастую неэффективны в смысле использования ресурсов кристалла. Кроме того, трудность интегрирования и стыковки друг с другом различных IP-ядер, закупленных у разных производителей, может значительно удлинить весь цикл разработки про-

екта. Проблемы в основном концентрируются при построении эффективных интерфейсов между различными ядрами. Опыт показывает, что до половины всех усилий при разработке проекта тратится на стадии интеграции IP-ядер и совместное тестирование, и именно в этой половине накапливаются всевозможные ошибки, которые в дальнейшем приходится устранять. Проблемы множатся, когда проект разбивается между несколькими группами разработчиков: обычно реализация аппаратной части проекта в целом завершается в начальной стадии его создания, а программной части — существенно позже. Поэтому имеет место длительный итерационный процесс разработки конечного изделия.

Следует отметить и неэффективность использования ресурсов кристалла FPGA в смысле реализации проектов CSoC. Архитектура FPGA (Look-Up-Table) действительно удобна для построения потока данных. Тем не менее, поток управления удобнее и эффективнее строится на микропроцессорной архитектуре или на архитектуре CPLD (Sum-of-Products). Реализация задач потока управления на архитектуре FPGA неэффективна с точки зрения имплементации в кристалл. Именно поэтому некоторые производители FPGA вносят в последние поколения семейств микросхем значительные архитектурные изменения. Так, Altera Corp. выпускает семейство APEX, у которого встроенные логические блоки (Embedded Blocks) могут быть сконфигурированы для работы по архитектуре Sum-of-Products (хотя сконфигурированные таким образом блоки и не воспроизводят полноценную структуру макроячейки стандартной CPLD). Включение специализированных логических структур CPLD на такие большие устройства ясно показывает слабость реализации задач потока управления в современных «гомогенных» массивных структурах FPGA.

Наконец, стоит сказать несколько слов о проблеме повышенного энергопотребления. Как известно, энергопотребление имеет три составляющие: статическую, динамическую и системную (ввод-вывод). Последние две играют наиболее заметную роль. Комбинация большого числа логических ячеек для реализации проекта и внутреннее распределенное дерево тактирования требуют большого количества энергии в процессе работы. Следовательно, чем больше ресурсов микросхемы FPGA используется для проекта типа SLI, тем заметнее растет динамическое энергопотребление системы на кристалле общего назначения, выполненной на FPGA. Помимо этого, наиболее значительная часть энергопотребления приходится на долю структуры ввода/вывода — энергия рассеивается каждый раз, когда выходные ключи, работающие на емкостную нагрузку печатной платы, переходят из одного логического состояния в другое. А так как большинство используемых микросхем FPGA большого объема должны соединяться шинами с внешними микропроцессорами и периферийными устройствами, то значительная до-

ля энергии безвозвратно рассеивается драйверами ввода-вывода. Уменьшение общего числа дискретных компонентов в разрабатываемом проекте посредством системного уровня интеграции значительно снижает общее энергопотребление.

В заключение подытожим сказанное

Очевидно, что системы на кристалле, базирующиеся на ASIC, являются в настоящее время наиболее рациональным решением. Любой реализованный ASIC дешевле самого изысканного программируемого или конфигурируемого решения. Однако цикл проектирования изделий этого класса сложен и длителен, а стоимость разработки и верификации проектов остается высокой. И до сих пор не реализована даже частичная конфигурируемость микросхем класса ASIC. Поэтому SLI в полном смысле этого слова еще далека от оптимальной реализации на ASIC, так как не достигнут экстремум многопараметрической зависимости «цена — объем производства — многофункциональность — простота разработки и сопровождения».

Системы на кристалле, базирующиеся на стандартных изделиях программируемой логики традиционных архитектур, являются приемлемой альтернативой ASIC, хотя и проигрывают последним в стоимости и производительности конечного изделия. И поскольку практически все современные системы содержат в себе потоки данных и управления, то реализация системного уровня интеграции на FPGA общего назначения будет неэффективной. Микросхемы FPGA пока еще не являются приемлемым решением для изделий SoC или SLI, а простое увеличение емкости FPGA не есть ценный с практической точки зрения выход.

Сейчас постепенно снижаются требования к объему начальных капиталовложений для заказа и производства ASIC. Так, если в 1998 г. были необходимы начальные инвестиции в изделие ASIC на сумму не менее \$100 тыс., то сейчас многие проекты могут быть реализованы при объеме начальных затрат около \$20 тыс. Количество микросхем с фиксированной архитектурой (в том числе универсальных), с помощью которых в кратчайшие сроки можно «собрать» требуемое конечное изделие, увеличивается. Однако остается общая проблема получения малогабаритного, функционально насыщенного, универсального, малопотребляющего класса микросхем, которые, помимо всего прочего, должны быть еще и реконфигурируемыми. Представьте: один и тот же тип кристалла CSoC может решить несколько задач, например, заменить линейку серийно выпускаемых микроконтроллеров с различными периферийными блоками. А если выпускается несколько разновидностей таких микросхем CSoC с идеологически разными архитектурными особенностями?

Полупроводниковая промышленность должна совместить два в корне различных требования: аппаратный системный уровень интеграции на одном кристалле (ASIC) и временные преимущества для выхода на рынок новой продукции (программируемая логика).

Многие фирмы-производители пытаются реализовать эти требования, предлагая различные компромиссы между темпами выхода на рынок конечных изделий и возможностью последующего конфигурирования системы самим пользователем. Оптимальное решение, которое появится в будущем, должно быть изделием общего назначения, стандартным продуктом, реконфигурируемой системой на кристалле, способным предоставить пользователям качественно новые возможности. С ростом количества производителей микросхем CSoC различных архитектур цены на конечную продукцию будут постепенно снижаться, а ассортимент — расти. Вполне возможно, что когда-нибудь родится и некое «универсальное» решение. ■■■■

Литература

1. Федотов Я., Шука А. Система на кристалле // Электронные компоненты. 2001. № 2. С. 3–5.
2. Mixed-Signal ASIC Solutions // AMI Press, 2000.
3. System-on-Chip // micron AG Press, 2000.
4. Analog and Mixed-Signal ASICs // PREMA Semiconductor Press, 2000.
5. ASIC: Парад технологий Пер. О. Александрова) // Chip News. 2000. № 9. С.8–11.
6. Wirbel L. Reconfigurables hit comms processing // EE Times Reprint. May, 2000.
7. Кривченко И. Системная интеграция в микроэлектронике — FPSLIC // Chip News. 2000. № 3. С. 4–10.
8. Кривченко И. Системная интеграция в микроэлектронике — FPSLIC. Часть 2: FPSLIC — вопросы и ответы // Chip News. 2000. № 4. С. 62–64.
9. Королев Н. ATMEL FPSLIC — элементная база XXI века // Chip News. 2001. № 1. С. 16–19
10. Золотухо Р. System Designer — пакет для разработки устройств на основе FPSLIC // Chip News. 2001. № 2. С. 8–14.
11. Золотухо Р., Кривченко И. Конфигурируемая система на кристалле E5 — первое знакомство // Компоненты и технологии. 2001. № 1. С. 26–29.
12. Программируемые приборы класса «система-на-кристалле» для встраиваемых применений // Компоненты и технологии. 2001. № 2. С. 13.