

Продолжение, начало в № 3/2001

Интерфейс LVDS и его применение

В предыдущей части статьи были рассмотрены общие принципы работы LVDS-канала, его составные части и общие параметры. Сейчас мы продолжим описание рекомендаций по разработке LVDS-интерфейсов. Общие требования и требования к топологии печатных плат были описаны ранее. Теперь приведем рекомендации для оставшихся составных частей LVDS-канала — разъемов и соединительных кабелей.

Юрий Гончаров

ti@scan.ru

Кабели

Соединительные кабели являются важной частью LVDS-канала. От их параметров во многом зависит скорость и надежность передачи данных. При выборе кабеля желательно соблюдать ряд рекомендаций. Всегда надо помнить, что кабель и соединительные разъемы должны образовывать согласованную систему передачи с дифференциальным сопротивлением, максимально приближенным к 100 Ом. Для передачи дифференциального интерфейса LVDS желательно использовать сбалансированные симметричные кабели типа витой пары. Такие кабели позволяют достичь лучшего качества передаваемого сигнала за счет постоянного сопротивления и идентичности влияния внешних наводок, которые подавляются на приемном конце, на витую пару. Кроме того, симметричные пары имеют меньшее излучение, что благоприятно сказывается как на общем уровне наводок системы, так и на качестве передачи за счет снижения уровня перекрестных наводок.

Стандартом LVDS тип и параметры кабеля и соединителей жестко не регламентируются. Однако в нем есть ссылки на сопутствующие документы, определяющие требования к параметрам кабеля, разъемов, разбивки по контактам и т. п.

Выбор типа кабеля во многом зависит от требуемой дальности и скорости передачи. На дистанциях до 0,5 м. подходят практически все типы кабелей. С соблюдением ряда требований, которые будут раскрыты ниже, можно использовать недорогие и популярные плоские кабели (шлейфы) и распространенные в портативных устройствах ленточные кабели.

Плоский кабель (шлейф), хотя и не является идеальным решением для высокоскоростных интерфейсов, однако имеет реальное применение. Для плоского кабеля рекомендации просты и очевидны из рисунка 8. Сигнальные линии одной дифференциальной пары должны располагаться рядом. Между разными парами

помещается разделительный заземленный провод. Не рекомендуется располагать сигнальные линии крайними — для них должно быть сделано обрамление из заземленных проводов. Общая рекомендация — кабель желательно поместить в заземленный экран.

При использовании ленточного кабеля следует соблюдать те же правила, что и для согласованной линии на печатной плате (рис. 6, а).

На дистанциях от 0,5 до 10 м. очень хорошо зарекомендовали себя широко используемые недорогие и доступные кабели типа витая пара — CAT3, CAT5 и CAT5Plus. Получаемые с использованием таких кабелей параметры линии позволяют передавать данные с удовлетворением всех требований стандарта по одной паре со скоростью до 400 Мбит/с на расстояние до 10 м. В качестве примера приведем данные по разбросу фронтов для неэкранированного кабеля CAT5.

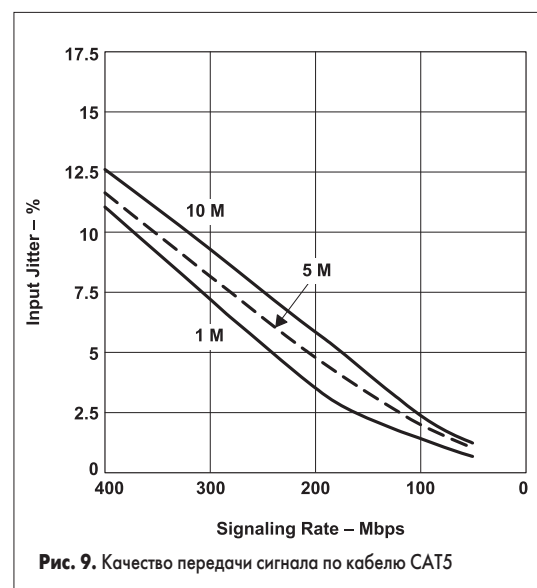


Рис. 9. Качество передачи сигнала по кабелю CAT5

Как видно из рисунка 9, графики дрожания фронтов для разной длины кабеля расположены близко друг от друга и практически параллельны. Очевидно,

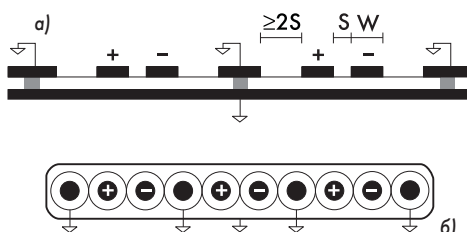


Рис. 8. Плоский кабель (а) и ленточный кабель (б)

но, что для согласованной симметричной линии качество мало зависит от длины линии, а в гораздо большей степени от ее частотных параметров, в данном случае граничной частоты.

Теперь рассмотрим доступность таких кабелей. Кабель типа CAT5 — тот самый кабель, который применяется при построении сетей Ethernet и содержит пять витых пар. Он имеется в продаже и стоит около 0,3 \$ за метр. Если по одной паре можно обеспечить передачу на скорости до 400 Мбит/с, то скорость передачи по пяти парам эквивалентна практически 2 Гбит/с на расстояние 10 м. Это данные для базового типа кабеля CAT5 с параметрами, определенными до 100 МГц, а ведь уже существуют кабели CAT5+ с параметрами, определенными до 350 МГц, и кабели типа CAT6. Последний тип кабелей выпускается во всевозможных модификациях с экранированием и без, также для различных условий эксплуатации. Его использование также подразумевает наличие разнообразного и массово выпускаемого ассортимента разъемов и сопутствующих монтажных материалов и инструментов, а также наличие наработанных решений по разводке и монтажу.

Еще одним менее распространенным, но применяемым в скоростных решениях является попарно экранированный (twin-ax) кабель (рис. 10)

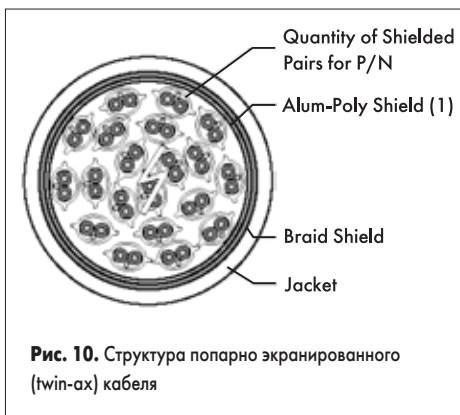


Рис. 10. Структура попарно экранированного (twin-ax) кабеля

Он обеспечивает большее разделение пар и лучшие условия передачи, что позволяет достигать предельно возможных для стандарта значений скорости, дальности и надежности передачи.

Приведенные данные касаются кабеля, который является важной, но одной из составляющих LVDS-канала. Следует помнить, что и остальные части — разводка платы и разъемы, должны быть выдержаны в рамках требований стандарта.

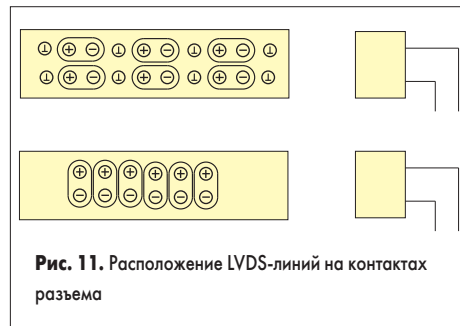
Разъемы

При построении LVDS-линок можно использовать различные типы соединительных разъемов. Конкретный тип разъема определяется требуемыми параметрами линии, скоростью передачи и типом используемого кабеля.

Необходимо учитывать, что LVDS — скоростной интерфейс, использующий достаточно высокие частоты, и поэтому требуется выбирать соответствующие разъемы. Рекомендуется группировать пары LVDS-линий для

уменьшения как внешних наводок на LVDS-канал, так и электромагнитных излучений. LVDS — дифференциальный интерфейс, и оба его провода должны располагаться в максимально идентичных условиях.

Далее отметим характерную именно для LVDS особенность выбора расположения сигнальных линий на контактах разъема — различные выводы разъемов могут иметь различную длину, что приводит к потенциальным искажениям LVDS-сигнала, как показано на рис. 11. При построении LVDS-линий, особенно скоростных, рекомендуется выбирать для проводов одной пары максимально идентичные по длине выводы.



На разъеме (см. рис. 11) LVDS-линии расположены правильно, а на нижнем разнице в длине выводов разъема может вызвать потенциальные искажения.

В настоящее время существуют даже специально разработанные для LVDS разъемы, у которых выводы разбиты на пары и разделены экранирующими контактами. На рис. 12 показан пример такого разъема, выпускаемого фирмой TERADYNE.

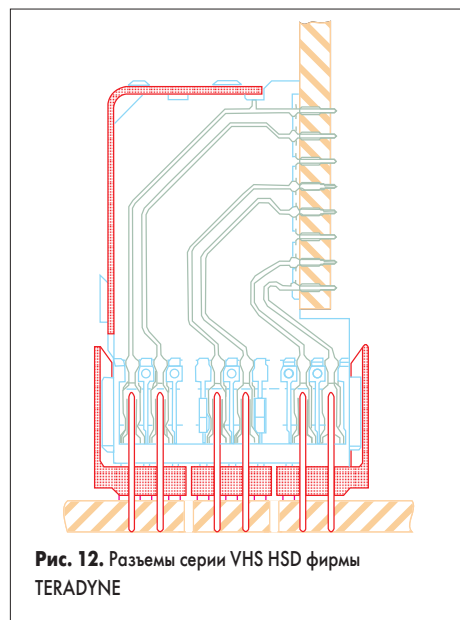


Рис. 12. Разъемы серии VHS HSD фирмы TERADYNE

Как иллюстрацию влияния приведенных выше правил приведем пример тестовых испытаний, проведенных фирмой AMP для своих разъемов серии MICTOR. При этом тестировании проводились оценки взаимовлияния LVDS-пар при различном взаимном расположении их на разъеме. На рис. 13 показаны три варианта расположения LVDS-пар на разъеме.

Для каждого из трех случаев измерялся уровень взаимных наводок на ближнем и дальнем конце кабеля, которые и показаны на

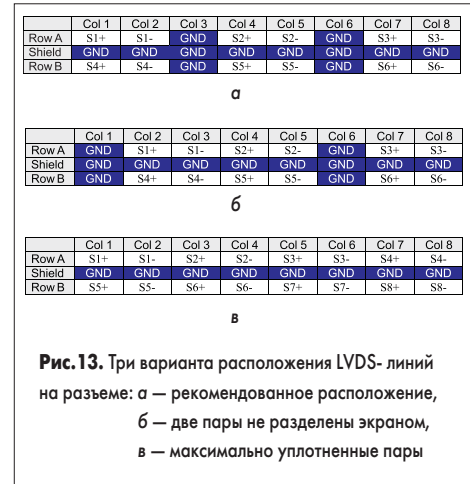


Рис. 13. Три варианта расположения LVDS-линий на разъеме: а — рекомендованное расположение, б — две пары не разделены экраном, в — максимально уплотненные пары

рис. 14. При этом на соседние пары подавались сигналы со сдвигом 0,05 нс амплитудой 400 мВ и временем нарастания/спада (1/9) 0,25 нс.

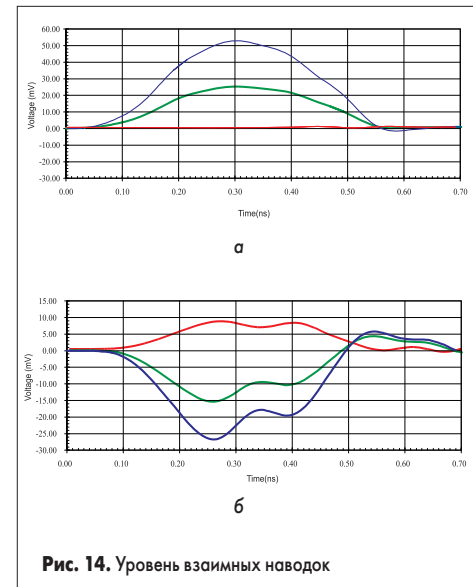


Рис. 14. Уровень взаимных наводок

На рис. 14, а показаны уровни наводок на ближнем и на рис. 14, б — на дальнем конце кабеля. Красным цветом выделена кривая дифференциального шума для случая расположения LVDS-линий, как показано на рис. 13, а; зеленым цветом — для случая показанного на рис. 13, б; синим цветом — на рис. 13, в.

Из графиков видно, что несоблюдение рекомендаций по расположению и экранированию LVDS-линок увеличивает уровень перекрестных наводок в несколько раз, это существенно снижает возможную скорость передачи данных по каналу.

Подача и снятие потока данных

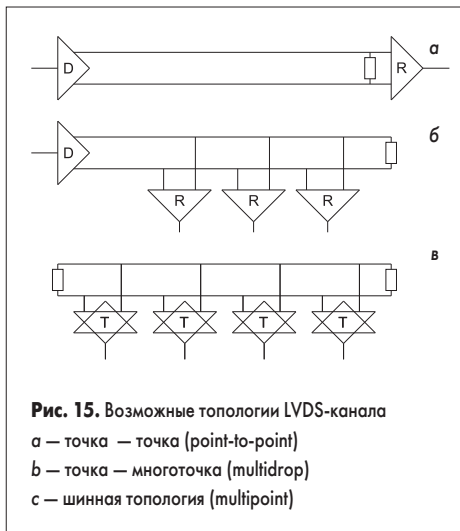
Еще одним из факторов, определяющих быстродействие LVDS-интерфейса, а также одной из проблем разработки скоростных каналов является проблема подвода потока данных, как правило, по-обычному TTL или LVTTTL-интерфейсу к LVDS-передатчику. Для решения этой проблемы уже выработан ряд технологических приемов. Во-первых, наборы для построения LVDS-каналов строятся уже не на базе отдельных LVDS-передатчиков, а на базе микросхем сериализаторов — параллельно-последовательных преобразователей, преобразующих сигналы от нескольких

параллельно подводимых линий в один высокоскоростной LVDS-канал. На приемном конце, в свою очередь, устанавливается десериалайзер — чип обратного преобразования из последовательного канала в параллельный. Использование, например, 10-разрядного сериалайзера позволяет при канале со скоростью 622 Мбит/с снизить частоту подводимых данных до 62,2 МГц, что вполне приемлемо с точки зрения использования TTL-интерфейса.

Еще одним вариантом решения проблемы подачи и снятия данных для LVDS является интеграция LVDS-приемников и передатчиков непосредственно в состав устройств источников и приемников данных. Так, производитель программируемой логики фирма Xilinx интегрирует в состав FPGA последних семейств определенное количество LVDS-портов. Такой вариант имеет и еще одно функциональное преимущество: сочетание в одном корпусе программируемой логики и LVDS-интерфейсов позволяет легко выполнять построение LVDS-каналов требуемой архитектуры, скорости и типа внешнего интерфейса.

Шинные LVDS-решения

Кроме передачи точка — точка, топология интерфейса LVDS предусматривает еще ряд возможных топологий, показанных на рис. 15.



На рис. 15, а показана базовая топология точка — точка, которую мы уже рассматривали ранее. На одну линию можно подключить не один, а несколько приемников при одном LVDS-передатчике и получить топологию точка — многоточка (multidrop), показанную на рис. 15, б. При этом линия терминируется на одном приемном конце.

Возможность подключения на одну пару нескольких приемников и нескольких передатчиков позволяет организовывать на базе LVDS-стандарта шинные решения с использованием всех его преимуществ. На рис. 15, в каждая линия шины представляет собой согласованную 100-омную линию с терминаторами на концах. На эту линию подключается несколько LVDS-приемников и несколько LVDS-передатчиков. При таком включении по одной паре LVDS возможна организация двухстороннего полудуплексного канала, то есть в каждый момент времени активен толь-

ко один из передатчиков. Для удобства построения шин выпускаются микросхемы, которые включают в себя и передатчик и приемник для каждой пары внешних LVDS-выводов.

Применение LVDS

Рассмотрев особенности построения самих LVDS-каналов, приведем несколько конкретных примеров LVDS-решений.

Скоростной многоканальный LVDS-линк на базе FPGA Virtex-E фирмы Xilinx

Для примера приведем структуру построения скоростного 622 Мб/с LVDS-канала на базе ПЛИС Xilinx серии Virtex-E. Особенностью данного примера является передача параллельного потока данных, непосредственно между ПЛИС Xilinx с использованием встроенных LVDS-приемопередатчиков.

На рис. 16 показана схема построения законченного LVDS-канала из двух каналов данных по 622 Мбит/с и одного тактового сигнала частотой 311 МГц. При передаче используются оба фронта тактового сигнала. Задержки сигнала такта и данных одинаковы, поскольку эти сигналы генерируются одинаковыми мультиплексорами. Терминирование передатчиков со стороны источника приводит уровни в полное соответствие со стандартом LVDS и согласует выходы с используемой в данном примере 50-омной несимметричной или 100-омной симметричной линией. Параллельные терминаторы на приемном конце в соответствии со стандартом LVDS представляют собой 100-омные резисторы (рис. 17).

Для обеспечения лучших условий приема тактовый сигнал задерживается на 1,1 нс с использованием специальной разводки платы или дополнительного внешнего буфера с соответствующей задержкой.

На приемном конце сигнал принимается дифференциальными LVDS-приемниками и подается на триггеры, которые защелкивают данные по принятому тактовому сигналу частотой 311 МГц.

Отметим, что использование такой высокой скорости передачи требует весьма тщательного подхода к выполнению схемы и к разводке печатной платы.

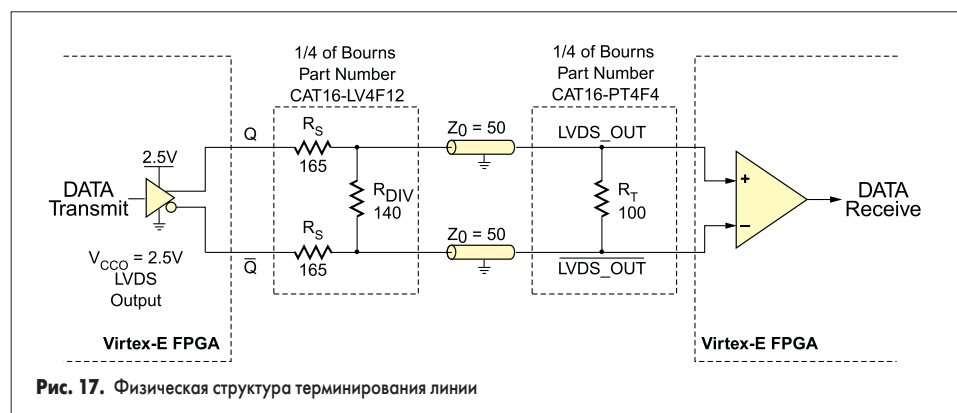
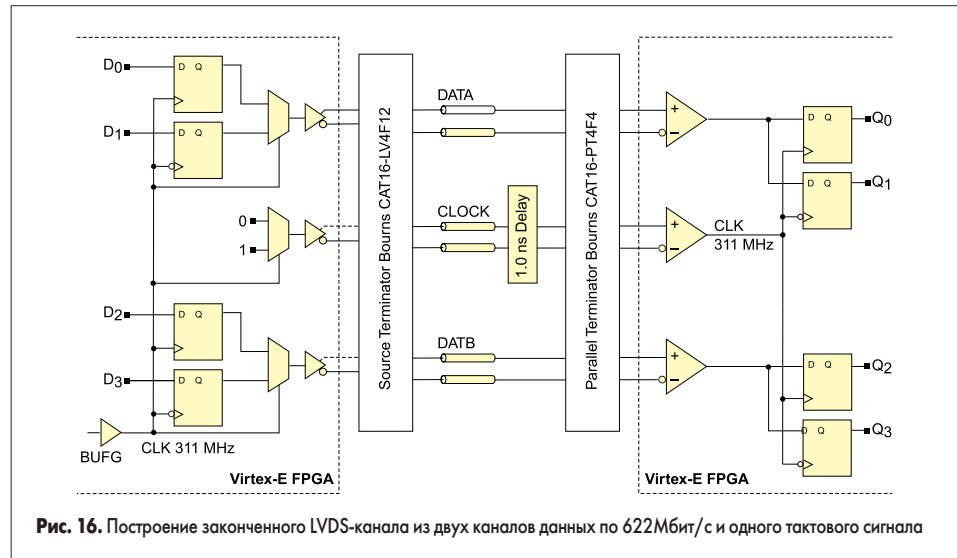
Полное описание приведенного выше примера доступно на FTP-сервере фирмы Xilinx: <ftp://ftp.xilinx.com/pub/applications/xapp/xapp233.zip>

Благодаря своим высоким характеристикам интерфейс LVDS находит все большее применение в бюджетных разработках. Все большей популярностью пользуются наборы решений для замены параллельных TTL-линий высокоскоростным последовательным LVDS-каналом. Примером такого решения может служить набор MuxIt, выпускаемый Texas Instruments. Набор включает в себя три микросхемы:

- передатчик сериалайзер SN65LVDS151;
- приемник десериалайзер SN65LVDS152;
- умножитель частоты SN65LVDS150.

На рис. 18 приведен простейший базовый вариант структуры системы на базе набора MuxIt.

Передатчиком SN65LVDS151 от 4 до 10 разрядов данных преобразуются в последова-



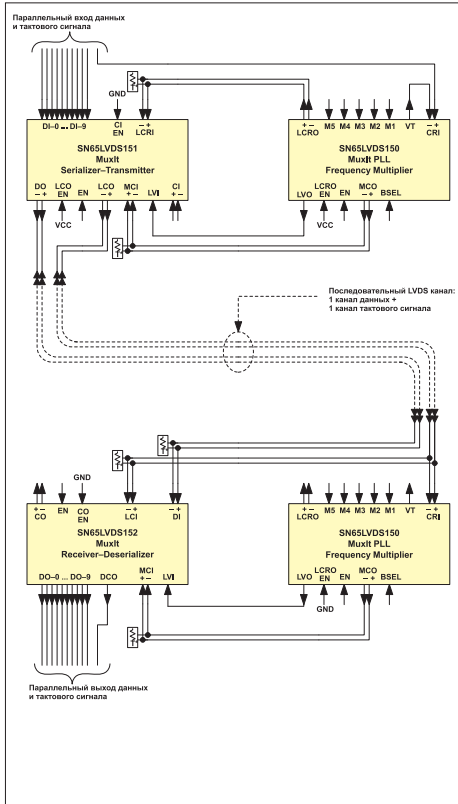


Рис. 18. Базовый вариант базового LVDS-канала

Параллельный тактовый сигнал используется умножителем частоты SN65LVDS150 для генерирования высокочастотного тактового сигнала, который используется для передачи данных и передается на приемный конец системы по отдельному LVDS-линку. Сигналы M1...M5 используются для определения количества разрядов данных, преобразуемых в LVDS-канал. Параллельные данные загружаются в сдвиговый регистр передатчика по низкочастотному тактовому сигналу. Из сдвигового сигнала данные выдаются в LVDS-линк по синтезированному умножителем частоты высокочастотному тактовому сигналу.

На приемном конце канала данные по принятому высокочастотному тактовому сигналу загружаются в сдвиговый регистр приемника SN65LVDS152, где приводятся к параллельному виду и выдаются на параллельные выходы данных D0 — D9. Принятый тактовый сигнал также используется умножителем частоты SN65LVDS150 для восстановления исходного низкочастотного тактового сигнала.

Компоненты набора MuxIt образуют законченное решение для преобразования параллельной шины в LVDS-канал и обратно.

Показанная на рис. 18 конфигурация компонентов набора является простейшей базовой, но не единственной возможной конфигурацией канала. Умножитель частоты допускает коэффициент умножения до 40, что позволяет последовательно объединять в один канал до 4 сериалайзеров, преобразуя в один последовательный канал 40-разрядную параллельную шину. Кроме того, возможно параллельное подключение нескольких сериалайзеров и десериалайзеров для образования единого более скоростного линка с несколькими каналами данных и одним тактовым каналом. Сочетание параллельного и последовательного подключения элементов набора поз-

воляет подобрать оптимальную конфигурацию системы для получения оптимального сочетания пропускной способности канала и количества линий передачи.

Компоненты набора MuxIt могут поддерживать и многоточечный шинный режим работы.

Более подробную информацию по набору MuxIt можно получить на сервере TI по адресу <http://www.ti.com/sc/docs/products/msp/interface/muxit/overview.htm>

Существуют и одночиповые решения, рассчитанные на фиксированную конфигурацию LVDS-канала. Примером такой пары для передачи точка — точка до 28 параллельных линий по пяти LVDS-каналам может служить пара из передатчика/сериалайзера SN65LVDS93 и приемника/десериалайзера SN65LVDS94.

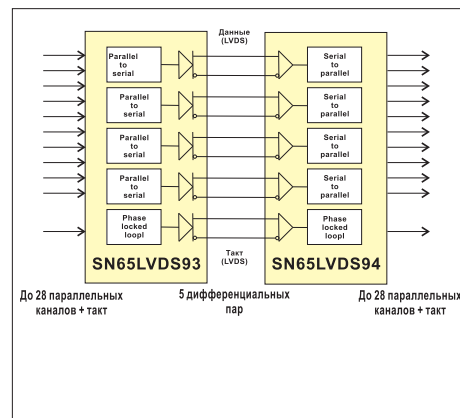


Рис. 19. Канал 1,82 Гбит/с на базе SN65LVDS93/94

Совместно эти две микросхемы образуют канал со скоростью передачи до 1,82 Гбит/с (именно 1,82 Гигабита в секунду, то есть 227,5 Мегабайта в секунду). При этом входная тактовая частота параллельной шины может достигать 65 МГц. Микросхемы SN54LVDS93/94 используют питание напряжением 3,3 В, но при этом их входы являются совместимыми с уровнями TTL- логики 0,5 В. Типичная потребляемая мощность в рабочем режиме составляет около 250 мВт.

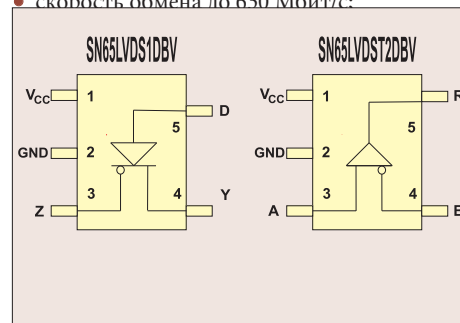
Более подробную информацию по микросхемам SN65LVDS93/94 можно получить на сервере TI по адресам:

<http://focus.ti.com/docs/prod/folders/print/sn65lvds93.htm> и <http://focus.ti.com/docs/prod/folders/print/sn65lvds94.htm>.

Еще одним интересным решением по интеграции LVDS-каналов является предлагаемый TI набор из одиночных LVDS-приемника и LVDS-передатчика, каждый из которых выпускается в корпусе SOT-23, — SN65LVDS1/S2/T2 (рис. 20).

Основные параметры передатчика:

- возможность горячего подключения;
- скорость обмена до 630 Мбит/с;



- типичная потребляемая мощность на частоте 200 МГц составляет 25 мВт;
- задержка передачи сигнала 1,7 нс;
- 5В-совместимые входы.

Основные параметры приемника:

- встроенный терминирующий резистор на 100 Ом;
- защита от обрывов по входу;
- скорость обмена до 400 Мбит/с;
- время задержки распространения сигнала — 1,7 нс.

Приемник и передатчик этой серии представляют собой законченные узлы, которые позволяют преобразовать к LVDS любую, даже одиночную линию.

Более подробную информацию по LVDS-решениям от TI, включающую в себя описание интерфейса, компонентов, рекомендации по разработке и отчеты по применению, можно найти на сервере TI в разделе «Интерфейсы» по адресу <http://interface.ti.com>. Там же можно найти информацию по множеству других интерфейсных микросхем от TI.

Свежие новости и обзоры по компонентам Texas Instruments на русском языке, а также информацию по доступности образцов новейших компонентов можно получить на сервере <http://www.texas.ru>.

Список литературы:

1. Low-Voltage Differential Signaling (LVDS) Design Notes <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla014a.htm>.
2. Reducing Electromagnetic Interference (EMI) With Low Voltage Differential Signaling (LVDS) <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla030b.htm>.
3. Slew Rate Control of LVDS Circuits <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla034a.htm>.
4. Interface Circuits for TIA/EIA-644 (LVDS) Design Notes <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla038a.htm>.
5. Performance of LVDS with Different Cables <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla053h.htm>.
6. LVDS Multidrop Connections <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla054h.htm>.
7. Skew Definitions <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla060h.htm>.
8. Measuring Crosstalk in LVDS Systems <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla064h.htm>.
9. Terminating LVDS Transmission <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla066h.htm>.
10. Comparing Bus Solutions <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla067h.htm>.
11. Solving Noise Problems Using Low Voltage Differential Signaling <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla073h.htm>.
12. Application report: Jitter Analysis <http://www.ti.com/sc/docs/pseheets/abstract/apps/slla076h.htm>.