

«Вам и не снилось!..»

Обзор рынка цифровых сигнальных процессоров

Электроника развивается сегодня такими темпами, что порой нелегко бывает отслеживать передовой уровень достижений ведущих мировых производителей. Кажется, только вчера начали говорить о субмикронной технологии, о проектных нормах в 0,8 мкм, об одном миллионе транзисторов на кристалле, а сегодня в планах передовых компаний на электронном рынке — технология 0,075 мкм и свыше 100 млн транзисторов на кристалл. И не в неопределенном будущем, а в недалеком 2005 году (www.ti.com/sc/techinnovations).

Елена Ванина

Александр Смирнов

Елена Братцева

ww@inlinegroup.ru

Уровень развития технологической базы оказывает определяющее влияние на успехи в развитии все более отчетливо выделяющегося направления электронной индустрии — производства цифровых сигнальных процессоров — ЦСП (Digital Signal Processor — DSP). В русскоязычной литературе встречается равнозначная аббревиатура ЦПОС — цифровой процессор обработки сигналов. Какое из двух сокращений приживется — покажет время. Но оба они определяют основную суть данного изделия — высокоэффективная обработка сигналов, представленных в цифровой форме. Необходимость появления специализированных процессоров для обработки сигналов (часто в реальном масштабе времени) была вызвана, с одной стороны, недостаточной эффективностью традиционных микропроцессоров, а с другой стороны, их определенной избыточностью при решении достаточно узкого класса задач (особенно при реализации встроенных систем). Моментом появления первого ЦСП принято считать 1982 год, когда компания Texas Instruments

(TI) начала выпуск кристаллов TMS32010, имевших рекордную для того времени производительность в несколько MIPS (миллионов инструкций в секунду). Вскоре о производстве ЦСП заявили также фирмы Analog Devices, Motorola, AT&T (Lucent Technologies) и некоторые другие. Первые ЦСП создавались при использовании технологических норм около 1,2 мкм и в большинстве случаев предназначались для применения в военной индустрии. Но по мере развития технологии, вследствие совершенствования архитектуры ЦСП и сокращения их стоимости область применения сигнальных процессоров существенно расширилась и охватывает сегодня весь спектр приложений, где требуется высокопроизводительная обработка больших массивов данных.

Говоря об игроках рынка ЦСП, следует подчеркнуть, что за рамками данной статьи остаются многие достаточно известные компании (например, Samsung), имеющие в своих портфелях производимой продукции цифровые сигнальные процессоры. Таких компаний достаточно много, но принадлежа-

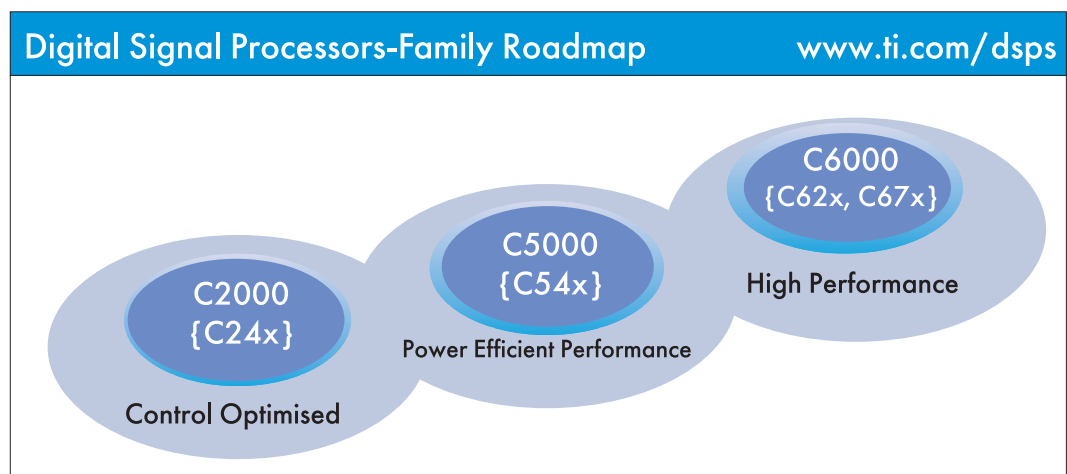


Рис. 1

щая им доля рынка столь невелика, что они не в состоянии сколько-нибудь серьезно влиять на процессы развития рынка в целом. Действительно, по данным журнала DataQuest, около 95 % мирового рынка ЦСП принадлежало в 1999 году четырем ведущим производителям. Общеизвестным лидером по объему продаж является компания Texas Instruments, которая за последние три года увеличила свою долю с ~45 % до 48 %. Продукция компании хорошо известна в России и представлена как западными дистрибьюторами, работающими на рос-

ных особенностей и будут рассмотрены в данной статье.

Процессоры компании Texas Instruments

Три платформы ЦСП Texas Instruments — TMS320 `C2000, `C5000 и `C6000 призваны перекрыть весь диапазон возможных применений, предоставляя самые широкие возможности выбора по критерию «производительность/стоимость/потребляемая мощность» (рис. 1 — жур-

встроенных приложений, отличается развитой периферией ЦСП и невысокой стоимостью. Сегодня серийно выпускается семейство 16-разрядных ЦСП TMS320C24xx, основные параметры процессоров которого приведены в табл. 1. Данные ЦСП оптимизированы под цифровое управление электродвигателем, так как имеют в своем составе, помимо стандартных периферийных устройств, встроенное АЦП (до 16 каналов с временем выборки до 500 нс), а также специализированный модуль менеджера событий (до 10 устройств сравне-

Таблица 1

ЦСП	RAMx 16	ROMx 16	Flashx 16	Timer	W/dtimer	CMP/PWM	Cap/QEP	A/D Ch /Time us	CAN	I/O Pins	SPI	MIPS
TMS320F240	544	-	16K	3	1	9/12	4/2	16 / 6.6	-	28	1	20
TMS320C240	544	16K	-	3	1	9/12	4/2	16 / 6.6	-	28	1	20
TMS320F241	544	-	8K	2	1	5/8	3/2	8 / 0.85	1	26	1	20
TMS320C242	544	4K	-	2	1	5/8	3/2	8 / 0.85	-	26	-	20
TMS320F243	544	-	8K	2	1	5/8	3/2	8 / 0.85	1	32	1	20
TMS320LF2407	2.5K	-	32K	4	1	10/16	6/4	16 / 0.5	1	41	1	40
TMS320LF2406	2.5K	-	32K	4	1	10/16	6/4	16 / 0.5	1	41	1	40
TMS320LF2402	544	-	8K	2	1	5/8	3/2	8 / 0.5	-	21	-	40
TMS320C28xx	x	x	x	x	x	x	x	x	x	x	x	400

Таблица 2

ЦСП	ОЗУx 16	ПЗУx 16	McBSP	ПДП	Параллельн. порт	Таймер	Цикл. нс	MIPS	Ядро, В	Периф, В
TMS320C542-40	10K	2K	BSP/TDM	-	HPI/8	1	25	40	5	5
TMS320UC5402-80	16K	4K	2	6	HPI/8	2	12.5	80	1.8	1.8
TMS320VC5402-100	16K	4K	2	6	HPI/8	2	10	100	1.8	3.3
TMS320VC5409-100	32K	16K	3	6	HPI/8	1	10	100	1.8	3.3
TMS320VC5410-120	64K	16K	3	6	HPI/8	1	8.3	120	2.5	3.3
TMS320VC5416-160	128K	16K	3	6	HPI/8	1	6.25	160	1.5	3.3
TMS320VC5420-200	200K	-	6	6	HPI/16	2	10	200	1.8	3.3
TMS320VC5421-200	256K	4K	6	6	HPI/16	2	10	200	1.8	3.3
TMS320VC5510-200	160K	16K	3	6	HPI/16	2	5	400	1.6	3.3
TMS320C55xx	xx	x	x	x	xx	x	2.5	800	0.9	x

сийском рынке, так и отечественной компанией СКАНТИ-Рус (texas@inlinegroup.ru), являющейся прямым бизнес-партнером TI в России.

Производителем номер два на мировом рынке ЦСП является компания Lucent Technologies, бывшее подразделение компании AT&T. Имея около 28 % мирового объема продаж, компания мало известна в России, во многом благодаря тому, что выпускаемые ею ЦСП имеют достаточно узкую специализацию под конкретные телекоммуникационные приложения и не поставляются на массовый рынок. Авторам неизвестны дистрибьюторы, продающие ЦСП Lucent Technologies в России.

На третьем месте по объему продаж в 1999 году находилась компания Analog Devices (ADI) с 13 % рынка. Компания известна своей агрессивной политикой и добилась определенных успехов в конкуренции с TI на российском рынке, где активно работают два российских дистрибьютора — фирмы «Аргуссофт» (components@argussoft.ru) и «Автекс» (info@autex.ru). ЦСП производства ADI особенно эффективны при вычислениях с плавающей запятой и при построении многопроцессорных систем. Их архитектура будет рассмотрена более подробно.

Компания Motorola в 1999 году имела около 12 % рынка ЦСП, идя вплотную за ADI. В России компания представлена официальными западными дистрибьюторами и российской компанией «Гамма» (gamma@vyborg.ru). ЦСП компании Motorola имеют ряд интерес-

нал Strategic DSP Platform Product Guide 2/00). В рамках каждой платформы существуют программно совместимые семейства ЦСП, отличающиеся технологией изготовления кремния. Это серийно выпускаемые семейства TMS320C24xx, TMS320C54xx, TMS320C62xx и TMS320C67xx, а также объявленные весной 2000 года семейства TMS320C28xx, TMS320C55xx и TMS320C64xx.

Платформа `C2000 предназначена для решения задач управления и для разработки

ния, до 16 ШИМ, до 6 устройств захвата и до 4 квадратурных кодировщиков).

Еще одно назначение этих процессоров — возможная замена микроконтроллеров в стандартной связке ЦСП — контроллер и интеграция всех выполняемых функций в одну микросхему. ЦСП семейства `C24xx имеют производительность 20–40 MIPS. Важным их преимуществом является наличие встроенной флэш-памяти емкостью до 32 К слов с возможностью аппаратной защиты блоков ин-

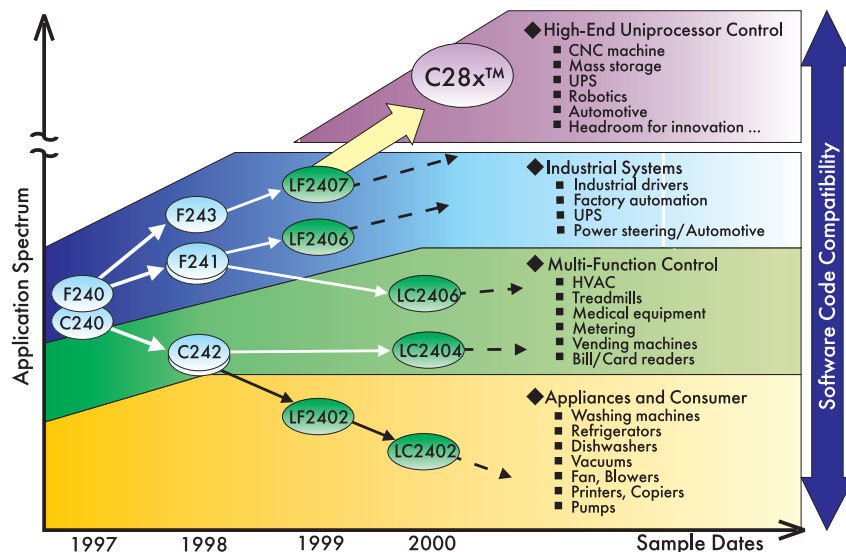


Рис. 2

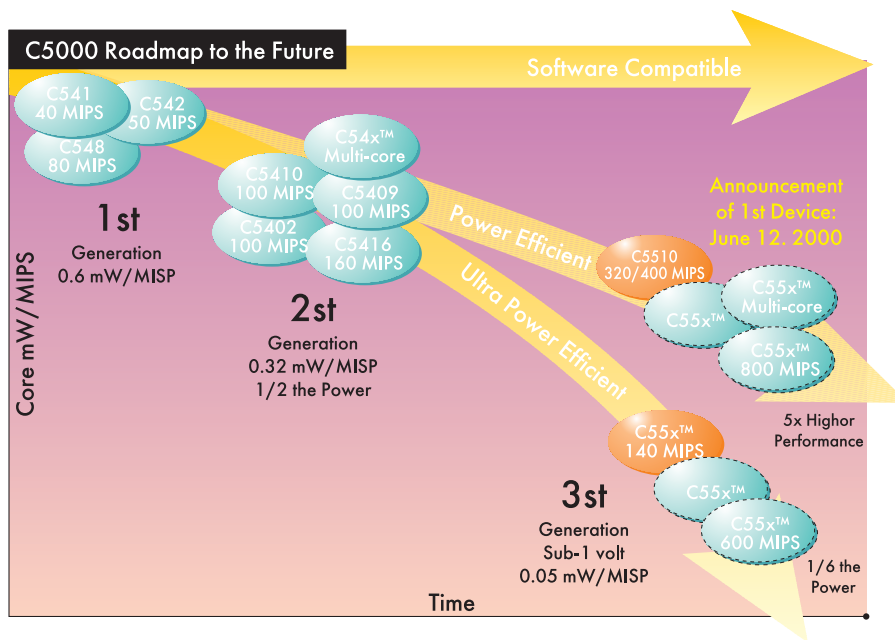


Рис. 3

формации. Запись во флэш-память может осуществляться как через JTAG-порт, так и через стандартный последовательный интер-

По оценкам специалистов TI С-компилятор будет в среднем на 25 % эффективнее существующих сегодня компиляторов для RISC-про-

основные характеристики данного серийно выпускаемого семейства.

Семейство 'C54xx интересно наличием встроенного ОЗУ большой емкости (до 256К слов), возможностью чтения двух операндов и записи одного результата в одном такте ЦПУ, наличием аппаратного ускорителя Виттерби, многоканального контроллера прямого доступа к памяти (ПДП), нескольких многоканальных буферизованных последовательных портов (McBSP) и, конечно, минимальным на рынке энергопотреблением. Так, TMS320VC5402 в активном режиме рассеивает всего 60 мВт при производительности 100 MIPS. Интересны также многопроцессорные ЦСП ('VC5420 и 'VC5421), каждый из которых объединяет 2 ядра 'VC5410. Данные ЦСП отличаются организацией внутренней памяти.

В табл. 2 приведены также характеристики первого представителя семейства 'C55xx — ЦСП TMS320VC5510. Этот однопроцессорный кристалл включает 160 К слов ОЗУ и имеет быстродействие 400 MIPS (цикл равен 5 нс). В состав ЦПУ добавлен второй умножитель, дополнительное АЛУ, добавлены новые шины, расширен генератор адреса. У программиста появилась возможность гибко управлять энергопотреблением, программно отключая отдельные блоки ЦПУ и периферии. В результате этого, а также благодаря переходу на технологию 0,1 мкм энергопотребление нового семейства составит всего 0,05 мВт/MIPS, делая эти ЦСП наиболее привлекательными для портативных устройств. Этому же способствует высокая плотность программного кода, во многом обусловленная переменной длиной команды (8–48 разрядов) нового семейства.

На рис. 3 показаны перспективы развития ЦСП платформы 'C5000.

Платформа 'C6000 призвана обеспечить максимальную производительность для приложений, требующих предельных скоростей вычислений как с фиксированной, так и с плавающей запятой. За первое отвечает семейство

Таблица 3

ЦСП	ОЗУ-данные	ОЗУ-адреса	McBSP	ПДП	Параллельный порт	Timer	MIPS	Цикл, нс	MIPS	Вт
TMS320C6201-200	64KB	64KB	2	4	HPI/16	2	200	5	1600	1.3
TMS320C6202-250	128KB	256KB	3	4	Ехр/32	2	250	4	2000	2.1
TMS320C6203-300	512KB	384KB	3	4	Ехр/32	2	300	3.3	2400	1.3
TMS320C6204-200	64KB	64KB	2	4	Ехр/32	2	200	5	1600	0.8
TMS320C6205-200	64KB	64KB	2	4	PCI/32	2	200	5	1600	0.8
TMS320C6211-150	4/64KB	4/64KB	2	16	HPI/16	2	150	6.7	1200	0.9
TMS320C6701-167	64KB	64KB	2	4	HPI/16	2	167	6	1 GFLO	1.4
TMS320C6711-150	4/64KB	4/64KB	2	16	HPI/16	2	150	6.7	900 MFLO	1.1
TMS320C64xxx	xx	xx	x	x	xx	x	1100	x	8800	<4

Таблица 4

ЦСП	RAMx32	ROMx32	Адрес	Timer	ПДП	Порт	Цикл	MIPS	Корпус
TMS320C30-40	2K	4K	16M	2	1	2	50	40	PGA-181
TMS320C30-50	2K	4K	16M	2	1	2	40	50	PGA-181
TMS320C31-40	2K	-	16M	2	1	1	50	40	QFP-132
TMS320C31-50	2K	-	16M	2	1	1	40	50	QFP-132
TMS320C31-60	2K	-	16M	2	1	1	33	60	QFP-132
TMS320C32-50	512	-	16M	2	2	1	40	50	QFP-144
TMS320C32-60	512	-	16M	2	2	1	33	60	QFP-144
TMS320VC33-120	34K	-	16M	2	1	1	17	120	TQFP-144
TMS320VC33-150	34K	-	16M	2	1	1	13	150	TQFP-144

фейс, что позволяет перепрограммировать ЦСП, установленный в конечное изделие. Варианты ЦСП с масочным ПЗУ (TMS320C24xx) стоят от \$2 (w ww.ti.com) и позволяют в ряде случаев реально потеснить стандартные микроконтроллеры в их традиционных областях применения.

Семейство TMS320C28xx, первые образцы которого ожидаются в начале 2001 года, будет иметь производительность до 400 MIPS. В состав ядра будет включен умножитель 32*32 разряда, атомарное устройство чтения/модификации/записи (за 1 такт), адресное пространство будет расширено до 8 Гбайт, а внутренние шины — до 32 разрядов, время реакции на прерывание составит всего 20–40 нс.

Для отладки предусмотрена система отображения данных в реальном времени с темпом обмена свыше 20 Мбит/с. Перспективы развития ЦСП платформы 'C2000 показаны на рис. 2.

Платформа 'C5000 — мощные процессоры, использующие арифметику с фиксированной запятой. Они ориентированы на рынок портативных устройств и мобильной связи. ЦСП семейства TMS320C54xx имеют высокую производительность (до 200 MIPS) и рекордно низкое энергопотребление (до 0,32 мВт/MIPS). При этом массовое использование технологии 0,18 мкм позволило снизить стоимость отдельных ЦСП до \$5 при производительности 100 MIPS (w ww. ti.com). В табл. 2 приведены

процессоры, имеющие архитектуру «широкого командного слова» (VLIW — Very Large Instruction Word). На исполнение одновременно выдается 8 32-разрядных команд (256 бит), которые выполняются на 8 независимых функциональных устройствах (2 умножителя и 6 АЛУ). Благодаря эффективному С-компилятору процесс распараллеливания не требует участия программиста и выполняется на этапе трансляции. До 80 % кода пишется на С, при этом существует оптимизатор ассемблера, позволяющий дорабо-

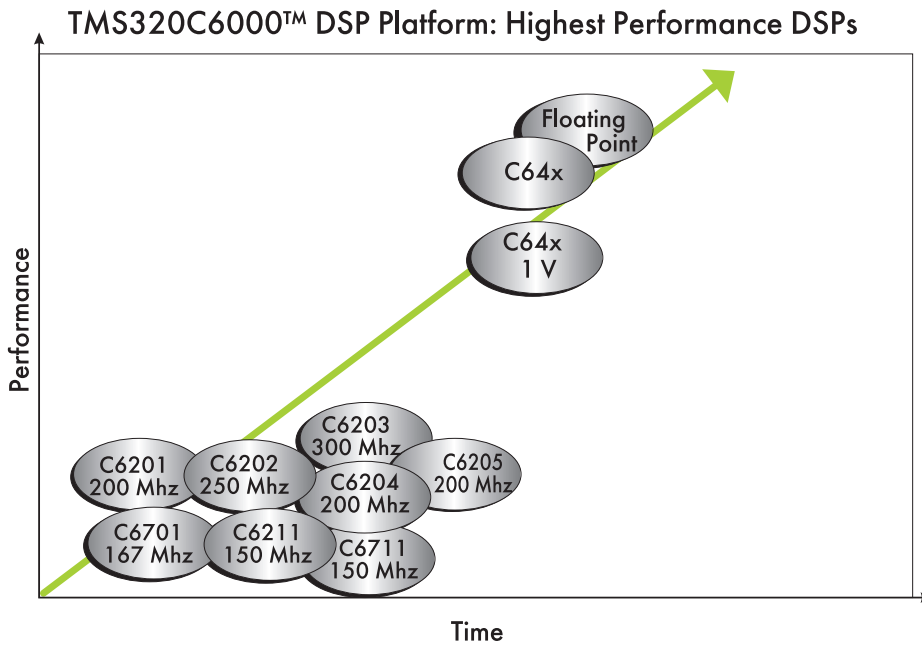


Рис. 4

30 Years of Signal Processing: 4 Generations of ADI DSP

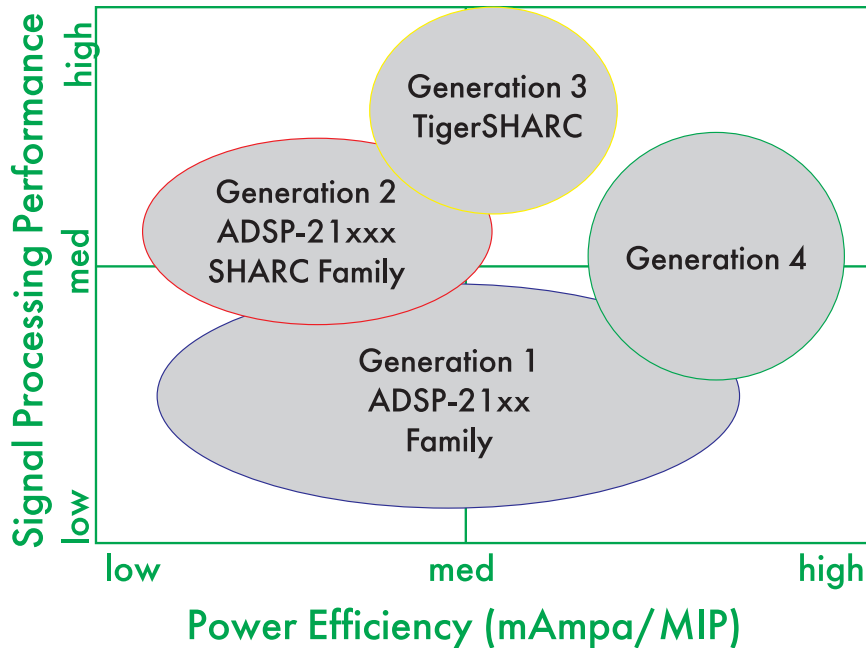


Рис. 5

Таблица 5

Модель	Описание
ADSP-21161N Low-cost SHARC	100 МГц, 600 MFLOPs, 3.3 В I/O (1.8 В для ядра), 32/40 бит с плавающей точкой, 32 бит с фиксированной точкой
ADSP-21160M SHARC	100 МГц, 600 MFLOPs, 3.3V I/O, 2.5V ядро, плавающая точка
ADSP-21065L Low-cost SHARC	60 МГц, 180 MFLOPs, 3.3v, плавающая точка
ADSP-21061L SHARC	44 МГц, 150 MFLOPs, 3.3v, плавающая точка
ADSP-21061 SHARC	50 МГц, 150 MFLOPs, 5v, плавающая точка
ADSP-21060L SHARC	50 МГц, 120 MFLOPs, 3.3v, плавающая точка
ADSP-21062L SHARC	40 МГц, 120 MFLOPs, 3.3v, плавающая точка
ADSP-21060 SHARC	40 МГц, 120 MFLOPs, 5v, плавающая точка
ADSP-21062 SHARC	40 МГц, 120 MFLOPs, 5v, плавающая точка

тать критические участки программы. Интересно, что семейства 'C62xx и 'C67xx программно совместимы, что позволяет варьировать варианты их применения. В табл. 3 приведены основные характеристики ЦСП платформы 'C6000.

Следует выделить процессор TMS320C6203, который имеет ОЗУ емкостью 896 Кбайт и длительность такта 3,3 нс (2400 MIPS), а также ЦСП TMS320C6205, в состав которого включен PCI-контроллер. Для приложений, чувствительных к стоимости, представляют интерес процессоры TMS320C6211 и TMS320C6711, имеющие быстродействие соответственно 1200 MIPS и 900 MFLOPS. При этом их стоимость в России составляет соответственно \$50 и \$57 ([w www.scanti-rus.ru](http://www.scanti-rus.ru)).

Типичные области применения ЦСП платформы 'C6000 — многоканальные модемы, базовые станции, устройства обработки изображений, а также задачи, требующие сочетания сверхвысокой производительности с высокой точностью вычислений — медицинские системы, трехмерная графика, радиолокация и научные расчеты.

На состоявшемся 14 июня 2000 г. в Сан-Хосе форуме Texas Instruments объявила о создании нового высокопроизводительного ЦСП-семейства — TMS320C64x. Ядро 'C64x будет работать на частоте свыше 1 ГГц, а быстродействие достигнет 8800 MIPS, что существенно превышает уровень предыдущего лидера — TMS320C62x. При этом поддерживается полная программная совместимость в рамках платформы 'C6000. Высокая тактовая частота ядра сочетается с новой памятью и периферийной системой, что позволяет выдержать пиковую нагрузку в приложениях типа цифровых мультиплексоров доступа линии (DSLAMs), широкополосных видеотрансcode-ров, потоковых видеосерверов, быстродействующей обработки растровых изображений (RIP), передвижных, сетевых видеокамер. Новая архитектура ядра схожа с ЦСП 'C62xx, но исполнительные устройства расширены и построены по схеме с расщеплением, так что возможно выполнение двух 32-разрядных, четырех 16-разрядных или восьми 8-разрядных операций умножения и накопления (MAC) на каждый цикл. При этом достигается быстродействие 4400 MMAC на 16-разрядных операндах или 8800 MMAC на 8-разрядных. Интересно, что при тактовой частоте 1,1 ГГц потребление 'C64xx составляет менее 4 Вт. На рис. 4 показаны перспективы развития платформы 'C6000.

Многим российским разработчикам знакомо семейство 32-разрядных ЦСП с плавающей запятой TMS320C3x, выпускающееся по устаревшей технологии 0,65 мкм. Учитывая огромный объем программных наработок для этого семейства, специалисты TI повторили это семейство в технологии 0,18 мкм. В результате удалось расширить внутреннюю память до 34 К слов, снизить потребление и довести быс-

тродействие до 150 MFLOPS. При этом стоимость столь мощного ЦСП составляет всего \$22 (w ww.scanti-rus.ru). В табл. 4 приведены характеристики ЦСП семейства TMS320C3x.

Следует отметить, что разработка приложений на ЦСП TI поддержана унифицированным набором отладочных средств. Это 30-дневные бесплатные пакеты С-компилятор/Ассемблер/Линкер/Симулятор для платформ 'C5000 и 'C6000, предназначенные для начального знакомства с унифицированной средой разработки Code Composer Studio TM. Это недорогие отладочные модули Starter Kit для всех рассмотренных семейств ЦСП, дающие возможность работы в реальном времени и стоящие от \$100 до \$300. Это сложные макетные платы EVM, позволяющие начать отладку программной части проекта до появления образцов аппаратуры. Это платы JTAG-эмуляторов, выпускаемые как TI, так и отечественными компаниями: «Инструментальные Системы» и MicroLab Systems, на которых в полном объеме работает среда Code Composer StudioTM с включенным в ее состав ядром OCPB DSP BIOS TM. Разработчик может получить консультацию в одной из университетских лабораторий, оборудованных при содействии TI. Их список и координаты можно найти на сайте [w ww.scanti-rus.ru](http://www.scanti-rus.ru).

Процессоры Analog Devices Inc. (ADI)

ЦСП ADI представлены на рынке тремя семействами (рис. 5):

- ADSP-218x, ADSP-219x — 16-разрядные процессоры с фиксированной точкой.
- ADSP-21xxxSHARC — 32-разрядные процессоры, выполненные по модифицированной Гарвардской архитектуре SHARC.
- TigerSHARC (TS10xxx) — Процессоры, использующие статическую суперскалярную архитектуру TigerSHARC.

В ближайшем будущем планируется создание четвертого поколения процессоров, оптимизированных по энергопотреблению. Все процессоры внутри семейств полностью совместимы программно и частично совместимы аппаратно (pin-to-pin).

Семейство 16-разрядных ЦСП ADSP218x имеет единое вычислительное ядро, включающее 16-разрядное АЛУ, 32-разрядный регистр сдвига и 40-разрядный умножитель/аккумулятор. Эти устройства объединены между собой 16-разрядной шиной данных и 24-разрядной шиной программ. Узким местом с точки зрения повышения производительности является 14-разрядная внутренняя

Модель	Характеристики
AD14160	480 MFLOPS, 4 ЦСП, 5v, корпус CBGA
AD14060L	480 MFLOPS, 4 ЦСП, 3.3v, корпус CQFP
AD14160L	480 MFLOPS, 4 ЦСП, 3.3v, корпус CBGA
AD14060	480 MFLOPS, 4 ЦСП, 5v, корпус CQFP

шина адреса. Быстродействие данных процессоров варьируется в диапазоне от 33 до 52 МГц. Объем ОЗУ от 4 К до 48 К слов, питание осуществляется от источников 5 В, 3,3 В, 2,5 В. Процессоры имеют удобный ин-

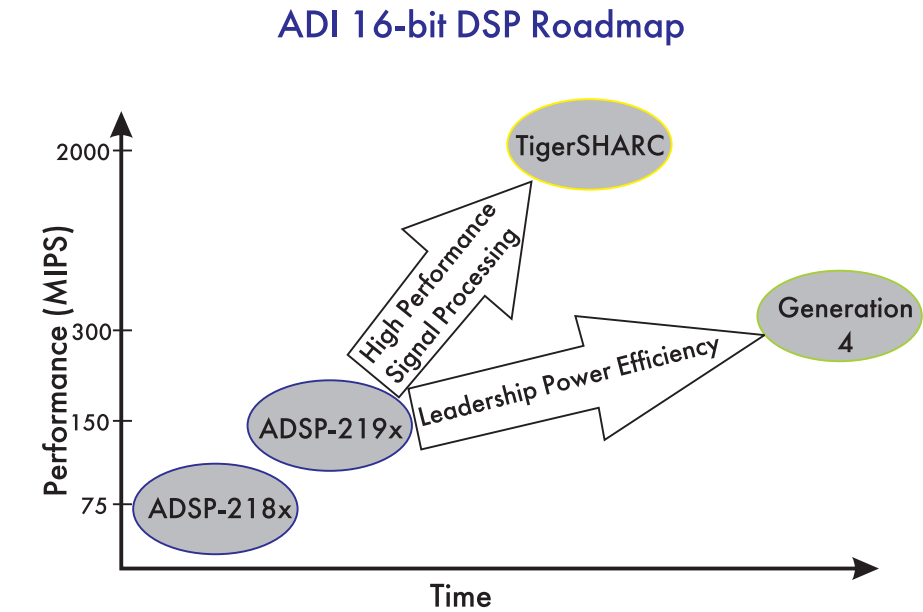


Рис. 6

терфейс поддержки прямого доступа к внутренней памяти, два последовательных синхронных порта, обеспечивающих работу с временным разделением 24- или 32-каналь-

В семействе процессоров ADSP-219x изменена архитектура вычислительного ядра, что позволило увеличить производительность до 300 MIPS. Перспективы развития этого

ADI 32-bit DSP Roadmap

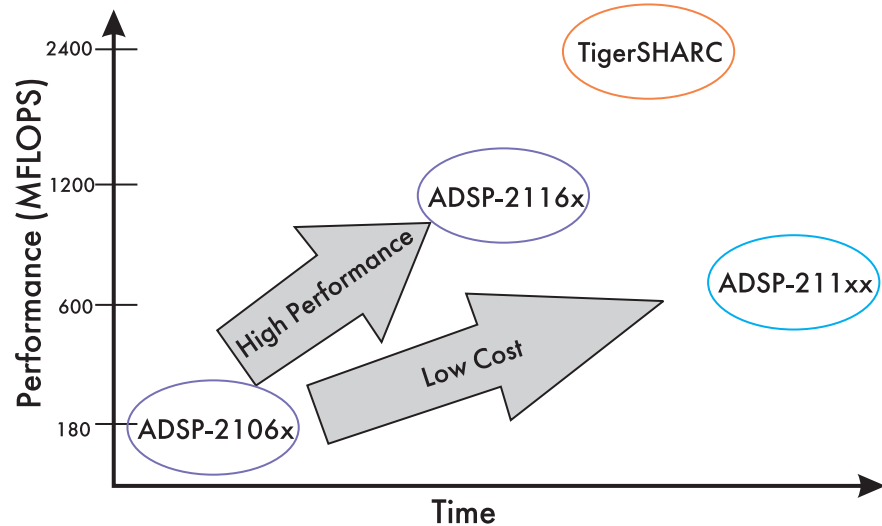


Рис. 7

ными фреймами. Все процессоры имеют интерфейс JTAG. Удобным средством ознакомления с процессором ADSP218x является аппаратно-программный комплект EZKIT Lite. Набор демонстрационных программ, ассемблер, линкер, С-компилятор позволяют в короткие сроки освоить принципы программирования.

Имеется русифицированное руководство пользователя издания СПб. ГЭТУ. На сайте [w ww.analog.com](http://www.analog.com) можно бесплатно получить ряд интересных программ и демонстрационные версии отладочных средств.

Семейства представлены на рис. 6. Более подробную информацию о семействе можно получить в журнале «Компоненты и технологии» № 3 за 2000 год.

В семействе SHARC все процессоры содержат следующие основные устройства:

вычислительное ядро; двухпортовое статическое ОЗУ; процессоры ввода/вывода; шина данных и команд. ЦСП этого семейства выполнены по Гарвардской архитектуре и оптимизированы для приложений типа распознавания речи, профессиональной высококачественной обработки звука, управления электродвигателями, телефонии, включая мобильную телефонную аппаратуру се-

тевого анализа, сетевой инфраструктуры и беспроводной связи. Основными направлениями развития семейства являются дальнейшее увеличение производительности и снижение удельного энергопотребления (рис. 7). Первое направление привело к созданию семейства TigerSHARC, второе — ADSP211xx.

Основные представители последнего семейства и их характеристики представлены в табл. 5.

Появление этого семейства отражает курс Analog Devices на снижение стоимости своей продукции. Выполняя до 600 млн операций с плавающей запятой в секунду, ADSP-211xx стоят в России относительно недорого, что делает их привлекательными для разработчиков.

Ядро ADSP2106xx поддерживает параллельную обработку в одной команде для 32-разрядных данных с фиксированной и плавающей точкой. На чипе имеется встроенная двухпортовая оперативная память емкостью 1 Мбит. Память имеет важную особенность: в зависимости от требований определенного приложения можно изменять количественные соотношения между памятью данных и памятью команд.

Четырнадцать каналов прямого доступа к памяти (DMA) обеспечивают быструю передачу данных, не используя циклы ядра. Система ввода/вывода имеет два синхронных 128-канальных TDM и четыре последовательных I2S порта. 32-разрядный параллельный порт с интерфейсом SPI обслуживает 32-разрядный контроллер синхронной динамической памяти SDRAM. При использовании напряжения питания 3,3 В система ввода/вывода позволяет работать и с напряжением 5 В.

Для создания многопроцессорных систем на чипе имеются специальные интерфейсы мультиобработки. С их помощью можно создать глобальную общедоступную в пределах системы память и подключить до шести SHARC ЦСП без необходимости использования каких-либо внешних схем. К особенностям многопроцессорной системы относятся: возможность использования до шести SHARC-процессоров; link-порты для массивов 2D & 3D; распределенный арбитраж шины; объединенная область памяти; link-порты, обеспечивающие скорость ввода/вывода до 600 Мбайт/с; внешний порт — 528 Мбайт/с.

Компанией ADI разработаны однокристальные многопроцессорные системы, в частности состоящие из четырех процессоров — Quad DSP. Их основные характеристики приведены в табл. 6.

TigerSHARC™: новый класс ЦСП от Analog Devices

Широкий диапазон приложений ЦСП в области телекоммуникаций предусматривает выполнение объемных задач обработки сигнала и требует самого высокого быстродействия. Новые серверные модемы, базовые станции сети мобильной связи, антенные фазированные решетки — вот лишь несколько тому примеров. Для решения рассмотренных задач специалисты ADI разработали ЦСП TigerSHARC™. В этом

TigerSHARC™ Blends Architectural Approaches

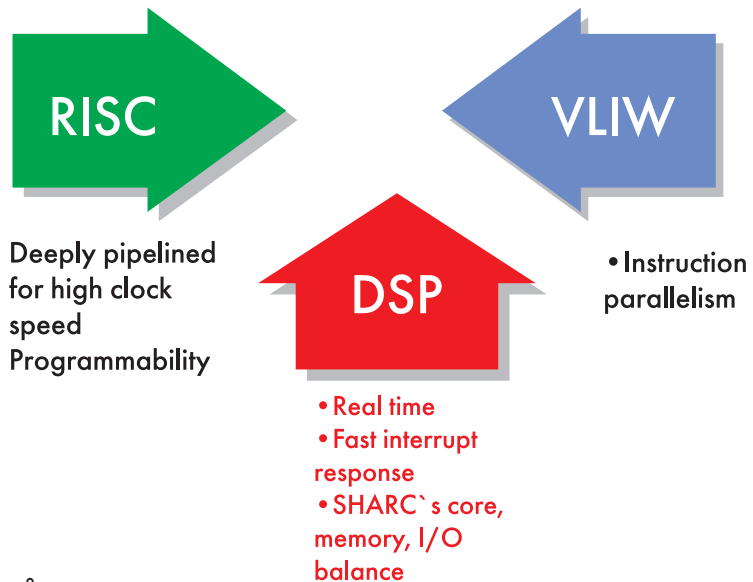


Рис. 8

изделии удачно сочетаются достоинства различных архитектур (рис. 8). Параллелизм уровня команды определен до времени выполнения и кодируется в программе. Это обеспечивает 2 млрд MAC-операций в секунду при тактовой частоте 250 МГц, внутренняя пропускная способность памяти для данных и команд при этом составляет 12 Гбайт/с.

TigerSHARC предлагает 8-, 16- и 32-разрядные ЦСП с фиксированной и плавающей точками на одном чипе, позволяющие обрабатывать 8-, 16- и 32-разрядные типы данных. Пользователи могут самостоятельно настраивать тип данных для конкретной задачи, получая выигрыш в объеме и скорости вычислений. Поддержка различных типов данных позволяет процессору изменять число операций в циклах, основанных на длине обрабатываемого типа данных.

Представителем этого семейства является ADSP-TS001. В одном чипе объединено шесть мегабитов SRAM, ядро с фиксированной и плавающей точкой, четыре двунаправленных порта связи со скоростью передачи 600 Мбайт/с, 64-разрядный внешний порт, четырнадцать каналов прямого доступа к памяти и 128 регистров общего назначения.

Для приложений крупного масштаба, которые требуют многопроцессорных систем ЦСП, ADI применила свою патентованную технологию порта связи, допуская прямые подключения «чип к чипу» без потребности в сложной внешней схеме.

TigerSHARC DSP имеет статическую суперскалярную архитектуру. Под этим понимается множество аспектов обычных суперскалярных процессоров, включая архитектуру загрузки/хранения, предсказание перехода и большой регистровый файл.

Предсказание переходов поддерживается с помощью 128-разрядного входного буфера

адреса перехода. В архитектуре TigerSHARC имеются два блока вычислений, каждый из них содержит умножитель, АЛУ и 64-разрядный регистр сдвига. Имеются встроенные аппаратные средства поддержки основных алгоритмов ЦОС: БПФ, алгоритма декодирования Витерби.

Процессоры фирмы Motorola

ЦСП фирмы Motorola представлены тремя семействами 16-, 24- и 32-разрядных процессоров.

16-разрядные процессоры семейства DSP56600 объединяют в себе два ядра: процессор ЦОС и микроконтроллер с RISC-архитектурой. Производительность ЦСП составляет 25 MIPS на частоте 20 МГц. 24-разрядное ядро имеет умножитель-аккумулятор 16X16 и два 36-разрядных аккумулятора. Семейство DSP5660x имеет производительность до 60 MIPS на частоте 60 МГц. Процессоры данного семейства находят применение в цифровых АТС, автоответчиках и других устройствах, требующих подобного уровня производительности.

24-разрядные процессоры представлены семейством DSP5600x. Производительность данных процессоров составляет более 30 MIPS при частоте 60 МГц, 24-разрядные регистры процессора и 56-разрядный аккумулятор практически снимают ограничения на динамический диапазон алгоритмов ЦОС.

Семейство DSP5630x выполнено на базе ядра DSP56300 производительностью 66/80/100 MIPS на частотах соответственно 66/80/100 МГц. Семейство программно и аппаратно совместимо с процессорами DSP56000.

32-разрядные процессоры с плавающей точкой DSP96000 поддерживают стандарт IEEE 754. Производительность семейства со-

ставляет 60 MFLOPS на частоте 40 МГц. Оно ориентировано на приложения, связанные с обработкой изображений, томографией, радиолокацией и др.

В сентябре 2000 года фирма представила новый ЦСП, ориентированный на профессиональную работу со звуковыми приложениями — DSP56367. Основной идеей его создания является снижение энергопотребления и увеличение производительности при сохранении архитектуры памяти и периферии. При производительности 150 MIPS процессор непосредственно поддерживает основные аудиостандарты (Dolby Digital®, DTS, MPEG2 Multichannel и AAC, и DVD-audio). Другие стандарты (subwoofer management, soundfield effects, 3D virtual surrounds, equalization, THX+Surround EX™, DTS-ES, Prologic II, and Pacific Microsonics HDCD) поддерживаются при 100 MIPS. Энергопотребление ЦСП составляет 0,6–0,4 мА/MIPS для напряжений питания 1,8–1,5 В соответственно. В перспективе компания планирует снизить напряжение питания до 1,0 В.

Фирма работает в направлении совершенствования своего успешного гибрида ЦСП и микроконтроллера — DSP56800. Новое семейство DSP56800E, сохранив программную и аппаратную совместимость, имеет расши-

Процессоры фирмы Lucent Technologies

Свой первый ЦСП Lucent Technologies создала в 1979 году. Сегодня Lucent занимает второе место после TI по объему продаж ЦСП (28 %). В России продукция этой фирмы малоизвестна, так как распространяется не через дистрибьюторов, а поступает напрямую к производителям конечного оборудования (ОЕМ). Фирма лидирует в области процессоров для реализации модемов базовых станций сотовой связи. Кроме того, Lucent обеспечивает ЦСП многие другие приложения связи типа пейджеров, цифровых автоответчиков, мобильных телефонов, цифровых радио и др.

Процессоры с плавающей точкой — DSP32C — характеризуются временем выполнения команд 50–80 нс и объемом встроенной памяти RAM 1,5–2 К.

Процессоры с фиксированной точкой более разнообразны. Их основные характеристики представлены в табл. 7.

Процессоры второго поколения — DSP16xxx содержат в составе ядра сдвоенный умножитель-аккумулятор и 32-разрядное встроенное ОЗУ объемом 64 К*16. Об-

работать сегодня над созданием подобных приборов, завтра рынок окажется занятым. Еще один пример. Существует постоянный спрос на устройства коррекции слуха. С учетом микропотребления современных ЦСП на их основе можно создавать миниатюрные слуховые аппараты, облегчающие жизнь огромному числу людей. При этом не исключено, что по своим показателям они могут оказаться вполне конкурентоспособными по отношению к лучшим зарубежным образцам.

В ряде областей работы уже ведутся. Существует масса примеров создания отечественных электронных устройств, превосходящих по параметрам западные аналоги. Это вселяет оптимизм и веру в то, что, несмотря на технологические, экономические, организационные и другие трудности российские инженеры смогут внести свою лепту в процесс создания высокотехнологичного общества будущего. И помогут им в этом ЦСП ведущих мировых производителей.

Таблица 7

ЦСП	Память	MIPS @ Питание	Приложения
DSP1615	2K RAM24K ROM	20 @ 3V	Пейджинговая связь
DSP1616	2K RAM12K ROM	26 @ 2.7V50 @ 4.75V	Терминалы и вокодеры
DSP1617	4K RAM24K ROM	26 @ 2.7V50 @ 4.75V	Терминалы
DSP1618	4K RAM24K (16K) ROM	26 @ 2.7V50 @ 4.75V	GSM Терминалы
DSP1620	32K RAM4K ROM	120 @ 3V80 @ 4.75V	Базовые станции сотовой связи
DSP1625	8K RAM72K ROM	80 @ 2.7V100 @ 3V	Терминалы
DSP1627	6K RAM36K (32K) ROM	80 @ 2.7V100 @ 3V90 @ 4.75V	Терминалы и базовые станции
DSP1628	16K (8K) RAM48K ROM	80 @ 2.7V	GSM HR и EFR Терминалы
DSP1629	16K (10K) RAM48K ROM	80 @ 2.7V100 @ 3V	Терминалы и базовые станции

Таблица 8

Характеристики	16xx		16xxx	
	Одиночный MAC	Двойной MAC		
Архитектура				
Разрядность команд, бит	16		16/32	
Тактовая частота, МГц	120		100 (оценка)	
Удельное энергопотребление при Uп=2,7 В, мА/МГц	0,54		0,94 (оценка)	
Производительность MAC-операций в секунду	120 М		200 М	

ренное адресное пространство, увеличенную производительность и более низкое энергопотребление.

Совместно с компанией Lucent Technologies 18 сентября 2000 г. было анонсировано новое вычислительное ядро — StarCore. На его основе выпущен ЦСП — MSC8101. В первую очередь обращает на себя внимание высокая производительность (1200 MMACS или 3000 RISC MIPS), достаточно большой объем памяти — 512 Кбайт (256 К 16-разрядных слов), высокопроизводительная интерфейсная шина (100 МГц, 64- и 32-разрядная) и наличие специального сопроцессора для фильтрации (3000 MHz Enhanced Filter Coprocessor — EFCOP).

Подробную информацию, касающуюся семейства процессоров DSP56000, можно найти в учебном пособии «Цифровые процессоры обработки сигналов фирмы Motorola» (Москва–Дюссельдорф–Киев 2000).

ласть применения — базовые станции цифровой сотовой связи и модемные пулы. Таблица 8 характеристик процессоров позволяет оценить выигрыш от их использования.

К сожалению, использовать преимущества ЦСП Lucent Technologies в России не удается ввиду специфики политики продаж компании.

В заключение хочется сказать о том, что время, когда ЦСП активно внедряются во все области повседневной жизни, уже пришло. Сегодня российским разработчикам доступны самые передовые компоненты и средства отладки. Их применение позволяет создавать устройства, еще вчера казавшиеся фантастическими. Например, уже уходит в небытие механический кассетный магнитофон. Ему на замену спешит MP3-плеер на базе ЦСП и флэш-памяти, позволяющий воспроизводить до 4 часов музыки, полученной через Интернет. Эти устройства еще дороги, и в России рынок для них невелик, но за ними будущее. Одна болгарская фирма сумела разработать самый дешевый вариант такого устройства и успешно продает его на Западе, предлагая в России свой вариант заказного ЦСП. Если не