

# Принципы построения быстрых АЦП

**Существующие в настоящее время быстрые АЦП, скорость преобразования которых достигает 5 гигавыборок в секунду, построены с использованием различных принципов. В статье кратко рассматриваются варианты архитектуры и важнейшие особенности основных разновидностей таких АЦП.**

**Валерий Авербух**

valaverb@mtu-net.ru

## 1. АЦП С АНАЛОГОВЫМ ЗАПОМИНАНИЕМ

### 1.1. С электронно-лучевыми трубками

Первые аналого-цифровые преобразователи быстропротекающих процессов использовали электронно-лучевые трубы с запоминанием видимого изображения и последующим его сканированием передающей телевизионной трубкой или матрицей весьма быстродействующих полупроводниковых приемников. Например, кодировщик на приборах с зарядовой связью C1001 производства Tectronix с разрешением 512x512 точек может считывать с экрана осциллографа одиночного импульса со скоростью квантования до 1 ГГц. Скорость записи определяется в основном свойствами запоминающей трубы и достигает 500 000 км в секунду при рабочем поле экрана порядка 40x60 мм. Более поздняя разновидность АЦП с электронно-лучевыми трубками, использует экран в виде матрицы диэлектрических или полупроводниковых ячеек, сохраняющих нанесенный лучом заряд. При этом в процессе записи луч отклонялся по одной оси генератором временной развертки, а по другой — напряжением исследуемого сигнала. После записи данные, также с помощью электронного луча,читываются относительно медленным устройством и декодируются. Хотя разрешение по амплитуде не превышает 8 разрядов, эквивалентная скорость дискретизации одиночного сигнала может превышать 100 ГГц.

### 1.2. С матрицей ПЗС

Следующим шагом было использование приборов с зарядовой связью (ПЗС), которые сначала запоминают выборки в виде пропорциональных регистрируемому сигналу зарядов емкостей, а затем перемещают заряд из одной ячейки в другую до заполнения всей матрицы. Для увеличения частоты дискретизации несколько линий с ПЗС по входу включаются параллельно, а тактируются с временным сдвигом относительно друг друга.

Цифровой регистратор импульсных сигналов АФИ-1700 разработки института ядерной физики

Сибирского отделения АН СССР является примером использования метода многофазной дискретизации в АЦП с матрицей ПЗС. Для получения частоты дискретизации 850 МГц в нем использовано 12 линий ПЗС. Серьезным недостатком подобных устройств является порождаемый процессом перемещения зарядов высокий уровень шума, который может достигать величины 3...4 младших разрядов при 8-битном разрешении.

### 1.3. С аналоговой матрицей

В многих современных осциллографах находится применение так называемая аналоговая матрица, состоящая из конденсаторов, запоминающих выборки в виде зарядов, пропорциональных регистрируемому сигналу. Ее можно рассматривать как развитие преобразователей с матрицей ПЗС. Основное преимущество этой архитектуры — высокая скорость преобразования при низкой цене устройства. Последнее достигается использованием относительно медленных устройств выборки, которые удается реализовать на недорогих КМОП и п-МОП технологиях БИС. С целью снижения высокочастотных помех практические устройства этого типа выполняются в виде нескольких схем выборки, работающих по очереди. Современная технология позволяет строить матрицы с очень большим числом устройств выборки и подключаемых к каждому из них ячеек (конденсаторов) запоминания, например 99x99. Аналогово-цифровое преобразование содержимого матрицы производится относительно низкоскоростным АЦП (например, 10-мегагерцевым).

Отметим недостатки подобной архитектуры. Длина записи строго ограничена произведением числа схем выборки на число ячеек запоминания, которое не превышает 15 000, а обычно составляет 1000. Хотя здесь отсутствует основная причина высоких шумов матриц ПЗС — перемещение заряда, из-за взаимодействия зарядов между различными ячейками матрицы шумовые характеристики аналоговых и ПЗС-матриц близки.

Отметим, что такие устройства обычно используются только в изделиях компаний-производителей и не поступают в широкую продажу.

## 2. АЦП ПРЯМОГО ВЗВЕШИВАНИЯ (FLASH)

### 2.1. Классический

смотри на появление ряда альтернативных методов, для самых быстродействующих АЦП наиболее распространенным является метод прямого взвешивания. Напомним его главные особенности и реализующую его классическую схему его реализации, представленную на рис. 1.

Архитектура полностью параллельна, преобразование выполняется всего за один такт. Сигнал, и стробирующий импульс на все компараторы подаются одновременно. Тем не менее небольшой разброс по времени их срабатывания при работе на высоких частотах может приводить к необходимости использования на входе устройства выборки-хранения, которое встроено в ряд таких АЦП, например X101 производства компании MAXIM. Каждому уровню дискретизации соответствует один уровень опорного напряжения, полученного с общего делителя, и один компаратор. Таким образом, для N-разрядного АЦП число компараторов, считая компаратор, сигнализирующий переполнение, равно  $2N$ , причем быстрые компараторы потребляют большой ток, что порождает главные проблемы — высокие емкость, входную емкость и энергопотребление.

Для увеличения разрешения на один разряд необходимо практически удвоить число компараторов, логических элементов и триггеров-зашелок. При этом входная емкость и потребление также удваиваются. Практически достигнутое разрядов — 10. Такие АЦП, содержащие 1024 компаратора, выпускались лет 10 назад ныне не существующей компанией TRW Inc. Сейчас приемлемым компромиссом обычно считают 8-разрядный АЦП прямого взвешивания, требующий 256 компараторов. Давайте отметить, что поскольку входная емкость компаратора является функцией его логического состояния, то входная емкость всего АЦП зависит от напряжения на его входе, что приводит к снижению точности преобразования с увеличением частоты входного сигнала. Для минимизации ее влияния на входе АЦП необходим буферный усилитель. Примером быстро-современного 8-разрядного АЦП прямого взвешивания может служить упомянутый выше X101 с гарантированной интегральной нелинейностью 1/2 младшего разряда, частотой преобразования 500 Гц и встроенной схемой выборки-хранения, выполняющей также роль фильтра. Hewlett-Packard в последнее время вносит в серийных устройствах такой архитектуры (поставляемых только для осциллографов собственного производства) достигнутое частоты дискретизации 2 Гц.

### 2.2. Интерполирующий

Снижение числа компараторов вдвое компания Analog Devices предложила так называемую интерполирующую архитектуру (рис. 2). Вместо классических компараторов заняты усилители с низкимением, а защелки их выходах выполнены таким образом, что в

дополнение к основной функции выполняют также функции компараторов. При этом защелка 1A включена как сумматор прямого выхода A1 и инверсного выхода A2. При достижении входным сигналом значения, среднего между опорными напряжениями усилителей A1 и A2, когда напряжения на их выходах, подключенных к 1A, станут равны, произойдет его срабатывание. При этом важно равенство усиления A1 и A2, абсолютное же их значение несущественно. Защелки 1 и 2 работают обычным образом. В результате между двумя соседними уровнями квантования сигнала появляется еще один, интерполированный. Структура использована в ряде изделий компании. Например, в 10-разрядном АЦП AD9060 использовано всего 512 компараторов, и такое же число компараторов потребовалось для 8-разрядного АЦП AD9058 с двумя независимыми каналами. Преимущество интерполирующей архитектуры очевидно — вдвое меньшая входная емкость, вдвое более высокое входное сопротивление и меньшее потребление. Устройство, выполненное по схеме на рис. 2, предъявляет низкие требования к разрешению компараторов-зашелок, что позволяет использовать простые схемотехнические решения. Суммирование выходных напряжений можно выполнить не только с равными весами, как на рис. 2, но и с разными, получая между уровнями срабатывания защелок 1 и 2 большее количество интерполированных уровней, что повлечет за собой снижение необходимого числа компараторов при неизменной разрешающей способности АЦП. Правда, при этом повышаются требования к разрешению компараторов.

*Продолжение следует*

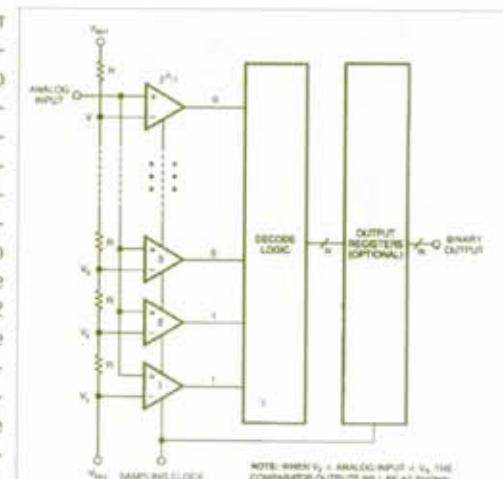


Рис. 1. Структурная схема «классического» АЦП прямого взвешивания.

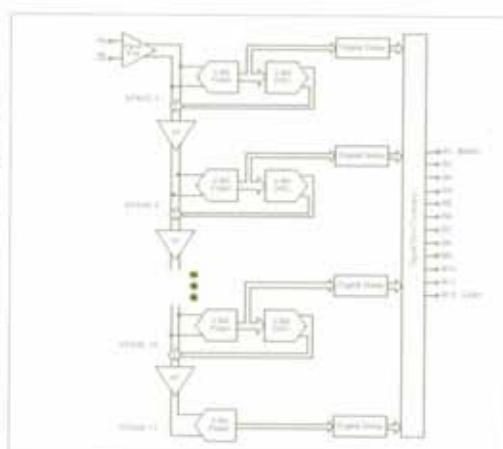
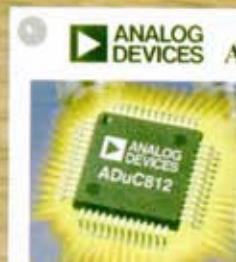


Рис. 2. Интерполирующая структура АЦП прямого взвешивания

## АРГУССОФТ Компани

официальный дистрибутор фирм



**ADuC812** заключенная система сбора данных на одном кристалле

ANALOG DEVICES освоил серийный выпуск уникальной микросхемы, совмещенной на одном кристалле 8-канальный 12-разрядный АЦП, 2 12-разрядных ЦАП-а, источник опорного напряжения, датчик температуры окружающей среды, микроконтроллер 8051, флэш-память и схемы мониторинга питания.

### Основные характеристики :

АЦП - время преобразования - 5 мкс (без остановки контроллера);  
отношение сигнал/шум - 70 дБ (частота 100 кГц); интегральная нелинейность  $\pm 0.5$  МЭР (тип)

ЦАП - время установки - 15 мкс; дифф. нелинейность  $\pm 0.5$  МЭР (тип),  $\pm 1$  МЭР (макс)

- питание - 3В или 5В, максимальный ток 3-40 мА (рабочий режим)
- микроконтроллер - стандартный 8051 с дополнительными функциями
- память - Флэш программы - 8Кбайт, Флэш данных - 640 байт, ОЗУ - 256 байт
- 2 последовательных порта (UART + SPI)
- температурный диапазон -40 °C - +85 °C
- стоимость - 250 рублей (с НДС) \*

EVAL-ADuC812 - Стартер-Кит: плата, подключаемая к компьютеру, блок питания; программное обеспечение (ассемблер, симулятор, загрузчик, отладчик, С-компилятор); полная документация; микросхемы ADuC812.

\* при заказе от 1000 шт.

