



Ами ГОРОДЕЦКИЙ, к. т. н. (JTAG.TEST)
amigo@jtag-test.ru

Техническая диагностика цифровых устройств

Планируется, что нынешний номер журнала выйдет к выставке «Неразрушающий контроль и техническая диагностика в промышленности». Поэтому мне показалось своевременным посвятить колонку этого номера несколько позабытым в российской электронике аспектам неразрушающего контроля и технической диагностики, для начала — цифровых устройств.

Весьма характерным индикатором, указывающим на совершенное отсутствие электроники как дисциплины вообще и цифровой электроники — частности, является определение понятия «техническая диагностика» в Википедии, которая утверждает, что «в зависимости от технических средств и диагностических параметров, которые используют при проведении диагностирования, можно составить следующий неполный список методов диагностирования: органолептические методы, вибрационные, акустические, тепловые...». При всем моем уважении к приведенным методам технической диагностики единственными ободряющими словами в определении Википедии мне показались слова «неполный список». В списке разделов указанной выставки мы также не находим ничего, что хоть как-то было бы связано с технической диагностикой и неразрушающим контролем дефектов в электронике, что, в самом деле, теснейшим образом связано с разработкой, производством, тестированием и отладкой микросхем, плат, узлов и систем всюду в мире.

В советской электронике, между тем, техническая диагностика была энергично развивавшимся направлением, в рамках которого работало множество предприятий, университетов и отдельных исследователей, среди которых встречались весьма незаурядные личности. Многим из тех, кто имел отношение к этому направлению исследований и эффективных практических разработок, памятен, например, учебник [1], который длительное время был для специалистов буквально настольной книгой. Именно название этой замечательной книги, по которой все мы учились, я процитировал в заглавии нынешней колонки, ни в малейшей степени не претендуя на то, чтобы даже приблизиться к уровню этой книги, но лишь для того, чтобы вкратце обратить внимание на современные технологии технической диагностики цифровых устройств, которые не только давно и успешно существуют, но в последнее

время находятся в фазе немислимого прежде стремительного развития.

Лучшим современным средством для выполнения диагностического анализа структурных (не функциональных) дефектов цифровых и частично аналоговых устройств последние 20 лет были и остаются технологии JTAG, известные также под названием «граничное сканирование» [2]. Начальная версия этих технологий в стандарте IEEE 1149.1 ставила перед собой весьма скромные цели — предложить решение для тестирования ПП с ограниченным доступом в сочетании с методами контактного доступа типа ICT. Однако очень быстро диапазон применений технологий JTAG расширился настолько, что отцы-основатели этого стандарта вряд ли могли себе это представить.

Успешно продолжающаяся разработка новых стандартов и технологий JTAG, которые мы постоянно обсуждаем в этой колонке, вызвана неуклонно усложняющимися проблемами тестирования многослойных ПП и многоуровневых СБИС. Наряду с цифровым JTAG-стандартом IEEE 1149.1 и его весьма популярным расширением на дифференциальные LVDS-цепи (IEEE 1149.6 [3]) существует его аналоговое расширение (IEEE 1149.4), не получившее пока заметного применения, а также совсем недавно вышедший JTAG-стандарт IEEE 1149.7 [4]. Проблемы тестирования ЗУ в технологии JTAG стимулировали разработку нового стандарта IEEE P1581, а усложнение систем и необходимость их тестового JTAG-обслуживания вызвали начало разработки системных расширений технологии JTAG для тестирования совокупностей ПП, объединяемых системными или кросс-платами.

Далеко не все проблемы технической диагностики цифровых устройств к настоящему времени решены, и не для каждой из них можно даже очертить контуры возможных решений, которые вследствие взрывообразного развития самих цифровых устройств

постоянно сдвигаются и размываются. Задачи технической диагностики цифровых устройств, с успехом решаемые в настоящее время при помощи JTAG-технологий, можно систематизировать следующим образом.

1) Техническая диагностика отдельных ИС при их производстве и эксплуатации:

- Верификация правильности разработки и функционирования СБИС при наличии JTAG-доступа к отдельным внутренним IP и инструментам ИС; обеспечение унифицированных средств такого доступа является, в сущности, задачей разрабатываемого в настоящее время стандарта P1687 [5].
- Структурное тестирование связей между встроенными модулями ИС при помощи JTAG-оболочек совместно с другими DFT-структурами, такими как внутренние цепочки сканирования и механизмы встроенного тестирования; аппаратные и алгоритмические возможности такого тестирования определяются уже существующим стандартом IEEE 1500.
- Эмуляция микропроцессоров для их функционального тестирования, управляемая по JTAG-каналам; такое тестирование определяется существующим стандартом IEEE 5001, известным также как Nexus 5001.

2) Техническая диагностика отдельных ПП при их производстве и эксплуатации:

- Диагностика неисправностей монтажа ПП, включающая обнаружение дефектов монтажа ИС-JTAG и связей между ними.
- Диагностика неисправностей монтажа ПП, включающая обнаружение дефектов монтажа других ИС, не поддерживающих JTAG (элементы памяти, кластерные структуры), и дефектов связей между ними [6].
- Внутрисхемное программирование конфигурируемых элементов, таких как ПЛМ, FPGA, ЭСППЗУ, I²C, а также прожиг ИС флэш-памяти [7].

3) Техническая диагностика совокупностей ПП и узлов при их сборке и эксплуатации, в предположении, что отдельные или все ПП снабжены JTAG-цепочками и к каждой из них имеется либо непосредственный доступ, либо доступ с объединяющей платы посредством той или иной схемы коммутации:

- Диагностика наличия или отсутствия ПП в разьеме кросс-платы с помощью адресных идентификаторов разьемов.
- Диагностика неисправностей соединения ПП с разьемом кросс-платы.
- Диагностика неисправностей в связях между отдельными ПП через кросс-плату.
- Управление схемами самотестирования на отдельных ПП, собранных в узел, то есть запуск программ самотестирования и диагностика неисправностей по результатам прогона теста.

Проблемы диагностирования неисправностей, в решении которых JTAG-технологии малоэффективны или вовсе неприменимы, а также типы неисправностей, которые невозможно обнаружить этими методами, сводятся в основном к функциональным неисправностям любого уровня — в ИС, ПП или узлах. В той же форме сравнения, что и выше, такие проблемы можно систематизировать следующим образом.

1) Техническая диагностика отдельных ИС при их производстве и эксплуатации:

- Диагностика функциональных неисправностей, как цифровых, так и аналоговых, при помощи JTAG-технологий невыполнима, хотя JTAG-каналы широко используются для доступа к внутренним высокоскоростным цепям ИС и манипулирования ими. Примером такого подхода может служить весьма успешная методика IBIST фирмы Intel [8].

2) Техническая диагностика отдельных ПП при их производстве и эксплуатации, а также совокупностей ПП и узлов при их сборке и эксплуатации:

- Невозможно обнаружение никаких дефектов монтажа, связанных с элементами, не имеющими JTAG-поддержки, цифровыми или аналоговыми, а также диагностика дефектов связей между ними.
- Невозможно выполнение никаких функциональных тестов или тестов, направленных на обнаружение неисправностей, являющихся той или иной функцией времени.
- Невозможно выполнение никаких тестов, направленных на обнаружение таких дефектов шин данных, например шины PCI, как дрожание фазы (jitter), паразитные связи (crosstalk), интерференция и т. д.

Задачи технической диагностики, решаемые в рамках JTAG-технологий, относятся, в первую очередь, к обнаружению структурных, а не функциональных неис-

правностей. При этом мы обычно исходим из предположения, что в результате тестопригодного проектирования имеется доступ к возможным местам возникновения этих неисправностей посредством того или иного JTAG-регистра, если речь идет о тестировании на уровне отдельных плат или систем, или посредством так называемой JTAG-оболочки, если речь идет о тестировании на уровне ядер ИС. Несомненно, что новые JTAG-технологии [5] и определяемые ими схемные структуры откроют новые области покрытия неисправностей, недостижимые сегодня. Маловероятно, тем не менее, что неисправности, проявляющиеся в высокоскоростных схемах тестирования передачи данных, можно будет обнаружить в рамках того или иного JTAG-тестирования.

Выбор стратегии тестирования и диагностики дефектов является непросто задачей для контрактных производителей современных плат высокой сложности. Эффективность стратегии тестирования может оказаться ключевым фактором при выборе технической политики компании при ее естественном стремлении к понижению стоимости выпускаемых ПП. Производство сложных современных ПП обуславливает следующие проблемы диагностики дефектов монтажа:

- значительное ограничение возможностей визуального контроля качества монтажа, в частности, в связи с широким применением BGA-корпусов;
- почти полное отсутствие возможностей физического доступа к узлам и контактам ПП из-за недостатка места с обеих сторон ПП, ограничивающее применение внутрисхемного тестирования ИСТ;
- недостаточная тестопригодность ПП, сужающая уровень тестового покрытия в технологиях JTAG даже при наличии соответствующих программно-аппаратных средств;
- высокая стоимость ручных работ квалифицированных инженеров при неавтоматизированном поиске дефектов монтажа и отладке ПП, а также значительные временные затраты;
- высокая стоимость производства игольчатых адаптеров для ИСТ;
- усложненная диагностика неисправностей при внутрисхемном (ИСТ) и функциональном тестировании (ФТ).

Существенным фактором успеха компаний в условиях жесткой конкуренции является максимально полное использование имеющихся в их распоряжении (или доступных им тем или иным способом) средств тестирования и сбалансированное пополнение парка этих средств. Спектр средств и методов тестирования и диагностики включает в себя, как известно, осциллографы и логические анализаторы, эмуляторы и анализаторы протоколов, тестеры ИСТ и JTAG-тестеры, рентгеновские установки (AXI), автоматический визуальный контроль (АОИ) и тестеры с «летающими» щупами (FPT).

Кроме того, для почти всех ПП традиционно и широко используется ФТ.

Совсем непросто сформулировать критерии выбора тех или иных средств и стратегий технической диагностики. Статистика утверждает, что от 80 до 90% дефектов в сложных современных ПП — это дефекты монтажа, для их диагностики необходимо проводить структурное тестирование. Тестеры АОИ и AXI вполне эффективны для обнаружения некоторых, но не всех, дефектов монтажа до запитывания тестируемой ПП и не требуют специальных адаптеров для их применения. Тестеры ИСТ исключительно эффективны практически во всех случаях и почти для любых ПП, но при ограниченном бюджете тестирования может быть целесообразной их замена на совместное применение тестеров АОИ, JTAG и ФТ.

Факторы, которые обычно принимаются во внимание при выборе того или иного типа тестера, это:

- размеры капитальных вложений в связи с приобретением тестера;
- стоимость разработки и поддержки тестовых и диагностических программ;
- производительность тестера (в условиях массового производства);
- уровень покрытия неисправностей;
- диагностические возможности поиска дефектов.

Любая действующая стратегия тестирования и диагностики совмещает, в тех или иных сочетаниях, структурное тестирование (ИСТ, JTAG, АОИ, AXI, FPT) с функциональным тестированием. ФТ обнаруживает неисправности платы, если они существуют, но затраты на разработку и проведение такого теста обычно значительны, а диагностика неисправностей монтажа, обеспечиваемая ФТ, не слишком эффективна, поэтому без предварительной сортировки на тестерах JTAG, АОИ и AXI функциональное тестирование ПП далеко не всегда оправдано. Диагностика в структурном тестировании обычно намного более детальна, а полнота покрытия неисправностей заметно выше. Желание получить почти 100%-ное покрытие дефектов вполне реально, хотя на практике уровень покрытия неисправностей — это компромисс между рядом факторов, основных из которых — стоимость тестопригодного проектирования ПП, время и стоимость разработки теста, время и затраты на прогон теста и выполнение диагностических процедур.

Никакая из технологий структурного тестирования не обеспечивает 100%-ного покрытия дефектов монтажа сама по себе и для любых схем, поэтому те или иные комбинации разных технологий призваны обеспечить приемлемый уровень диагностики дефектов для тех схем и для тех типов неисправностей, в которых они максимально эффективны. JTAG-тест, например, незаменим для обнаружения коротких замыканий во внутренних цепях ПП и покрывает эти

весьма актуальные неисправности монтажа куда лучше прочих методов. Еще в большей степени JTAG-тест пригоден для обнаружения обрывов или «холодной пайки», когда места этих дефектов, особенно под корпусами BGA, не локализуемы ни визуально (АОИ), ни рентген-контролем (АХИ), ни на тестерах ICT или FRT.

Характер монтируемых ПП и возникающих при их монтаже неисправностей различен для разных линий сборки и разных контрактных производителей ПП. Цель оптимизации стратегии тестирования и диагностики неисправностей для каждой отдельной линии — это получение максимально эффективного совокупного теста, гарантирующего высокое качество сборки ПП при условии приемлемых затрат. Как и в прочих подобных случаях, получение профессиональной консультации у экспертов, обладающих достаточным опытом и целостным взглядом на процессы производства ПП — от разработки их схем до тестирования и диагностики результатов их монтажа, зачастую оказывается наиболее оправданной инвестицией. ■

Литература

1. Гольдман Р.С., Чипулис В.П. Техническая диагностика цифровых устройств. М.: Энергия, 1976.
2. www.jtag-test.ru/JTAGUniversity/articles/01-PE_5_2007.php
3. www.jtag-test.ru/JTAGUniversity/articles/10-PE_1_2009.php
4. Городецкий А. Новый JTAG-стандарт IEEE 1149.7 // Компоненты и технологии. 2010. № 4.
5. Городецкий А. Взаимосвязь стандартов тестирования IEEE P1687 и IEEE 1149.7 // Компоненты и технологии. 2011. № 2.
6. Городецкий А. JTAG-тестирование кластеров // Компоненты и технологии. 2010. № 1.
7. Городецкий А. Прожиг флэш-памяти в протоколе JTAG // Компоненты и технологии. 2010. № 5.
8. Городецкий А. Встроенные инструменты тестирования // Компоненты и технологии. 2009. № 3.